



**UNIVERSITÀ DEGLI STUDI DI ROMA  
"TOR VERGATA"**

FACOLTA' DI INGEGNERIA

DOTTORATO DI RICERCA IN:

INGEGNERIA DELLE TELECOMUNICAZIONI E  
MICROELETTRONICA

XXI CICLO DEL CORSO DI DOTTORATO

Circuiti e sottosistemi a microonde e onde millimetriche  
per ricevitori a basso rumore e antenne intelligenti

Patrick Ettore Longhi

A.A. 2007/2008

Tutor: Prof. Ernesto Limiti

Coordinatore: Prof. Giuseppe Bianchi




---

## SOMMARIO

SOMMARIO .....	ii
INDICE DELLE FIGURE .....	iv
INDICE DELLE TABELLE .....	viii
ELENCO DEGLI ACRONIMI .....	ix
RINGRAZIAMENTI .....	x
INTRODUZIONE .....	1
<b>CAPITOLO 1 ESEMPI DI APPLICAZIONI DEDICATE .....</b>	<b>7</b>
1.1. LA RADIOASTRONOMIA .....	10
1.1.1. LA JRA PHAROS DI RADIONET .....	12
1.2. LA TECNICA SAR .....	16
1.2.1. IL PROGETTO COSMO-SKYMED .....	18
<b>CAPITOLO 2 METODOLOGIE DI PROGETTAZIONE PER AMPLIFICATORI A BASSO RUMORE A MICROONDE .....</b>	<b>21</b>
2.1. METODOLOGIE DI PROGETTAZIONE CLASSICHE A BASSO RUMORE .....	23
2.2. METODOLOGIA DI PROGETTO DERIVANTE DALLO STUDIO DELLE INTERAZIONI TRA LE CIRCONFERENZE A DISADATTAMENTO COSTANTE IN INGRESSO ED USCITA DI UNA RETE 2-PORTE ATTIVA E RUMOROSA .....	26
2.3. LIMITI DELL'ADATTAMENTO SIMULTANEO I/O .....	32
2.4. IL RUOLO DELLA RETROAZIONE INDUTTIVA .....	51
2.5. VEICOLO DI PROVA .....	55
2.6. ESTENSIONE DELLA METODOLOGIA PROPOSTA AL CASO DOPPIO STADIO .....	57
2.6.1. PROGETTAZIONE .....	59
2.6.2. TEST E MISURE .....	62
2.7. REFERENCE DEL CAPITOLO 2 .....	64
<b>CAPITOLO 3 METODI ANALITICI E SINTETICI PER AMPLIFICATORI A BASSO RUMORE A ONDE MILLIMETRICHE .....</b>	<b>66</b>
3.1. STUDIO DEL IL DISPOSITIVO ATTIVO .....	68
3.1.1. SCELTA DELLA TECNOLOGIA .....	68
3.1.2. SCELTA DELLA GEOMETRIA E DEL PUNTO DI LAVORO .....	69
3.2. STABILIZZAZIONE DEL DISPOSITIVO ATTIVO .....	73
3.2.1. STABILIZZAZIONE IN BANDA .....	73
3.2.2. STABILIZZAZIONE FUORI BANDA .....	73
3.2.3. EFFETTO COMPLESSIVO DELLA STABILIZZAZIONE .....	74
3.3. PROGETTAZIONE MULTI STADIO .....	76
3.4. TEST & BENCHMARKING .....	78
3.4.1. ASSEMBLAGGIO .....	79
3.4.2. TEST .....	80
3.4.3. PACKAGE WR-10 .....	83
3.4.4. BENCHMARKING .....	85
3.5. REVERSE ENGINEERING E RIPROGETTAZIONE .....	87
3.6. REFERENCE DEL CAPITOLO 3 .....	89
<b>CAPITOLO 4 CONTROLLO DELL'AMPIEZZA DI UN SEGNALE A MICROONDE .....</b>	<b>90</b>
4.1. L'ATTENUATORE COMPENSATO .....	92
4.1.1. METODOLOGIA DI PROGETTO PROPOSTA .....	94
4.1.2. PROGETTAZIONE E CARATTERIZZAZIONE DEL VEICOLO DI PROVA .....	98
4.1.3. CONFRONTO TRA METODOLOGIA CLASSICA E PROPOSTA .....	101
4.2. AMPLIFICATORI A GUADAGNO VARIABILE .....	103
4.2.1. PRIMO VEICOLO DI PROVA: VGA A 4-BIT .....	104
4.2.2. SECONDO VEICOLO DI PROVA: VGA A 6-BIT .....	107
4.3. REFERENCE DEL CAPITOLO 4 .....	112
<b>CAPITOLO 5 CIRCUITI MULTI-FUNZIONE AD ELEVATA INTEGRAZIONE .....</b>	<b>113</b>
5.1. INVESTIGAZIONE DELL'ARCHITETTURA DEL CORE CHIP .....	115
5.2. DIMENSIONAMENTO DEI SOTTOSISTEMI DEL CORE CHIP .....	117
5.3. FLUSSO PROGETTUALE PROPOSTO PER IL CORE CHIP .....	120

---




---

5.4.	ALCUNI SOTTOSISTEMI DEL CORE CHIP .....	123
5.4.1.	CONTROLLO DELL'AMPIEZZA .....	123
5.4.2.	SCELTA DEL MODO T/R .....	129
5.4.3.	AMPLIFICAZIONE .....	136
5.4.3.1.	AMPLIFICAZIONE TX .....	143
5.4.3.2.	AMPLIFICAZIONE RX .....	147
5.5.	PROCESSO DI INTEGRAZIONE E PRESTAZIONI ELETTRICHE ATTESE .....	151
5.5.1.	PRESTAZIONI DI GUADAGNO TX/RX .....	155
5.5.2.	PRESTAZIONI DI ATTENUAZIONE DIFFERENZIALE .....	156
5.5.3.	PRESTAZIONI DI SFASAMENTO DIFFERENZIALE .....	157
5.5.4.	ADATTAMENTO ALLE 3 PORTE RF .....	160
5.5.5.	ISOLAMENTO .....	164
5.6.	VEICOLI DI PROVA .....	168
5.6.1.	CHIP_MF1 .....	170
5.6.2.	CHIP_MF2 .....	175
	CONCLUSIONI .....	179
	LISTA DELLE PUBBLICAZIONI .....	183




---

**INDICE DELLE FIGURE**

Fig. 1:	Il radiotelescopio Lovell a Jodrell Bank(Univesità di Manchester) ha un diametro di 66metri.....	13
Fig. 2:	Sistema di quattro lobi utilizzando un array di antenne Vivaldi.....	14
Fig. 3:	Rete BFN utilizzata in PHAROS.....	15
Fig. 4:	Schema di principio di un SAR. ....	16
Fig. 5:	Tipico diagramma a blocchi di un amplificatore a microonde con i relativi coefficienti di riflessione definiti ad ogni sezione .....	27
Fig. 6:	Posizione di $\Gamma_{L,C,in}$ e $\Gamma_{out}^*$ e definizioni delle tre regioni sulla Carta di Smith delle impedenze di carico @ 10GHz per $\Gamma_s$ , [S] e induttanza degenerativa do source (0.40nH) fissati.....	33
Fig. 7:	Circonferenze a disadattamento costante di ingresso (tratteggiate) e di uscita (continue) nella regione A @ 10GHz del piano di carico di uscita per $\Gamma_s$ , [S] e induttanza degenerativa do source (0.40nH) fissati. ....	35
Fig. 8:	Curva dei punti di tangenza per $\Gamma_L$ nella Regione A @ 10GHz. Le frecce indicano il verso di <i>OM</i> crescente.....	36
Fig. 9:	Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in Regione A per il dispositivo ne321000 e retroazione degenere di source (0.4nH) @ 10GHz .....	39
Fig. 10:	Circonferenze a disadattamento costante di ingresso (tratteggiate) e di uscita (continue) nella regione B @ 10GHz del piano di carico di uscita per $\Gamma_s$ , [S] e induttanza degenerativa do source (0.40nH) fissati. ....	40
Fig. 11:	Curva dei punti di tangenza per $\Gamma_L$ nella Regione B @ 10GHz. Le frecce indicano il verso di <i>OM</i> crescente. ....	41
Fig. 12:	Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in Regione B per il dispositivo ne321000 e retroazione degenere di source (0.4nH) @ 10GHz.....	43
Fig. 13:	Circonferenze a disadattamento costante di ingresso (tratteggiate) e di uscita (continue) nella regione C @ 10GHz del piano di carico di uscita per $\Gamma_s$ , [S] e induttanza degenerativa do source (0.40nH) fissati. ....	44
Fig. 14:	Curva dei punti di tangenza per $\Gamma_L$ nella Regione C @ 10GHz. Le frecce indicano il verso di <i>OM</i> crescente.....	45
Fig. 15:	Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in Regione C per il dispositivo ne321000 e retroazione degenere di source (0.4nH) @ 10GHz.....	47
Fig. 16:	Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in tutte le Regioni per il dispositivo ne321000 e retroazione degenere di source (0.4nH) @ 10GHz .....	48
Fig. 17:	Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in Regione A per il dispositivo ne321000 per 6 diversi valori di retroazione degenere di source (nell'intervallo 0.3-0.8nH) @ 10GHz. ....	52
Fig. 18:	Curva dei punti di tangenza per $\Gamma_L$ nella Regione A @ 10GHz per diversi valori della retroazione induttiva. Le frecce indicano il verso di <i>OM</i> crescente. ....	54
Fig. 19:	Layout e fotografia al microscopio del LNA banda-C a singolo-stadio veicolo di prova. ....	55
Fig. 20:	Parametri misurati lineari e di rumore del LNA banda-C .....	56
Fig. 21:	Tipico diagramma a blocchi di un amplificatore a microonde a 2-stadi con i relativi coefficienti di riflessione definiti ad ogni sezione .....	58
Fig. 22:	Topologia selezionata per la sintesi della rete di adattamento inter-stadio (ISMN).....	59
Fig. 23:	<i>IM</i> e <i>GT</i> vs. <i>OM</i> per la rete attiva FET1-ISMN-FET2 alla frequenza di 22GHz. ....	60
Fig. 24:	Circonferenze a disadattamento costante di ingresso (dx) e di uscita (sx) per la rete attiva FET1-ISMN-FET2 alla frequenza di 22GHz. ....	61
Fig. 25:	Layout e fotografia al microscopio del LNA banda-K a 2-stadi. ....	62

---



Fig. 26:	Guadagno e adattamento alle porte I/O misurato del LNA banda-K .....	63
Fig. 27:	Andamento del massimo guadagno stabile/disponibile (rosso, sx), della cifra di rumore minima (blu, dx) e della misura di rumore minima (nero, dx) in funzione della $V_{GS}$ applicata. ....	69
Fig. 28:	Andamento del MSG/MAG in funzione della frequenza per dispositivo a 2 finger e $W_g=20, 30, 40$ e $50\mu\text{m}$ . ....	70
Fig. 29:	Andamento del $\Gamma_{\text{opt,noise}}$ alla frequenza 100GHz per un dispositivo a 2 finger e $W_g=10, 20, 30, 40$ e $50\mu\text{m}$ . ....	71
Fig. 30:	MSG/MAG (asse sx) e $NF_{\text{min}}$ (asse dx) del FET $20 \times 2\mu\text{m}$ in funzione della frequenza per il punto di lavoro $V_{DS}=1.0\text{V}$ , $I_D=7\text{mA}$ . ....	72
Fig. 31:	Reti ed elementi di stabilizzazione in-banda e fouri-banda del dispositivo. ....	74
Fig. 32:	Andamento della cifra di rumore minima (dx) e del coefficiente di stabilità (sx) del dispositivo attivo stabilizzato. ....	75
Fig. 33:	Schema elettrico di principio di un singolo stadio a basso rumore. ....	77
Fig. 34:	Fotografia al microscopio del LNA banda-W. Dimensioni MMIC: $3.0 \times 2.0 \text{ mm}^2$ . ....	78
Fig. 35:	Layout del test-jig. ....	79
Fig. 36:	Fotografia del test-jig. ....	80
Fig. 37:	Rete off-chip di RF by-pass del MMIC sulla linea di bias di gate. ....	80
Fig. 38:	Parametri [S] misurati del LNA. ....	81
Fig. 39:	Comportamento atteso in termini di rumore del LNA-MMIC. ....	82
Fig. 40:	Package metallico con interfaccia RF verso l'esterno in guida d'onda WR-10. ....	83
Fig. 41:	Fotografia al microscopio dell'interno del packaging. ....	84
Fig. 42:	Guadagno di inserzione e adattamento di ingresso misurato del LNA-MMIC all'interno del package. ....	85
Fig. 43:	Fotografia al microscopio della seconda generazione LNA banda-W (Radio-Astronomy Dominè). Dimensioni MMIC: $3.0 \times 2.0 \text{ mm}^2$ . ....	88
Fig. 44:	Schema elettrico di principio di un attenuatore T (sx) o T-ponte (dx) a commutazione (switched) .....	92
Fig. 45:	Schema elettrico semplificato del dispositivo attivo utilizzato come elemento di commutazione detto anche cold-FET. ....	93
Fig. 46:	Schema elettrico di un attenuatore "T" nello stato REF (sx) e nello stato ON (dx) utilizzando il modello equivalente del cold-FET. ....	95
Fig. 47:	Andamento del rapporto CCOMP/COFF in funzione dell'attenuazione espressa in dB. ....	98
Fig. 48:	Realizzazione MMIC delle celle di attenuazione da 0.5 e 1dB (sx) e 2, 4 e 8dB (dx). ....	99
Fig. 49:	Attenuazione differenziale misurata nell'intervallo di frequenze 8.5-11.5GHz del sistema 5-BIT. ....	100
Fig. 50:	Sfasamento residuo parassita misurato nell'intervallo di frequenze 8.5-11.5GHz del sistema 5-BIT. ....	100
Fig. 51:	Schema a blocchi del VGA 4-BIT in banda-C (VENUS_A). ....	104
Fig. 52:	Fotografia al microscopio del VGA 4-BIT in banda-C (VENUS_A). ....	105
Fig. 53:	Attenuazione differenziale misurata, $\Delta  S_{21} $ , in funzione della frequenza per 3 diversi valori di tensioni del VGA 4-BIT in banda-C (VENUS_A). ....	106
Fig. 54:	Adattamento di ingresso misurato, $ S_{11} $ , in funzione della frequenza per 3 diversi valori di tensioni del VGA 4-BIT in banda-C (VENUS_A). ....	106
Fig. 55:	Adattamento di uscita misurato, $ S_{22} $ , in funzione della frequenza per 3 diversi valori di tensioni del VGA 4-BIT in banda-C (VENUS_A). ....	107
Fig. 56:	Schema a blocchi del VGA 6-BIT in banda-C (VENUS_B). ....	108



Fig. 57:	Fotografia al microscopio del VGA 6-BIT in banda-C (VENUS_B).....	109
Fig. 58:	Attenuazione differenziale misurata, $\Delta S_{21} $ , in funzione dello stato a centro banda (6GHz) del VGA 6-BIT in banda-C (VENUS_B).....	109
Fig. 59:	Adattamento di ingresso misurato, $ S_{11} $ , in funzione della frequenza del VGA 6-BIT in banda-C (VENUS_B).....	110
Fig. 60:	Adattamento di uscita misurato, $ S_{22} $ , in funzione della frequenza del VGA 6-BIT in banda-C (VENUS_B).....	111
Fig. 61:	Schema di principio dell'Architettura Separata.....	115
Fig. 62:	Schema a blocchi di un shift-register a 5-BIT (Texas Instruments).....	119
Fig. 63:	Diagramma di flusso dell'attività di progettazione del Core-chip.....	120
Fig. 64:	Partizionamento delle 6 funzionalità all'interno del Core-chip.....	121
Fig. 65:	"Pop-up" dell'attenuatore 6 BIT.....	125
Fig. 66:	Guadagno di inserzione dell'attenuatore 6-BIT in tutti i 64 stati.....	126
Fig. 67:	Adattamento alla porta 1 dell'attenuatore 6-BIT in tutti i 64 stati.....	126
Fig. 68:	$S_{11}$ su carta di Smith dell'attenuatore 6 BIT in tutti i 64 stati.....	127
Fig. 69:	Adattamento alla porta 2 dell'attenuatore 6-BIT in tutti i 64 stati.....	128
Fig. 70:	$S_{22}$ su carta di Smith dell'attenuatore 6 BIT in tutti i 64 stati.....	128
Fig. 71:	Sfasamento di inserzione dell'attenuatore 6 BIT in tutti i 64 stati.....	129
Fig. 72:	Schema elettrico di principio di un SPDT.....	131
Fig. 73:	"Pop-up" dello switch SPDT.....	132
Fig. 74:	Guadagno di inserzione del percorso passante del SPDT nei 2 stati TX/RX.....	133
Fig. 75:	Guadagno di inserzione del percorso isolato del SPDT nei 2 stati TX/RX.....	133
Fig. 76:	Isolamento dello switch SPDT tra la porta 2 e la porta 3 nei 2 casi TX/RX.....	134
Fig. 77:	Adattamento alla porta 1 (collegata all'attenuatore) dello switch SPDT.....	134
Fig. 78:	Adattamento alla porta 2 (collegata all'ampli TX) dello switch SPDT.....	135
Fig. 79:	Adattamento alla porta 3 (collegata all'ampli RX) dello switch SPDT.....	136
Fig. 80:	Schema elettrico di principio di un inverter.....	139
Fig. 81:	"Pop-up" dei due FET nei circuiti di spegnimento TX e RX.....	140
Fig. 82:	Layout di uno stadio di amplificazione del ramo TX.....	142
Fig. 83:	"Pop-up" dell'ampli TX.....	143
Fig. 84:	Guadagno e adattamento dell'ampli TX nello stato ON.....	144
Fig. 85:	$S_{11}$ e $S_{22}$ dell'amplificatore TX ON su carta di Smith.....	144
Fig. 86:	Guadagno e adattamento dell'ampli TX nello stato OFF.....	145
Fig. 87:	$S_{11}$ e $S_{22}$ dell'amplificatore TX OFF su carta di Smith.....	146
Fig. 88:	Performance non-lineari dell'ampli TX @ 9.6GHz.....	147
Fig. 89:	"Pop-up" dell'ampli RX.....	148
Fig. 90:	Guadagno e adattamento dell'ampli RX nello stato ON.....	148
Fig. 91:	$S_{11}$ e $S_{22}$ dell'amplificatore RX ON su carta di Smith.....	149
Fig. 92:	Guadagno e adattamento dell'ampli RX nello stato OFF.....	149
Fig. 93:	$S_{11}$ e $S_{22}$ dell'amplificatore RX OFF su carta di Smith.....	150
Fig. 94:	Layout del Core-chip.....	151




---

Fig. 95:	Disposizione dei blocchi funzionali del Core-chip.....	153
Fig. 96:	Schematico ADS di simulazione del Core-chip.....	154
Fig. 97:	Andamento del Guadagno del Core-chip nello stato di riferimento.....	156
Fig. 98:	Prestazioni di attenuazione riferite allo stato nominale nella configurazione TX.....	157
Fig. 99:	Prestazioni di sfasamento riferite allo stato nominale nella configurazione TX.....	158
Fig. 100:	Variazione di fase introdotta dalla variazione di attenuazione nella configurazione TX.....	159
Fig. 101:	Variazione dell'adattamento alla porta TX_IN/RX_OUT.....	161
Fig. 102:	Variazione su carta di Smith dell'adattamento alla porta TX_IN/RX_OUT.....	161
Fig. 103:	Variazione dell'adattamento alla porta RX_IN.....	162
Fig. 104:	Variazione su carta di Smith dell'adattamento alla porta RX_IN.....	163
Fig. 105:	Variazione dell'adattamento alla porta TX_OUT.....	164
Fig. 106:	Variazione su carta di Smith dell'adattamento alla porta TX_OUT.....	164
Fig. 107:	Percorsi su cui valutare l'isolamento.....	165
Fig. 108:	Isolamento del percorso TX-RX in entrambi gli stati del Core-chip.....	166
Fig. 109:	Isolamento percorso TX con il Core-chip nello stato RX.....	166
Fig. 110:	Isolamento percorso RX con il Core-chip nello stato TX.....	167
Fig. 111:	Schema di principio del primo chip multifunzionale (CHIP_MF1).....	168
Fig. 112:	Schema di principio del secondo chip multifunzionale (CHIP_MF2).....	169
Fig. 113:	Schema a blocchi del CHIP_MF1.....	170
Fig. 114:	Schema elettrico per le celle da 5°, 11°, 22°.....	171
Fig. 115:	Circuito elettrico semplificato per la cella da 45°.....	171
Fig. 116:	Circuito elettrico semplificato per la cella da 90°.....	172
Fig. 117:	Layout del CHIP_MF1.....	173
Fig. 118:	Fotografia al microscopio del CHIP_MF1.....	173
Fig. 119:	Misure dello sfasamento differenziale al variare del valore dei BIT di fase del CHIP_MF1.....	174
Fig. 120:	Misura dell'attenuazione differenziale del CHIP_MF1.....	175
Fig. 121:	Schema a blocchi del CHIP_MF2.....	175
Fig. 122:	CHIP_MF2 layout.....	176
Fig. 123:	Fotografia al microscopio del CHIP_MF2.....	176
Fig. 124:	Guadagno differenziale in modalità TX del CHIP-MF2.....	177
Fig. 125:	Guadagno differenziale in modalità RX del CHIP-MF2.....	178

---




---

**INDICE DELLE TABELLE**

Tabella 1:	Parametri lineari e di rumore del NEC ne321000 @ 10GHz. ....	32
Tabella 2:	Valori del miglior possibile $IM$ [dB] per un dato $OM$ [dB] in Regione A estratti dal grafico in Fig. 7. ....	36
Tabella 3:	Valori del miglior possibile $IM$ [dB] per un dato $OM$ [dB] in Regione B estratti dal grafico in Fig. 10. ....	41
Tabella 4:	Valori del miglior possibile $IM$ [dB] per un dato $OM$ [dB] in Regione C estratti dal grafico in Fig. 13. ....	46
Tabella 5:	Variazione della cifra di rumore minima in funzione della retroazione applicata. ....	53
Tabella 6:	Confronto tra alcuni LNA operanti in banda-W in tecnologia GaAs HEMT riportati in letteratura. ....	86
Tabella 7:	Soluzioni ottenute numericamente del sistema di equazioni riportato in (4.4) ....	97
Tabella 8:	Confronto tra le prestazioni elettriche significative di tre attenuatori progettati con la metodologia classica e tre attenuatori progettati con la metodologia compensata. ....	101
Tabella 9:	Requisiti Core-chip. ....	117
Tabella 10:	Sequenza ottima delle celle di attenuazione e sfasamento. ....	122
Tabella 11:	Specifiche di progetto per l'attenuatore. ....	123
Tabella 12:	Valore delle resistenze in funzione dell'attenuazione differenziale desiderata di un attenuatore digitale a T, T-ponte o $\Pi$ ....	124
Tabella 13:	Specifiche di progetto per l'attenuatore. ....	130
Tabella 14:	Specifiche di progetto per i due amplificatori TX/RX. ....	138
Tabella 15:	Tensione di alimentazione nominale, o i livelli di controllo, e l'assorbimento di corrente previsto per ogni pad del Core-chip ....	152
Tabella 16:	Funzionalità integrate nei 2 chip multifunzionali ....	168
Tabella 17:	Prestazioni desiderate del primo chip multifunzionale (CHIP_MF1). ....	169
Tabella 18:	Prestazioni desiderate del secondo chip multifunzionale (CHIP_MF2). ....	170
Tabella 19:	Prestazioni misurate del primo chip multifunzionale (CHIP_MF1). ....	173
Tabella 20:	Prestazioni misurate del secondo chip multifunzionale (CHIP_MF2). ....	176






---

## ELENCO DEGLI ACRONIMI

<b>1dBcp</b>	1dB gain compression point	<b>MAG</b>	Maximum Available Gain
<b>ATT</b>	Attenuator	<b>mHEMT</b>	metamorphic High Electron Mobility Transistor
<b>BFN</b>	Beam Forming Network	<b>MMIC</b>	Monolithic Microwave Integrated Circuit
<b>CAD</b>	Computer Aided Design	<b>MSB</b>	Most Significant Bit
<b>CMOS</b>	Complementary MOS	<b>MSG</b>	Maximum Stable Gain
<b>COTS</b>	Commercial off the shelf	<b>NF</b>	Noise Figure
<b>DAC</b>	Digital to Analog Conversion	<b>ON</b>	Stato di attenuazione (o sfasamento) di una cella digitale
<b>DC</b>	Direct Current	<b>OM</b>	Output Match
<b>DUC</b>	Down to Up Converter	<b>PA</b>	Power Amplifier
<b>FEM</b>	Front End Module	<b>pHEMT</b>	Pseudomorphic High Electron Mobility Transistor
<b>FET</b>	Field Effect Transistor	<b>PS</b>	Phase Shifter
<b>GaAs</b>	Gallium Arsenide	<b>REF</b>	Stato a minima attenuazione (o sfasamento) di una cella digitale
<b>HEMT</b>	High Electron Mobility Transistor	<b>RF</b>	Radio Frequency
<b>HJFET</b>	Heterojunction Field Effect Transistor	<b>RMS</b>	Valore quadratico medio
<b>HPA</b>	High Power Amplifier	<b>RX</b>	Receiver/Receive
<b>I/O</b>	Input/Output	<b>S/N</b>	Signal to Noise ratio
<b>IM</b>	Input Match	<b>S/P</b>	Serial to Parallel Conversion
<b>IMD3</b>	Third order intermodulation distortion	<b>S2P</b>	Serial to Parallel Conversion
<b>IMN</b>	Input Matching Network	<b>SAR</b>	Synthetic Aperture Radar
<b>InP</b>	Indium Phosphide	<b>SPDT</b>	Single Pole Double Throw Switches
<b>ISMN</b>	Inter-Stage Matching Network	<b>SSNM</b>	simultaneous signal and noise match condition at the amplifier's input
<b>LNA</b>	Low Noise Amplifier	<b>TX</b>	Transmission/Transmitter
<b>LSB</b>	Least Significant Bit	<b>VGA</b>	Amplificatore a guadagno variabile



---

## RINGRAZIAMENTI

Durante il quinquennio che ho trascorso presso il gruppo di Elettronica delle Microonde e delle Onde Millimetriche dell'Università Tor Vegata (*MIMEG*) ho avuto modo di sviluppare competenze sulle tematiche dell'elettronica alle alte frequenze. Il merito di questa mia crescita va conferito a chi ha incoraggiato, plasmato, sostenuto e accompagnato l'attività di ricerca: il Prof. Ernesto Limiti.

Una dedica speciale per l'Ing. Walter Ciccognani, una mente brillante e originale, sempre aperta e curiosa: un vero ricercatore universitario. A lui il mio sincero augurio di poter intraprendere una carriera accademica ricca di successi scientifici e un ringraziamento per il tempo che ha trascorso con me dibattendo e discutendo degli aspetti della progettazione a basso rumore e non solo.

Un abbraccio a Antonio, Marco e Rocco e a tutti gli altri membri del *MIMEG*: 5 anni insieme sono un lascito significativo.

Un saluto al gruppo "Paolo Genovese": *mens sana in corpore sano*.

Dal punto di vista personale, la mia gratitudine è per mia moglie Lucia per avermi supportato e sopportato durante la mia permanenza nel gruppo *MIMEG* e ai miei genitori che mi hanno sostenuto durante la mia (lunga) esperienza universitaria. Il mio ultimo pensiero è per la dolce e piccola Elisa... papà ti ha un po' trascurato durante la scrittura di questa tesi: spero che mi perdonerai!



---

# INTRODUZIONE

Ogni sistema di ricezione elabora un segnale elettrico con contenuto informativo. Nel campo delle telecomunicazioni l'informazione è tipicamente associata ad un segnale modulante che modula un'onda sinusoidale a frequenza molto più elevata, ovvero il *carrier*. Esistono anche altri casi, come ad esempio la Radioastronomia, nel quale il segnale ricevuto non è stato generato precedentemente da un altro apparato elettronico ma bensì da una sorgente naturale. In quest'ultimo esempio il contenuto informativo potrebbe essere lo spettro del segnale ricevuto o la sua potenza. Tra l'altro, il caso appena esposto mostra che un sistema di ricezione a RF può operare senza una controparte in trasmissione. Invece non esiste, o meglio sarebbe di poca utilità pratica, un sistema che trasmette un segnale con contenuto informativo, senza ascoltarne un eventuale "eco" o senza un ricevitore che in un altro luogo riceva il segnale irradiato, eventualmente modificato dal mezzo trasmissivo. In ogni caso, il sistema che esegue l'elaborazione numerica del segnale ricevuto necessita di una sezione *front-end* a RF che preleva il segnale proveniente dall'elemento radiante e lo fornisce a un *back-end* digitale dopo averlo opportunamente condizionato. Tipicamente tale condizionamento implica un aumento della potenza del segnale, per renderlo opportunamente elaborabile dalla sezione digitale senza deteriorare inaccettabilmente il rapporto segnale/rumore, una conversione di frequenza, dalla regione delle microonde a una frequenza intermedia *IF*, ed un filtraggio, per evitare che frequenze o segnali indesiderati entrino all'interno della catena ricevente. In molti casi, che verranno approfonditi in seguito,

sono presenti anche dei blocchi che provvedono a regolare la fase e l'ampiezza del segnale, per effettuare variazioni del lobo principale dell'elemento radiante.

Il primo stadio di amplificazione in una catena ricevente risulta particolarmente delicato, poiché la cifra di rumore del ricevitore, e quindi in ultima analisi la sua sensibilità, è principalmente determinata dalla cifra di rumore del primo stadio di amplificazione. Tale affermazione è tanto più vera tanto più è elevato il guadagno dello stadio amplificante per poter mascherare i contributi di rumore dei sottosistemi a valle. Tale stadio prende appunto il nome di *low-noise amplifier*. Dunque, questo primo elemento della catena ricevente dovrà provvedere all'aumento della potenza del segnale ricevuto (attraverso il parametro guadagno a piccolo segnale) senza introdurre un eccessivo contributo di rumore. Si intuisce, fin da ora, che una delle principali difficoltà della progettazione a basso rumore è l'esigenza di trovare un compromesso, tra gli obiettivi spesso contrastanti, di una prestazione lineare opportuna e di un comportamento adeguato in termini di rumore.

La funzionalità del controllo della fase e ampiezza del segnale, tipicamente eseguita all'interno di sistemi di *array* di antenne, trova sempre più spazio nelle moderne applicazioni che devono essere in grado di svolgere contemporaneamente più funzioni complesse, tra cui il controllo adattativo del lobo principale dell'elemento radiante. In particolare, il blocco che esegue la variazione dell'ampiezza del segnale è utilizzato per effettuare una sagomatura del lobo principale, aumentando o diminuendo secondo necessità il *3-dB beamwidth*, senza variare l'orientamento del lobo principale stesso. Quest'ultima mansione è invece eseguita da un blocco sfasatore. Bisogna sottolineare che la riconfigurazione del fascio di antenna (sia in termini di modifica del *3-dB beamwidth* sia in termini di cambiamento della direzione di *borsight*) avviene in maniera elettronica, cioè agendo sugli stati degli attenuatori e sfasatori, e non attraverso un movimento meccanico dell'elemento radiante in questione. Tale caratteristica permette di attuare questa funzionalità anche in situazioni ostili, come le applicazioni spaziali o avioniche, dove la

---

velocità relativa del mezzo di trasporto e altre ragioni renderebbero complicato il movimento meccanico dell'elemento radiante.

Questo lavoro si occupa principalmente di eseguire una analisi approfondita di alcuni sistemi per *front-end* a RF, cercando di fornire possibili soluzioni, di alcune criticità legate a due particolari sottosistemi della catena di ricezione: il primo stadio della catena di ricezione (***amplificatore a basso rumore***) e il blocco che provvede a fissare opportunamente l'ampiezza del segnale RF (***attenuatore e amplificatore a guadagno variabile***). Infine, nell'ultima parte del lavoro, saranno mostrate alcune tecniche utili per ottenere un adeguato comportamento elettrico ***in circuiti multi-funzione ad elevata integrazione***.

In ogni sezione, in seguito ad una preliminare fase analitica, vi è soprattutto una consistente fase dove sono presentati i metodi di sintesi, nella quale si cercherà di fornire delle metodologie teoriche che permettono di affrontare le problematiche emerse. L'ultima parte di ogni sezione contiene i risultati della caratterizzazione effettuata su veicoli di prova, utilizzati come dimostratori delle metodologie teoriche proposte.

La tesi è organizzata come segue: dopo una prima parte, dove sono mostrate alcune applicazioni che beneficiano dei sottosistemi realizzati con le metodologie teoriche proposte, vi sono 3 macro-sezioni, ognuna corrispondente ad una funzionalità o proprietà specifica: ***l'amplificazione a basso rumore, il controllo dell'ampiezza del segnale, e l'elevata integrazione di circuiti multi-funzione***.

***L'amplificazione a basso rumore*** svolge un ruolo fondamentale in qualsiasi sistema di ricezione a RF, basti pensare che il fattore di rumore della cascata ricevente complessiva è principalmente fissato da quello del primo stadio di ricezione, e quindi dal LNA che è dunque un componente chiave.

Un sistema RF avrà sempre al suo interno un modulo ricevente. Infatti, ogni sistema di trasmissione coopera con una sezione che riceve ed elabora il segnale trasmesso. Quest'ultimo può

---

tornare indietro come “eco” o essere captato, in una posizione lontana dalla sorgente, come segnale modificato dal mezzo trasmissivo. Al contrario possono esistere sistemi di sola ricezione che captano, come nel caso della Radioastronomia, segnali generati da sorgenti, come i corpi celesti, che non sono apparati elettronici.

In questo contesto è dunque fondamentale poter disporre di metodologie di analisi e sintesi per poter utilizzare al meglio la tecnologia esistente, e dunque progettare e realizzare amplificatori a basso rumore il più possibile performanti. I Capitoli 2 e 3 focalizzano il tema della progettazione a basso rumore a microonde e onde millimetriche cercando di risolvere alcune criticità rimaste irrisolte e fornendo una successione ragionata di passi di progettazione.

All’inizio del Capitolo 2 sono elencate le principali metodologie di progetto a basso rumore a microonde presenti in letteratura e tipicamente utilizzate durante la fase sintetica. Nel seguito viene svolta una valutazione ragionata delle lacune presenti in tali *tecniche classiche*, proponendo una metodologia di progetto alternativa che cerca di affrontare alcuni aspetti rimasti irrisolti nelle metodologie comunemente utilizzate. Viene presentato un grafico di progetto che mostra in modo sinottico la combinazione ottima simultaneamente ottenibile dei 4 parametri fondamentali di un amplificatore lineare a basso rumore: guadagno di trasduzione, adattamento alla porta d’ingresso, adattamento alla porta d’uscita e fattore di rumore. E’ stata derivata una formula che permette di sintetizzare l’impedenza di uscita che, insieme all’impedenza di sorgente, realizza tale combinazione ottima simultanea. Partendo dal caso a singolo-stadio, la metodologia è stata estesa al caso di LNA doppio-stadio riportando le misure dei veicoli di prova progettati con le metodologie qui proposte.

Il Capitolo 3 affronta la tematica dell’amplificazione a basso rumore ad onde millimetriche, focalizzando sulla banda-W (75-110GHz). Verranno descritti e esaminati alcuni aspetti e criticità della progettazione *low-noise* ad onde millimetriche. In particolar modo, lo scopo è fornire un insieme

---

ragionato di metodi sintetici ed analitici ed alcune linee guida utili per la fase di progettazione e test. Come veicolo di prova per le tecniche e metodologie proposte è stato progettato, realizzato e caratterizzato un LNA MMIC operante nella banda-W, stato dell'arte all'epoca della progettazione per guadagno e rumore tra gli LNA in tecnologia GaAs.

Una delle problematiche emerse durante lo studio dei sistemi *phased-array* o similari è la necessità di sviluppare metodologie di progetto per **attenuatori a commutazione a fase costante**. Nell'ambito di quest'ultimo contesto, nella prima parte del Capitolo 4, verrà illustrata una tecnica circuitale e saranno fornite equazioni di progetto che consentono di compensare tale sfasamento indesiderato. Lo scopo della tecnica introdotta è quello di minimizzare lo sfasamento indesiderato connesso ad ogni cambio di stato dell'attenuatore, riuscendo ad ottenere un puntamento più preciso del *mainlobe*, dipendente solo dallo stato impostato sullo sfasatore. Nell'ambito di tale tematica è stato sviluppato e testato un veicolo di prova *ad-hoc*. Nella seconda parte del Capitolo 4 verranno mostrate le procedure di progetto per **amplificatori a guadagno variabile**, elencando anche i vantaggi, in termini di prestazioni elettriche dell'intero sistema, che si ottengono sostituendo un attenuatore con un amplificatore a guadagno variabile. Successivamente, saranno mostrate le misure effettuate su alcuni circuiti di prova: i MMIC realizzati e testati servono per dimostrare per le soluzioni ingegneristiche ideate e proposte.

Infine, l'ultima tematica proposta in questo lavoro focalizza **sull'elevata integrazione di circuiti multi-funzione**: antenne intelligenti, *smart antennas*, possono essere composte da più di un migliaio di elementi radianti per effettuare la sagomatura e il puntamento elettronico, piuttosto che meccanico, del lobo principale di un elemento radiante. La compattezza di tali sistemi è quindi essenziale per realizzare strutture che risultano di pratica applicabilità.

I Core-chip sono un esempio evidente di tale tendenza. Essi integrano in un unico MMIC molte funzioni: l'amplificazione, il *routing* del segnale RF (scelta del modo TX o RX), l'impostazione di

---

ampiezza e fase del segnale RF, e occasionalmente, la conversione da seriale a parallelo dei dati digitali di controllo. La complessità del “sistema antenna” è molto mitigata poiché la maggior parte delle funzioni analogiche vengono posizionate su un unico MMIC, risparmiando così superficie e migliorando la resa della produzione del modulo. D'altro canto, la riduzione della complessità al livello di sistema è ottenuta a scapito dell'aumento della complessità a livello MMIC perché la maggior parte delle istanze di cui sopra sono scaricate sul MMIC designer. Il Capitolo 5 affronta il tema della progettazione di circuiti multifunzione ad elevata integrazione cercando di fornire una successione ragionata di passi di progettazione delle singole funzionalità e per la loro integrazione all'interno dello stesso sistema. Verrà mostrata la criticità insita nel processo di integrazione dei vari sottosistemi a causa della ridotta superficie a disposizione e dal rilevante numero di sottosistemi da integrare sul singolo monolitico. Data la complessità dell'integrazione analogica sono stati realizzati due chip multifunzionali. Questi due chip multifunzionali sono serviti a testare le soluzioni progettuali scelte e le tecniche di integrazione. I risultati ottenuti dai campioni misurati hanno dato un ottimo riscontro con le simulazioni confermando la validità dell'approccio impiegato.





---

# *Capitolo 1*

## *ESEMPI DI APPLICAZIONI*

### *DEDICATE*

**L**a quasi totalità delle applicazioni di ricezione ed elaborazione di un segnale RF pongono alla sottoparte *hardware*, requisiti operativi analoghi tra loro anche quando le applicazioni di partenza sono molto differenti tra loro. Si prenda esempio tre tipi di sistemi riceventi che apparentemente sembrano assai dissimili l'uno dall'altro: le telecomunicazioni satellitari, la Radioastronomia ed la telefonia mobile. Tutti questi 3 sistemi di ricezione richiedono alla parte *hardware* analogica tre caratteristiche: elevate prestazioni RF, limitati consumi DC e ridotta superficie occupata. I motivi che spingono a tale richiesta sono differenti tra loro: ad esempio nella telecomunicazioni satellitari le elevate prestazioni RF servono per poter coprire una porzione maggiore di superficie terrestre e quindi utenze, un limitato consumo DC aiuta ad alleviare le richieste al sistema di alimentazione di bordo che risulta sempre dimensionato criticamente nelle piattaforme satellitari, mentre la ridotta superficie occupata impatta sulle dimensioni ed il peso complessivo del satellite e quindi sui costi di lancio nello spazio e gestione nell'orbita. Nel campo della Radioastronomia elevate prestazioni RF consentono agli scienziati di rilevare segnali di minore intensità aumentando quindi la risoluzione del sistema osservante, i ridotti consumi DC consentono l'impiego della parte *hardware* ad una temperatura inferiore (con l'ausilio di macchine criogeniche) ampliando la risoluzione del sistema e per lo stesso

motivo una ridotta area occupata consente di installare un maggior numero di circuiti sul sistema ricevente aumentando la sua capacità “visiva”. Infine, nelle comunicazioni radiomobili, elevate prestazioni RF consentono all’utente di scambiare dati con maggiore qualità, un minore consumo DC permette un uso prolungato del sistema radiomobile e una ridotta occupazione di area porta alla realizzazione di terminali mobili sempre più piccoli e leggeri. In sostanza, anche se le applicazioni dedicate di partenza sono molto diverse tra loro, sia per scopo sia per end-user, le richieste che pongono alla parte hardware sono quasi sempre le stesse: elevate prestazioni RF, efficienza nell’alimentazione DC e ingombro ridotto.

I sistemi integrati che processano un segnale RF ricevuto necessitano dunque di un hardware fortemente performante per eseguire le funzionalità di rilevamento ed elaborazione del segnale ricevuto. Infatti, in ultima analisi, i limiti di funzionamento di un sistema ricevente sono fissati dalla sezione hardware e quindi, ad esempio, dalla sua frequenza massima operativa, nel caso analogico o dalla sua frequenza massima di campionamento nel caso digitale. Altri aspetti come il *software*, il *firmware* o le scelte architetturali a livello di sistema possono essere utilizzati per ottenere il massimo rendimento della sezione hardware ma ovviamente non possono migliorare il comportamento del hardware stesso, che quindi diventa il componente chiave per ottenere elevate prestazioni.

In questo scenario applicativo la progettazione ottima della sezione microelettronica (in particolare nel caso di questa tesi l’elettronica di *front-end*), con lo sviluppo delle relative tecniche e metodologie di progetto, diventa uno strumento abilitante per sistemi di ricezione RF avanzati che richiedono alla parte *hardware*, per poter funzionare al massimo della loro capacità, caratteristiche notevoli da molti punti di vista.

In questo capitolo verranno presi in considerazione due scenari di riferimento, che hanno beneficiato della realizzazione di circuiti e sottosistemi progettati con le metodologie proposte:

---



l'investigazione radioastronomica e la tecnica di telerilevamento SAR. Va nuovamente sottolineato che le metodologie e tecniche di progetto investigate e proposte sono autonomi dall'applicazione finale a cui sono dedicate le realizzazioni pratiche, poiché si tratta di metodi e tecniche sufficientemente generali.

## 1.1. LA RADIOASTRONOMIA

Tutti i corpi emettono radiazione elettromagnetica termica, il cui spettro dipende dalla temperatura. Misurando l'emissione nella banda radio e in tutto il resto dello spettro elettromagnetico, è possibile determinare la temperatura di corpi celesti quali i pianeti del sistema solare o le nubi calde di gas ionizzato presenti nella Via Lattea. Le emissioni radio celesti, tuttavia, vengono prodotte generalmente in presenza di energie molto più intense di quelle termiche, da sistemi contenenti particelle cariche (ad esempio, elettroni) che si muovono attraverso campi magnetici.

Quando l'energia delle particelle è talmente alta che la loro velocità si avvicina a quella della luce (circa 300.000 km/s), l'emissione radio emessa da queste particelle "ultra-relativistiche" viene detta radiazione di sincrotrone, dal nome del tipo di acceleratore in cui si genera una radiazione analoga, ma di lunghezza d'onda inferiore.

La radiazione di sincrotrone e quella termica sono esempi di radiazione continua: coprono un'ampia gamma di lunghezze d'onda, che varia secondo l'intensità del campo magnetico (per la radiazione di sincrotrone) o la temperatura (per la radiazione termica). Al contrario, atomi, ioni e molecole emettono radiazione a lunghezze d'onda ben precise (emissione discreta, o a righe), caratteristiche della sostanza emettitrice e del suo stato di eccitazione

Poiché le onde radio sono relativamente lunghe (variano da circa 1 mm fino a più di 1 km), i radiotelescopi devono essere molto grandi per focalizzare i segnali in arrivo e produrre immagini radio definite. Il radiotelescopio statico più grande del mondo, situato presso l'Osservatorio di Arecibo (Puerto Rico), è un paraboloide di 305 m di diametro che occupa un'ampia concavità naturale del terreno. I maggiori radiotelescopi parabolici orientabili sono antenne di diametro variabile tra i 50 e i 100 m e hanno una risoluzione di circa 1 minuto d'arco, equivalente a quella dell'occhio umano nel visibile.

Le radioonde in arrivo vengono focalizzate dalla superficie parabolica su una piccola antenna secondaria dotata di ricevitori estremamente sensibili. Questi, simili come principio ai comuni apparecchi radio, sono in grado di rivelare segnali deboli fino a  $10^{-17}$  Watt. Le parti critiche del ricevitore sono spesso raffreddate a temperature criogeniche ( $\approx 20\text{K}$ ), per ridurre il rumore che disturba qualunque strumento elettronico. Per osservare le righe spettrali vengono utilizzati particolari ricevitori che possono essere sintonizzati su oltre 1000 frequenze contemporaneamente.

Per ottenere risoluzioni migliori, equivalenti a quelle dei grandi telescopi ottici in condizioni ideali di osservazione, si utilizzano schiere di antenne collegate in modo interferometrico. Il più grande radiotelescopio di questo tipo è il Very Large Array, o VLA (schiara molto grande), situato in una pianura isolata vicino a Socorro, nel New Mexico (USA).

Il VLA comprende un totale di 27 antenne paraboliche, ciascuna di 25 m di diametro, che possono muoversi su rotaie lungo tre piste rettilinee di 21 km ciascuna, disposte a formare una gigantesca lettera Y. Ogni antenna dispone di un proprio ricevitore, che raccoglie il segnale e lo invia a un centro di elaborazione dove viene combinato con quelli provenienti dalle altre antenne per formare un'immagine ad alta risoluzione, secondo una tecnica detta "apertura di sintesi". Il VLA può assumere quattro configurazioni, che dipendono dalla disposizione delle antenne lungo i bracci. La configurazione più "larga", in cui le antenne sono distanziate al massimo, permette di raggiungere una risoluzione di 0,04 secondi d'arco. La configurazione più "stretta", con tutte le antenne dislocate nel raggio di 1 km, serve per ottenere immagini con minore risoluzione, ma con un campo di vista più ampio.

Risoluzioni ancora migliori si possono ottenere se le singole antenne si trovano a migliaia di chilometri l'una dall'altra. Con distanze così grandi diventa improponibile inviare direttamente i segnali raccolti da ciascuna antenna a un punto comune; in questo caso, allora, ogni antenna registra i dati su un nastro che viene spedito a un osservatorio e analizzato insieme agli altri, secondo una tecnica detta

“interferometria a lunghissima base” (*VLBI*, Very Long Baseline Interferometry). Per sincronizzare i segnali provenienti dalle diverse antenne sono necessari particolari orologi, detti “a maser di idrogeno”, la cui precisione è di un secondo su un milione di anni.

La VLBI permette di raggiungere una risoluzione di un centomillesimo di secondo d’arco, vale a dire 5000 volte migliore di quella del telescopio spaziale Hubble. Grazie alla sensibilità dell’interferometria alla variazione di distanza tra le antenne, la VLBI ha fornito anche una prova diretta della teoria della tettonica a zolle. Confrontando i dati relativi a venticinque anni di osservazioni è stato possibile mettere in evidenza i piccoli spostamenti relativi delle placche in cui è suddivisa la superficie terrestre (dell’ordine di qualche centimetro all’anno).

### 1.1.1. LA JRA PHAROS DI RADIONET

Lo scopo principale del sistema PHAROS è di applicare la tecnica del *beam-forming* a RF a un radio telescopio riflettore, come quello in Fig. 1, ottenendo così 4 diversi lobi principali di antenna, ognuno dei quali controllabile indipendentemente sia in termini del *3-dB beamwidth* sia in termini della direzione di *boresight*. Tale tecnica prende il nome di *focal plane array*. Il sistema permette di ottenere simultaneamente i benefici peculiari dei *phased array* (puntamento e sagomature del lobo) e dei grandi riflettori parabolici (vaste aree di antenna) abilitando così osservazione radioastronomiche aventi risoluzione e potenzialità mai ottenute finora. Sin da ora si intuisce la necessità, da parte della comunità radioastronomica, di avere a disposizione una potente elettronica di *front-end*, in grado di beneficiare appieno le potenzialità messe a disposizione della comunità radioastronomica. L’ elettronica di *front-end* diventa dunque un vero e proprio strumento abilitante per questo tipo di osservazioni.

Per eseguire tale funzionalità a bassissimo rumore tutta l’elettronica di *front-end* RF (antenna, LNA e rete *beam-forming* a RF) è raffreddata a temperature criogeniche (20 e 70K). Tale architettura permette, a

---

valle dell'amplificazione e *beam-forming*, di ridurre fortemente il numero di segnali RF da essere trasportati al *back-end* digitale di elaborazione che opera invece a temperatura ambiente.



**Fig. 1:** Il radiotelescopio Lovell a Jodrell Bank(Univesità di Manchester) ha un diametro di 66metri.

Ogni singolo lobo principale di antenna è sintetizzato e modificato utilizzando le uscite dagli elementi radianti che in Fig. 2 appaiono dello stesso colore. Ogni lobo principale è sintetizzato con l'uscita di 13 elementi radianti (9 centrali e 4 esterni). L'uscita di alcuni elementi radianti centrali nell'array è divisa per 1,3 o 4 a seconda del numero di lobi differenti da generare. Ciò appare evidente nella parte destra della Fig. 2 dove, per ogni elemento radiante, è etichettato il lobo che aiuta a generare.

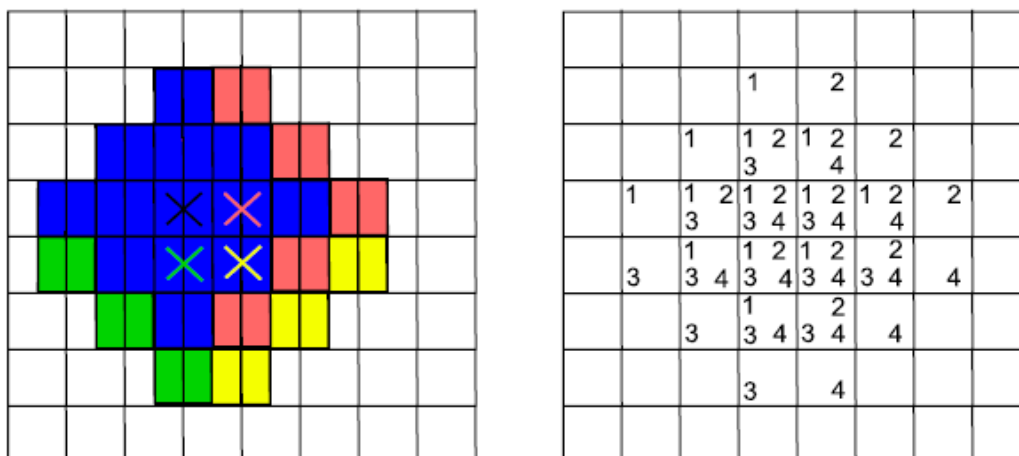


Fig. 2: Sistema di quattro lobi utilizzando un array di antenne Vivaldi.

La seguente Fig. 3 mostra l'elettronica di *front-end* utilizzata per la realizzazione dei concetti teorici appena esposti. La prima sezione della rete formatrice, raffreddata a 20K, è composta da 24 antenne di tipo Vivaldi, ognuna delle quali è seguita da uno stadio di amplificazione a bassissimo rumore. Il segnale è quindi distribuito a 1, 3 o 4 percorsi a seconda della posizione dell'antenna all'interno dell'*array* e successivamente ad uno stadio di amplificazione-separazione e ad una delle 52 catene di controllo della fase/ampiezza del segnale. I segnali sono quindi opportunamente ricombinati per formare i quattro fasci e infine l'uscita di ogni segnale RF è fornita al *back-end* dove viene digitalizzato, elaborato e immagazzinato. La frequenza dedicata a tele osservazioni è l'intera banda-C: 4-8GHz. Come già descritto in precedenza, l'elettronica di *front-end* diventa dunque un vero e proprio strumento abilitante per questo tipo di osservazioni. Le prossime sezioni 2.1 e 4.1 focalizzeranno le tematiche dell'amplificazione a bassissimo rumore e del controllo dell'ampiezza del segnale RF elencando una serie metodologie utili per sviluppare i circuiti critici del ricevitore.



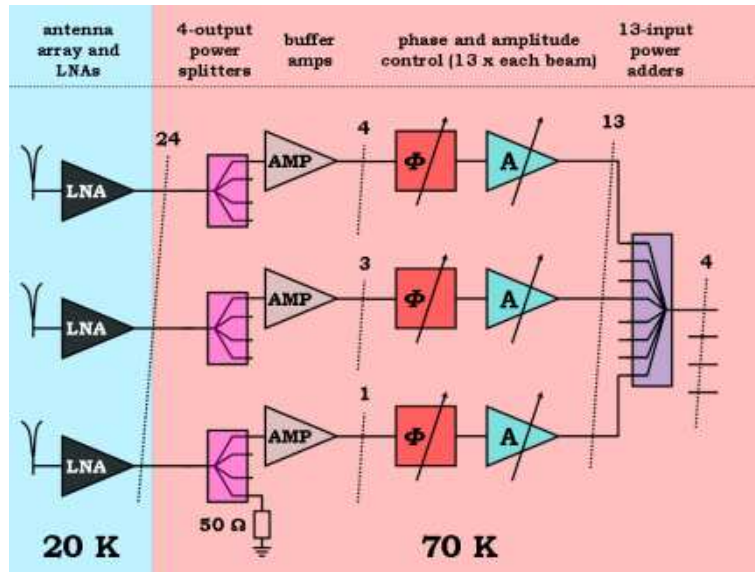


Fig. 3: Rete BFN utilizzata in PHAROS.

## 1.2. LA TECNICA SAR

Un *Synthetic Aperture Radar* è un sistema coerente a vista laterale che utilizza la traiettoria di volo della piattaforma trasportante per ottenere, in maniera elettronica, i benefici di una vasta apertura d'antenna. In questo modo è possibile generare immagini ad alta risoluzione utilizzate per telerilevamento remoto. Partendo dallo schema di principio in Fig. 4, durante l'intervallo di tempo considerato, i dati all'interno dei singoli cicli T/R sono correlati elettronicamente con i dati memorizzati dai cicli precedenti. Questa procedura è illustrata seguendo il moto dal punto A fino al punto N della piattaforma raffigurata in Fig. 4. L'elaborazione del segnale utilizza l'ampiezza e la fase dei segnali RF ricevuti con il succedersi degli impulsi. Dopo un determinato numero di cicli, i dati memorizzati sono ricombinati (tenendo conto dell'effetto Doppler generato dalla traiettoria del trasmettitore rispetto all'obiettivo in ogni ciclo successivo) per creare una immagine ad alta risoluzione del terreno è sorvolato. Come si vede schematicamente in Fig. 4 il lobo sintetizzato è di gran lunga più direttivo del lobo reale dell'antenna permettendo così di ottenere immagini a risoluzione molto più elevata.

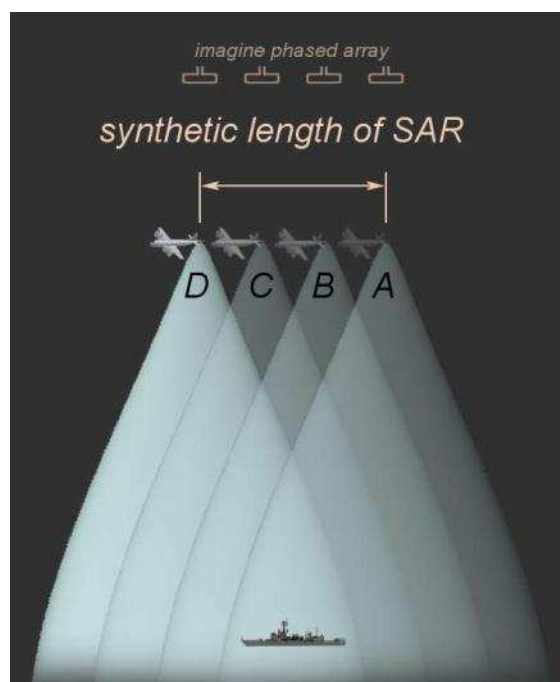


Fig. 4: Schema di principio di un SAR.

Il SAR opera in maniera simile a un *phased array*, ma al contrario di quest'ultimo non ha un gran numero di elementi utilizzati simultaneamente, ma utilizza una sola antenna in multiplazione tempo. Le diverse posizioni geometriche dell'antenna risultano dallo spostamento della piattaforma. Il processore SAR memorizza tutti i segnali RF, in ampiezza e fase, ricevuti per il periodo di tempo  $T$  dalla posizione A alla N. Successivamente ricostruisce il segnale producendo un risultato equivalente a quello di un'antenna di lunghezza  $vT$ , dove  $v$  è la velocità di piattaforma. Nell'istante in cui un obiettivo entra nel lobo di antenna, il sistema inizia a registrare la echi retro-diffusi da ogni impulso trasmesso. Poiché la piattaforma continua ad andare avanti, tutti gli echi dell'obiettivo da seguire per ogni impulso sono registrati durante tutto il tempo durante il quale l'obiettivo è all'interno del fascio. L'istante in cui l'obiettivo lascia il lobo di antenna del fascio radar, determina la lunghezza sintetizzata antenna.

Di seguito è fornito un elenco dei motivi per cui si preferisce utilizzare le frequenze a microonde per applicazioni SAR.

L'attenuazione atmosferica è bassa alle frequenze delle microonde, in particolare nella banda 1-10GHz; a frequenze superiori vi sono risonanze dovute a molecole di ossigeno e acqua.

I segnali a microonde penetrano gli agenti atmosferici (nuvola e nebbia), al contrario delle radiazioni visibili.

I segnali a microonde possono monitorare continuamente le regioni polari e le foreste tropicali, che sono spesso al buio o ricoperti di nubi.

La tecnica SAR può essere utilizzata per monitorare le calamità naturali, inondazioni, incendi boschivi, terremoti, e altri fenomeni che sono spesso accompagnati da una scarsa visibilità ottica. Si possono essere ottenere lobi di antenna direttivi utilizzando antenne aventi dimensioni geometriche ragionevoli, fornendo così una risoluzione soddisfacente con sistemi fattibili.

---

---

### 1.2.1. IL PROGETTO COSMO-SKYMED

COSMO-SkyMed rappresenta il più grande investimento italiano nel settore dell'Osservazione della Terra e costituisce una realizzazione all'avanguardia in campo mondiale. Il lancio del primo satellite è avvenuto a metà del 2007, seguito dal secondo nel dicembre dello stesso anno e dal terzo a ottobre 2008. Il lancio del quarto satellite avverrà entro il 2010. La realizzazione del sistema COSMO-SkyMed ha già consentito all'Italia di attuare importanti accordi internazionali nel campo dell'osservazione della Terra, in particolare con la Francia e con l'Argentina.

Il Sistema COSMO-SkyMed include un Segmento Spaziale ed un Segmento di Terra. Il Segmento Spaziale è costituito da una costellazione di 4 satelliti equipaggiati con sensori SAR ad alta risoluzione operanti in banda X (più precisamente a 9.6GHz) e dotati di un sistema di acquisizione e trasmissione dati altamente flessibile ed innovativo. Il Segmento di Terra è composto da infrastrutture per la gestione ed il controllo dell'intera costellazione e per la ricezione, archiviazione, elaborazione e distribuzione dei prodotti. COSMO-SkyMed consente la copertura globale del pianeta operando in qualsiasi condizione meteorologica e di illuminazione (giorno/notte) e fornisce immagini del terreno ad elevata risoluzione spaziale con tempi di risposta rapidi. Il Sistema COSMO-SkyMed è stato concepito come un sistema multi-missione in grado di integrarsi con altri sistemi spaziali allo scopo di soddisfare le esigenze di una vasta comunità di utenze.

Il sistema COSMO-SkyMed è in grado di fornire, su scala planetaria, informazioni del tutto innovative per lo studio ed il controllo dell'ambiente; le caratteristiche peculiari della costellazione e del segmento di terra, la elevata qualità dei prodotti e la loro integrabilità con dati di diversa natura, satellitare e non, rendono possibili un crescente numero di applicazioni, con particolare riferimento alla prevenzione, al monitoraggio e alla gestione dei rischi naturali ed antropici. La possibilità di variare in tempi brevi la pianificazione delle acquisizioni sulla base delle richieste dell'utente finale, l'operatività in

ogni condizione meteorologica e di illuminazione, gli intervalli temporali di rivisita di poche ore e la consegna dei prodotti elaborati in tempi rapidi, rendono COSMO-SkyMed particolarmente adatto a fornire importanti informazioni, specialmente durante la fase di crisi, a coloro che pianificano ed eseguono le operazioni di assistenza e soccorso e a chi si occupa della valutazione dei danni. La costellazione COSMO-SkyMed è capace di acquisire fino a 1800 immagini al giorno.

COSMO-SkyMed è un programma che si evolve in 4 fasi successive, attualmente ci troviamo all'interno della seconda fase. Ogni passo successivo di COSMO-SkyMed dovrebbe apportare rispetto al precedente significativi miglioramenti attraverso l'uso di nuove tecnologie e l'introduzione di metodologie innovative. Il programma dunque stimola la ricerca in entrambi i settori della produzione tecnologica e della sintesi ingegneristica, spronandoli a produrre materiali e metodi abilitanti per le fasi successive del progetto.

In questo lavoro mi sono occupato del modulo T/R di seconda generazione e di alcuni suoi sottosistemi. Ogni modulo T/R contiene al proprio interno due catene riceventi e due trasmettenti per ognuna delle quali deve essere disponibile la possibilità di correggere sia la fase che l'ampiezza dei segnali entranti e/o uscenti. Nel modulo di prima generazione, questa funzionalità è assicurata da 6 MMIC separati ognuno dei quali è comandato attraverso un flusso dati paralleli proveniente direttamente da un ASIC dedicato.

Nello studio del Modulo T/R di seconda generazione è data quindi molta enfasi non solo alla possibilità di ottimizzare i parametri di potenza di uscita ed efficienza, ma anche alla necessità di semplificare l'intero layout, riducendo il numero di interconnessioni e semplificando le sequenze di montaggio al fine di ottenere un prodotto più ripetibile e meno costoso. Per questo motivo è stato realizzato un Core-chip di soli 15mm<sup>2</sup> che sostituisce i 6MMIC separati integrando a bordo anche la funzionalità di conversione da seriale a parallela dei dati di controllo.

---



Come nel caso radioastronomico descritto in precedenza, l' elettronica di front-end diventa dunque un vero e proprio strumento abilitante per questo tipo di sistemi. Appare chiaro la necessità del sistema di essere equipaggiato con dei circuiti che processano il segnale RF sia a basso rumore sia con un preciso controllo dell'ampiezza per effettuare in maniera ottimale la correlazione dei dati ricevuti. I prossimi Capitolo 2 e Capitolo 4 focalizzeranno le tematiche dell' amplificazione a bassissimo rumore e del controllo dell'ampiezza del segnale RF elencando una serie metodologie utili per sviluppare i circuiti critici del ricevitore.



---

# *Capitolo 2*

## *METODOLOGIE DI*

### *PROGETTAZIONE PER*

#### *AMPLIFICATORI A BASSO RUMORE*

##### *A MICROONDE*

**L**'amplificazione a basso rumore svolge un ruolo fondamentale in qualsiasi sistema di ricezione a RF, basti pensare che il fattore di rumore della cascata ricevente complessiva è principalmente fissato da quello del primo stadio di ricezione, e quindi dal LNA che è dunque un componente chiave.

Un sistema RF avrà sempre al suo interno un modulo ricevente. Infatti, ogni sistema di trasmissione coopera con un'altra sezione che elabora il segnale trasmesso. Quest'ultimo può tornare indietro come "eco" o essere captato, in una posizione lontana dalla sorgente, come segnale modificato dal mezzo trasmissivo. Inoltre possono esistere sistemi di sola ricezione che captano, come nel caso della Radioastronomia, segnali generati da sorgenti che non sono apparati elettronici, come i corpi celesti.

In questo contesto è dunque fondamentale poter disporre di metodologie di analisi e sintesi per poter beneficiare al meglio della tecnologia esistente, e dunque progettare e realizzare amplificatori a basso rumore il più possibile performanti. Questo capitolo affronta il tema della progettazione a basso

rumore a microonde cercando di risolvere alcuni aspetti rimasti incompleti fornendo una metodologia di progettazione che tenga conto di tali imperfezioni.

All'inizio del capitolo sono elencate le principali metodologie di progetto a basso rumore a microonde presenti in letteratura e tipicamente utilizzate durante la fase sintetica. Nel seguito viene svolta una valutazione ragionata delle incompletezze presenti in tali *tecniche classiche*, proponendo una metodologia di progetto alternativa che cerca di affrontare le problematiche rimaste irrisolte o tralasciate dalle metodologie comunemente utilizzate. Viene fornito un grafico di progetto che mostra la combinazione ottima simultaneamente ottenibile dei 4 parametri fondamentali di un amplificatore lineare a basso rumore: guadagno di trasduzione, adattamento alla porta d'ingresso, adattamento alla porta d'uscita e fattore di rumore. E' stata derivata e viene qui fornita una formula che permette di sintetizzare i carichi di ingresso e di uscita che realizzano tale combinazione ottima simultanea. Partendo dal caso a singolo stadio, la metodologia è stata estesa al caso di LNA doppio stadio anche riportando le misure dei veicoli di prova progettati con la metodologia qui proposta.



---

## 2.1. METODOLOGIE DI PROGETTAZIONE CLASSICHE A BASSO RUMORE

Alcune metodologie di progettazione *low-noise* sono state ampiamente investigate nella letteratura scientifica. La problematica di base nella progettazione *low-noise* consiste nel trovare un compromesso gli obiettivi, spesso contrastanti, di bassa rumorosità, elevato guadagno a piccolo segnale e buon adattamento di ingresso e di uscita. Il design flow tipicamente proposto è il seguente: dopo la prima fase di selezione del dispositivo e valutazione della sua polarizzazione, tutte le scelte progettuali sono legate alla sintesi di impedenze di ingresso e di uscita appropriate, per ottenere le prestazioni desiderate sia per quanto riguarda la figura di rumore sia per ciò che concerne il comportamento lineare.

Il flusso di progettazione tipico comprende anche una fase intermedia durante la quale si valuta l'eventuale necessità di feedback serie o shunt sul transistor. Il feedback è spesso applicato per facilitare il *trade-off* tra le prestazioni di rumore e l'adattamento di ingresso del LNA, avvicinando, nel piano delle impedenze di sorgente, il coefficiente di riflessione di rumore ottimale ( $\Gamma_{\text{opt,noise}}$ ) e il coniugato del coefficiente di riflessione di ingresso del dispositivo attivo ( $\Gamma_{\text{in}}^*$ ). Comunemente, il carico di uscita viene scelto per massimizzare il guadagno del LNA e di conseguenza il suo adattamento di uscita. In questo modo però non si controlla direttamente il valore di adattamento di ingresso del LNA proporzionale alla distanza tra il coefficiente di riflessione di rumore ottimale (e il coniugato del coefficiente di riflessione di ingresso del dispositivo attivo (quest'ultimo dipende appunto dal carico di uscita nonché dalle proprietà elettriche della rete 2-porte attiva rumorosa).

Inoltre, la retroazione ha effetti benefici poiché migliora la stabilità dell'amplificatore, e modifica i parametri di rumore del dispositivo attivo e può essere applicata per ottenere un rumore del dispositivo attivo (di poco) inferiore e una minore sensibilità alle variazioni di impedenza di sorgente [2.1]-[2.5].

Il risultato tipico di queste metodologie è la sintesi di un LNA conforme alle specifiche di rumore e guadagno o adattamento, anche se tutte le condizioni sono raramente soddisfatte contemporaneamente, o meglio, una delle tre condizioni non è controllabile direttamente ma è derivata dalle scelte che si compiono per ottenere il comportamento desiderato delle altre due condizioni. A questo proposito, alcuni contributi hanno analizzato l'effetto di un feedback serie al fine di ottenere, presso l'ingresso del LNA, un simultaneo adattamento segnale/rumore, di solito denominato condizione SSNM (*simultaneous signal and noise match condition at the amplifier's input*) [2.5].

Altri autori hanno proposto la doppia combinazione di feedback serie e shunt per ottenere la condizione SSNM, senza l'aggiunta di una rete di adattamento in ingresso [2.6]. Un diverso approccio progettuale consiste nella valutazione del *trade-off* rumore/guadagno a livello di rete attiva indagando la misura di rumore del dispositivo attivo. Questa metodologia, introdotta da Haus e Adler nel 1958 [2.7], è molto utile per la progettazione di sistemi multi-stadio, poiché suggerisce un metodo per controllare la cifra di rumore del LNA. Infine alcuni autori hanno proposto un misto di tecniche analitiche e grafiche per ottenere le prestazioni elettriche desiderate [2.8]-[2.12].

Anche se molto preziosi, gli approcci di cui sopra tralasciano la questione di ottenere un buon adattamento a entrambe le sezioni del LNA. Inoltre, il valore di impedenza del feedback serie è spesso derivato da un processo di ottimizzazione CAD o attraverso un processo iterativo *trial-and-error*. Nella prossima Sezione 2.2 verrà esposto un metodo che tenta di risolvere il problema di ottenere un adeguato adattamento simultaneo I/O, introducendo una procedura di progettazione a basso rumore, mostrando anche l'effetto benefico del feedback serie induttivo. Allo stesso tempo viene analizzato il ruolo della di terminazione uscita, quando la impedenza di sorgente è fissata al fine di ottenere una determinata condizione di rumore. Adeguato adattamento I/O simultaneo è essenziale dal momento che corrisponde

---



da un lato ad un buon guadagno dello stadio *low-noise* e dall'altro facilita progettazione di LNA multi-stadio senza interferire con i sottosistemi successivi o precedenti.

---

## 2.2. METODOLOGIA DI PROGETTO DERIVANTE DALLO STUDIO DELLE INTERAZIONI TRA LE CIRCONFERENZE A DISADATTAMENTO COSTANTE IN INGRESSO ED USCITA DI UNA RETE 2-PORTE ATTIVA E RUMOROSA.

In questa sezione vengono mostrate le procedure adottate per ottenere un livello di adattamento soddisfacente ad entrambe le sezioni I/O di un LNA, mostrando anche gli effetti benefici della retroazione induttiva di source. Nel contempo viene chiarificato il ruolo dell'impedenza di carico quando l'impedenza di sorgente è fissata per ottenere una determinata condizione di rumore. Un adeguato livello di adattamento alle sezioni I/O è necessario perché da una parte corrisponde ad un accettabile valore di guadagno di trasduzione del singolo stadio e dall'altro facilita la progettazione di amplificatori multi-stadio senza peggiorare il comportamento degli stadi contigui. Alla fine della sezione verrà mostrato un veicolo di prova per la metodologia proposta nonché una estensione della stessa metodologia al caso del LNA a doppio stadio, con relativo dimostratore.

La Fig. 5 mostra una tipica rete amplificatrice a singolo stadio. Il transistor, opportunamente polarizzato, può usufruire di una eventuale reazione di tipo serie/serie per facilitare il compromesso tra valori elettrici spesso in contrasto come chiarito più in seguito nella sezione 2.4. IMN and OMN (rispettivamente Input and Output Matching Network) sono la coppia di reti 2-porte che hanno il compito di adattare il dispositivo attivo all'impedenza esterna di riferimento, tipicamente  $Z_0$ .

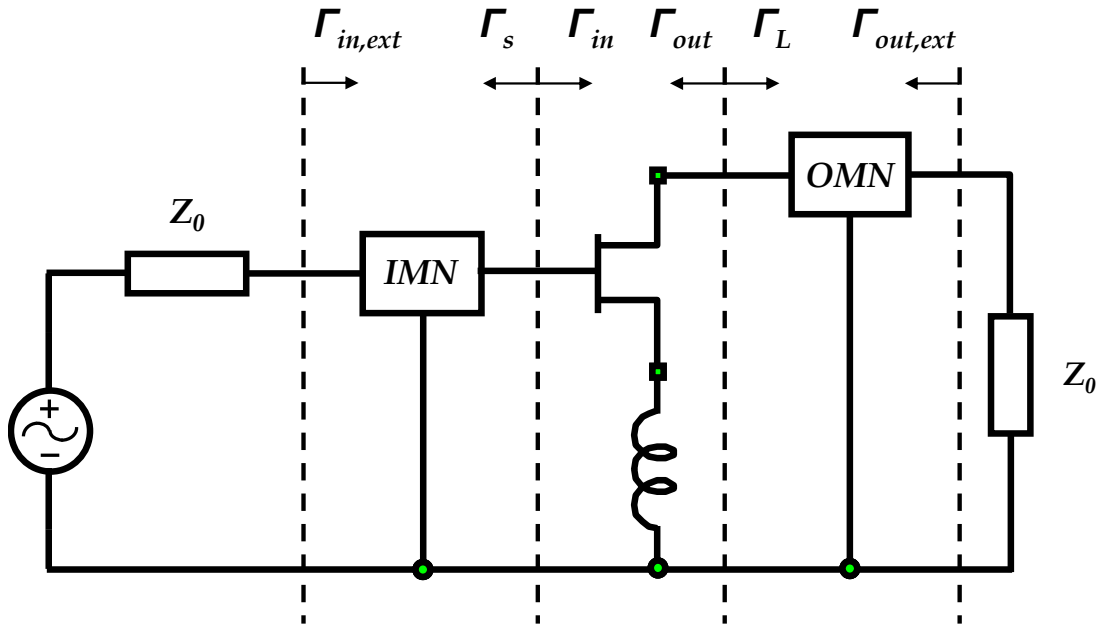


Fig. 5: Tipico diagramma a blocchi di un amplificatore a microonde con i relativi coefficienti di riflessione definiti ad ogni sezione

I coefficienti di riflessione di ingresso e di uscita della rete attiva, rispettivamente  $\Gamma_{in}$  e  $\Gamma_{out}$  sono funzioni della matrice  $[S]$  del dispositivo attivo eventualmente retroazionato e della scelta delle impedenza di sorgente e carico. Tali coefficienti di riflessione sono espressi dalle note trasformazioni bilineari, dove  $\Delta_s$  rappresenta il determinante della matrice  $[S]$  del dispositivo attivo eventualmente retroazionato:

$$\Gamma_{in} = \frac{S_{11} - \Gamma_L \cdot \Delta_s}{1 - \Gamma_L \cdot S_{22}} \quad (2.1)$$

$$\Gamma_{out} = \frac{S_{22} - \Gamma_s \cdot \Delta_s}{1 - \Gamma_s \cdot S_{11}} \quad (2.2)$$

Se  $IMN$  è sintetizzata con elementi reattivi ideali (passivi, senza perdite e reciproci), allora il disadattamento all'ingresso e all'uscita della rete attiva eguaglia il valore di disadattamento all'ingresso ed uscita dell'amplificatore.

Il disadattamento di ingresso ( $IM$ , Input Mismatch o disadattamento alla sezione di ingresso) può essere definito a partire dal modulo del coefficiente di riflessione di ingresso della rete amplificatrice,  $\Gamma_{in,ext}$ . Applicando la precedente proprietà all'ingresso del LNA,  $IM$  può essere definito attraverso la seguente relazione.

$$IM = |\Gamma_{in,ext}| \equiv \left| \frac{\Gamma_S - \Gamma_{in}^*}{1 - \Gamma_S \cdot \Gamma_{in}} \right| \quad (2.3)$$

$IM=0$  sta a significare un adattamento perfetto alla sezione considerata (le due impedenze alla sezione considerata sono uno il complesso coniugato dell'altra),  $IM=1$  implica che l'ingresso della rete attiva presenta un carico puramente reattivo (disadattamento totale) e  $IM>1$  una impedenza dell'ingresso della rete attiva a parte reale negativa. Quest'ultimo caso, spesso nocivo per l'intera cascata RF dove il LNA è inserito non verrà considerata nel resto della trattazione e quindi  $IM$  non sarà mai superiore all'unità. La trattazione del caso in cui  $IM>1$  è comunque descritto in [2.13]. Viene ora considerato il caso nel quale  $\Gamma_S$  è fissato ad un determinato valore  $\overline{\Gamma_S}$ . La scelta di  $\overline{\Gamma_S}$  può avvenire per motivi di stabilità/tecnologici o per ottenere un determinato valore di cifra di rumore così come avviene tipicamente nella progettazione a basso rumore. In questa trattazione il valore di  $\overline{\Gamma_S}$  è scelto in modo che il guadagno disponibile del dispositivo, nella condizione operativa selezionata da  $\overline{\Gamma_S}$ , sia minore del massimo guadagno stabile (MSG). Tale scelta ci permette di ottenere simultaneamente un adeguato valore di adattamento ad entrambe le sezioni. Una possibilità consiste nel selezionare l'impedenza di sorgente per ottenere la condizione di minima cifra di rumore. Un'alternativa potrebbe essere scegliere una impedenza di sorgente con una cifra di rumore leggermente superiore al caso precedente ma con un maggiore guadagno associato. In ogni caso, in questa trattazione dove le reti di adattamento sono ideali, la cifra di rumore del LNA è fissata una volta selezionata l'impedenza di sorgente  $\overline{\Gamma_S}$ . Un'ulteriore conseguenza del fatto di aver fissato in precedenza l'impedenza di sorgente consiste nella proprietà che il

disadattamento di ingresso è solo funzione della scelta dell'impedenza di carico, come mostra la (2.3). In questo modo è possibile tracciare nel piano delle impedenze di carico delle curve a disadattamento di ingresso costante. Si verifica facilmente che tali curve, sulla Carta di Smith, sono delle circonferenze i cui centri e raggi, per un determinato valore di disadattamento di ingresso  $\overline{IM}$ , sono espressi da:

$$\bar{C}(\overline{IM}) = \frac{\Gamma_{L,C,in} - q^2 \cdot \Gamma_{out}^*}{1 - q^2 \cdot |\Gamma_{out}|^2} \quad (2.4)$$

$$R(\overline{IM}) = q \cdot \frac{|1 - \Gamma_{L,C,in} \cdot \Gamma_{out}|}{1 - q^2 \cdot |\Gamma_{out}|^2} \quad (2.5)$$

Dove  $\Gamma_{L,C,in}$  rappresenta l'impedenza di carico che soddisfa la condizione di adattamento simultaneo rumore/guadagno di ingresso al LNA (SSNM) e  $q$  un parametro che tiene conto del disadattamento considerato  $\overline{IM}$ . Entrambi i valori sono espressi da:

$$\Gamma_{L,C,in} = \frac{S_{11} - \overline{\Gamma}_S^*}{\Delta_S - S_{22} \cdot \overline{\Gamma}_S^*} \quad (2.6)$$

$$q = \overline{IM} \cdot \left| \frac{1 - S_{11} \cdot \overline{\Gamma}_S^*}{\Delta_S - S_{22} \cdot \overline{\Gamma}_S^*} \right| \quad (2.7)$$

Un'analisi della relazione (2.4) ci mostra che i centri di tali circonferenze sono ottenuti da una somma vettoriale di  $\Gamma_{L,C,in}$  e  $q^2 \Gamma_{out}^*$ . Il centro di tale circonferenza si muove sulla carta di Smith controllato dal parametro  $q$  e quindi da  $\overline{IM}$ .

Più in dettaglio il centro si muove partendo da  $\Gamma_{L,C,in}$  verso  $\Gamma_{out}^*$  all'aumentare del valore di  $IM$ . Nello stesso modo il raggio della circonferenza dipende dal valore di disadattamento scelto alla sezione di ingresso. Se è richiesto un adattamento perfetto  $IM=0$ , come nella condizione SSNM, la circonferenza degenera in un punto coincidente con  $\Gamma_{L,C,in}$ , poiché  $R(\overline{IM}) \rightarrow 0$  per  $\overline{IM} \rightarrow 0$ .

Passiamo ora a considerare il disadattamento alla sezione di uscita del LNA. E' possibile definire un livello di disadattamento di uscita, equivalente a quello di ingresso, sempre nell'ipotesi che OMN sia realizzata con elementi reattivi ideali.

$$OM = |\Gamma_{out,ext}| \equiv \left| \frac{\Gamma_L - \Gamma_{out}^*}{1 - \Gamma_L \cdot \Gamma_{out}} \right| \quad (2.8)$$

$OM = 0$  sta a significare un adattamento perfetto alla sezione considerata (le due impedenze alla sezione considerata sono uno il complesso coniugato dell'altra),  $OM=1$  implica che l'uscita della rete attiva presenta un carico puramente reattivo (disadattamento totale) e  $OM>1$  una impedenza di uscita della rete attiva a parte reale negativa. Quest'ultimo caso, spesso nocivo per l'intera cascata RF dove il LNA è inserito non verrà considerata nel resto della trattazione e quindi  $OM$  sarà non sarà mai superiore all'unità. Anche in questo caso è possibile tracciare curve a disadattamento costante in uscita nel piano delle impedenze di carico  $\Gamma_L$ . Infatti  $\Gamma_L$  appare direttamente nella relazione (2.8) e  $\Gamma_S$  è fissato ad un valore predeterminato, così come  $\Gamma_{out}^*$  attraverso la (2.2).

Anche in questo caso i luoghi ad  $OM$  costante sono rappresentati da circonferenze nel piano  $\Gamma_L$ .

Lo studio delle circonferenze ad  $OM$  costante è relativamente più comodo del caso precedente. Infatti  $\Gamma_L$  appare direttamente nella relazione (2.8) e  $\Gamma_{out}^*$  è fissato al valore predeterminato attraverso la (2.2).

Le circonferenze ad  $OM$  costante possono essere più facilmente tracciate nel piano delle impedenze di carico. Per un ben determinato valore di disadattamento di uscita i centri e raggi di tale circonferenza sono espressi da:

$$\vec{C}(\overline{OM}) = \frac{1 - \overline{OM}^2}{1 - \overline{OM}^2 \cdot |\Gamma_{out}|^2} \cdot \Gamma_{out}^* \quad (2.9)$$



---

$$R(\overline{OM}) = \overline{OM} \cdot \frac{1 - |\Gamma_{out}|^2}{1 - \overline{OM}^2 \cdot |\Gamma_{out}|^2} \quad (2.10)$$

Chiaramente,  $\Gamma_{out}^*$  rappresenta il coefficiente di riflessione che garantisce un perfetto adattamento alla sezione di uscita dell'amplificatore. Il centro della circonferenza ad  $OM$  costante, tracciate nel piano delle impedenze di carico, si muove controllato dal parametro  $OM$  muovendosi da  $\Gamma_{out}^*$  verso il centro della Carta di Smith all'aumentare di  $OM$ . Nello stesso modo il raggio della circonferenza dipende dal valore richiesto da  $OM$ ; in particolare il raggio diminuisce per valori più stringenti di adattamento  $OM$ .

### 2.3. LIMITI DELL'ADATTAMENTO SIMULTANEO I/O

In questa trattazione, come già spiegato in precedenza,  $\Gamma_S$  è supposto essere fissato ad un determinato valore come conseguenza di una specifica di rumore o a causa di vincoli tecnologici o di stabilità, così come avviene nella tipica progettazione a basso rumore. Quindi, a causa di tale assunzione preliminare, l'adattamento ottenibile ad entrambi le sezioni dipende solamente dalla scelta che si compie sull'impedenza di carico  $\Gamma_L$ .

Il transistor utilizzato per dare una dimostrazione pratica della metodologia proposta, è un n-channel HJFET NEC ne321000 disponibile in commercio, condizionatamente instabile i cui parametri lineari e di rumore sono riportati in Tabella 1.

Tabella 1: Parametri lineari e di rumore del NEC ne321000 @ 10GHz.

Parametro	Mag	Ang [deg]
$S_{11}$	0.90	-69
$S_{21}$	4.39	130
$S_{12}$	0.09	47
$S_{22}$	0.56	-53
$\Gamma_{\text{opt,noise}}$	0.73	25
$\text{NF}_{\text{min}}$ [dB]	0.28	
$R_n$ [ $\Omega$ ]	16	

Come chiarificato nella seguente sezione 2.4 è stata inserita tra il terminale comune del FET (source) ed il riferimento di massa una induttanza di 0.40nH, applicando così una retroazione serie/serie.

L'impedenza di sorgente è selezionata per soddisfare la condizione di minimo rumore per la rete attiva (FET e retroazione). In conseguenza di tale scelta le prestazioni di rumore della rete amplificatrice

sono fissate, qualunque scelta si faccia per la impedenza di carico, giacché le prestazioni di rumore dipendono, in una trattazione ideale, solo dalla scelta dell'impedenza di sorgente  $\Gamma_S$ .

Nel caso più generale possibile, una volta determinati  $\Gamma_{L,C,in}$  e  $\Gamma_{out}^*$ , vengono definite tre “regioni” sulla Carta di Smith per le impedenze di carico. Queste aree sono raffigurate in Fig. 6 e sono schematicamente descritte di seguito:

*Regione A:* L'area compresa tra  $\Gamma_{L,C,in}$  e  $\Gamma_{out}^*$

*Regione B:* L'area oltre  $\Gamma_{L,C,in}$

*Regione C:* L'area oltre  $\Gamma_{out}^*$

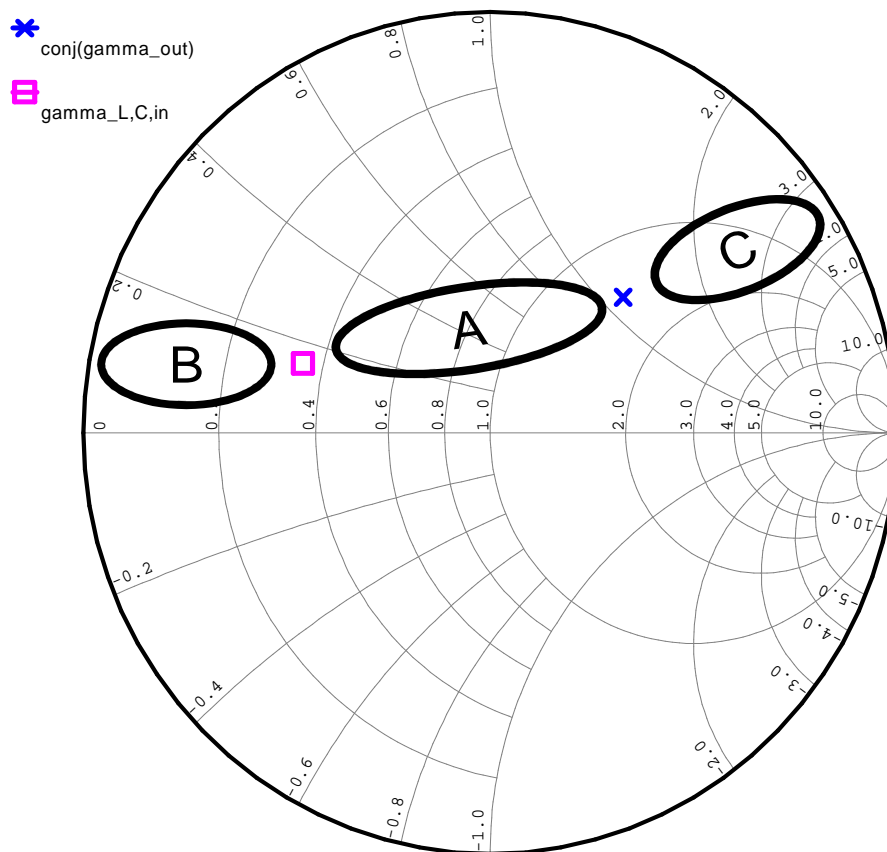


Fig. 6: Posizione di  $\Gamma_{L,C,in}$  e  $\Gamma_{out}^*$  e definizioni delle tre regioni sulla Carta di Smith delle impedenze di carico @

10GHz per  $\Gamma_S$ , [S] e induttanza degenerativa do source (0.40nH) fissati.

Tra l'altro  $\Gamma_{L,C,in}$  e  $\Gamma_{out}^*$  potrebbero coincidere e in questo caso l'amplificatore low-noise può essere adattato ad entrambi le sezioni simultaneamente ovvero  $\Gamma_{L,C,in}$  potrebbe trovarsi fuori dalla Carta di Smith e nessuna terminazione passiva di carico è in grado di realizzare la condizione SSNM. Il caso in cui  $\Gamma_{out}^*$  si trova all'esterno della Carta di Smith non verrà considerato in questa trattazione poiché  $\Gamma_S$  è selezionato sempre per trovarsi all'interno della regione stabile per le impedenze di sorgente.

Come verrà spiegato a breve, la *Regione A* rappresenta l'ottimo per il simultaneo compromesso dell'adattamento di ingresso e uscita; infatti i punti in questa regione simultaneamente minimizzano la distanza da  $\Gamma_{L,C,in}$  e  $\Gamma_{out}^*$  mentre, da una interpretazione grafica di Fig. 6, le altre due regioni rappresentano un compromesso sub-ottimo. Iniziamo a descrivere la situazione quando si seleziona una impedenza di carico  $\Gamma_L$  all'interno della *Regione A*. Le curve a tratto continuo in Fig. 7 rappresentano le circonferenze descritte con le relazioni (2.9) e (2.10) cioè, le impedenze di uscita che realizzano un valore costante di *OM* (-20, -17.5, -15, -12.5 e -10dB in figura). Le curve tratteggiate, rappresentano le impedenze di carico che realizzano un dato valore di *IM*. Tipicamente maggiore è il raggio di una circonferenza maggiore il valore del corrispondente disadattamento.

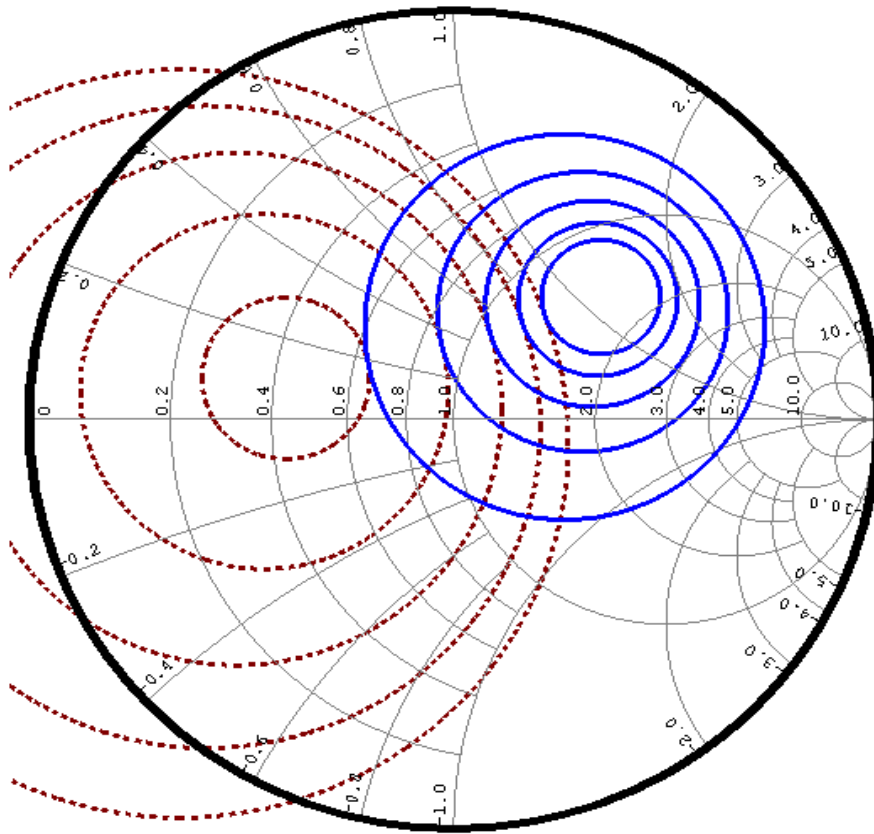


Fig. 7: Circonferenze a disadattamento costante di ingresso (tratteggiate) e di uscita (continue) nella regione A @ 10GHz del piano di carico di uscita per  $\Gamma_s$ , [S] e induttanza degenerativa do source (0.40nH) fissati.

Il punto di tangenza tra due circonferenze simultaneamente realizza due ben precise condizioni di adattamento per l'ingresso e per l'uscita ed è allora selezionato come l'ottimo per il compromesso adattamento I/O. La Fig. 8 mostra il movimento dell'impedenza di carico, che realizza le condizioni sopra descritte, al variare di  $OM$ . Tale impedenza parte dal punto  $\Gamma_{out}^*$  per  $OM=0$  fino ad arrivare a  $\Gamma_{L,C,in}$  quando  $OM=OM_0$  e  $IM=0$ . Definiamo  $OM_0$  il valore di disadattamento di uscita per cui si ha  $IM=0$ .

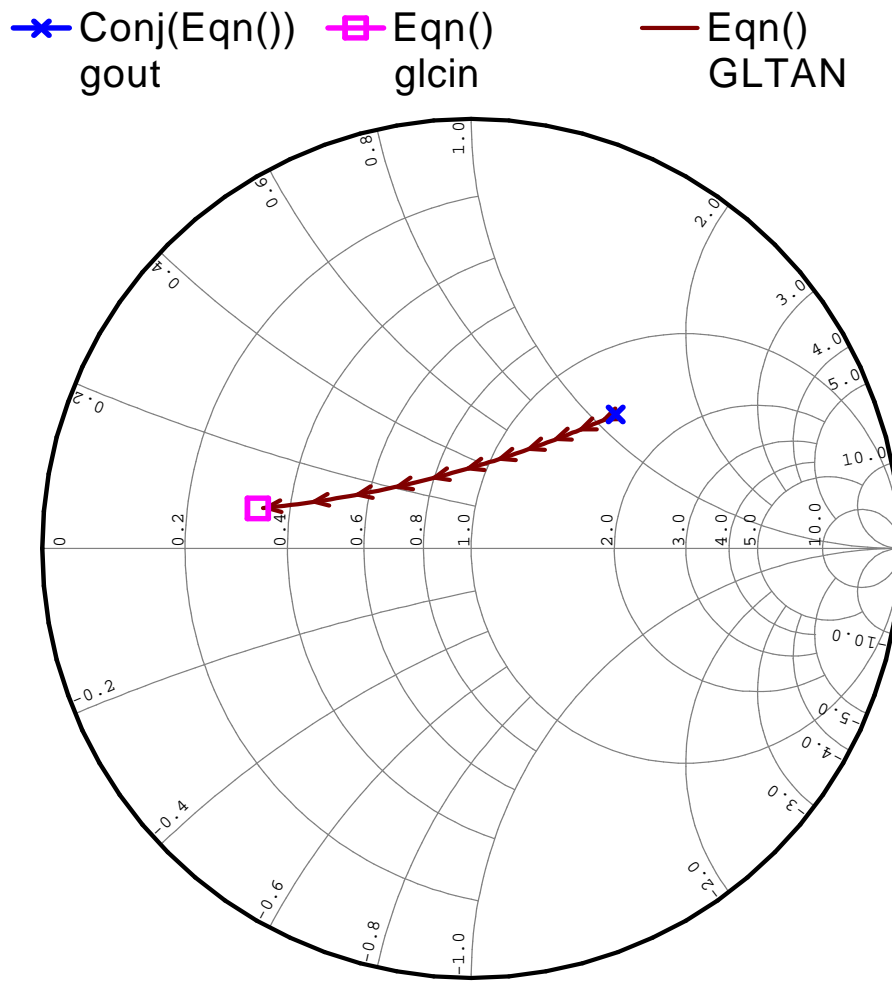


Fig. 8: Curva dei punti di tangenza per  $\Gamma_L$  nella Regione A @ 10GHz. Le frecce indicano il verso di  $OM$  crescente.

I valori del miglior possibile  $IM$  per un dato  $OM$ , come mostrato in Fig. 7, sono riportati Tabella 2.

Tabella 2: Valori del miglior possibile  $IM$  [dB] per un dato  $OM$  [dB] in Regione A estratti dal grafico in Fig.

7.

<b><math>IM</math> [dB]</b>	-10.4	-11.5	-13.2	-16.1	-22.7	
<b><math>OM</math> [dB]</b>	-15	-12.5	-10	-7.5	-5	

Da una analisi della Tabella 2 e attraverso una interpretazione grafica della Fig. 7, il  $\Gamma_L$  così determinato appare essere il miglior compromesso tra le esigenze contrastanti di un adeguato

adattamento simultaneo I/O. Tale proprietà implica che, una volta fissato l'impedenza di sorgente  $\overline{\Gamma}_S$  e scelto un determinato valore di adattamento di uscita  $\overline{OM}$ , esiste un solo  $\Gamma_L$  che minimizza il disadattamento di ingresso. Se è richiesto un valore migliore di adattamento di ingresso allora deve essere accettato un peggiore adattamento di uscita e viceversa, sempre nell'ipotesi di aver fissato l'impedenza di sorgente  $\overline{\Gamma}_S$  e le rete attiva. La Fig. 8 mostra l'unione di tutti i punti di tangenza in *Regione A*. Il miglior valore possibile di  $IM$ , in *Regione A*, è relazionata ad  $OM$  attraverso i parametri di rumore di diffusione della rete attiva, attraverso una espressione a singola variabile, confermata dall'approccio grafico precedentemente illustrato:

$$IM_A = f(OM, [S], \Gamma_S) \quad (2.11)$$

Il gradiente di tale relazione è riportato nella seguente (2.12) ed è stato ottenuto verificando la condizione di tangenza tra due circonferenze per ogni valore di  $OM$  nella *Regione A*.

$$\frac{\partial IM}{\partial OM} = -\frac{|S_{12} \cdot S_{21}| \cdot (1 - |\Gamma_S|^2)}{|1 - S_{11} \cdot \Gamma_S|^2 \cdot (1 - |\Gamma_{out}|^2)} = -\frac{G_{av}(\Gamma_S)}{MSG} \quad (2.12)$$

Dove  $G_{av}(\overline{\Gamma}_S)$  è il guadagno disponibile della rete attiva per il particolare valore di impedenza di sorgente selezionato  $\overline{\Gamma}_S$  e  $MSG$  il modulo del rapporto tra  $S_{21}$  e  $S_{12}$  della rete attiva.

Un gradiente negativo, come già dedotto nell'approccio grafico, implica che un minor  $IM$  corrisponde a un maggior  $OM$  viceversa. La relazione tra  $OM$  e  $IM$  è lineare poiché il gradiente è costante, vale a dire non dipende da un particolare valore di  $OM$ . Inoltre, il modulo di tale gradiente è inferiore all'unità, poiché per una scelta progettuale orientata alla stabilità dell'amplificatore, il guadagno disponibile della rete attiva per il particolare  $\overline{\Gamma}_S$  è inferiore al  $MSG$  per questioni di stabilità del LNA.

Definiamo  $OM_0$  il valore di disadattamento di uscita per cui si ha  $IM=0$  (l'amplificatore è progettato per rispettare la condizione SSNM),  $OM_0$  risulta essere, dopo alcuni passaggi algebrici, pari a:

$$OM_0 = \sqrt{1 - \frac{2 \cdot k \cdot MSG}{G_{av}(\Gamma_S)} + \left( \frac{MSG}{G_{av}(\Gamma_S)} \right)^2} \quad (2.13)$$

Dove  $k$  è il ben noto fattore di stabilità introdotto da Rollet. L'impedenza di carico che verifica tale condizione, come già descritto in precedenza, è  $\Gamma_{L,C,in}$ , espressa in (2.6) e rappresenta uno dei limiti della *Regione A*.

Definiamo  $IM_0$  il valore di disadattamento di ingresso per il quale il LNA è progettato per essere adattato in uscita ( $OM=0$ ),  $IM_0$  risulta essere, dopo alcuni passaggi algebrici, pari a:

$$IM_0 = \sqrt{1 - \frac{2 \cdot k \cdot G_{av}(\Gamma_S)}{MSG} + \left( \frac{G_{av}(\Gamma_S)}{MSG} \right)^2} \quad (2.14)$$

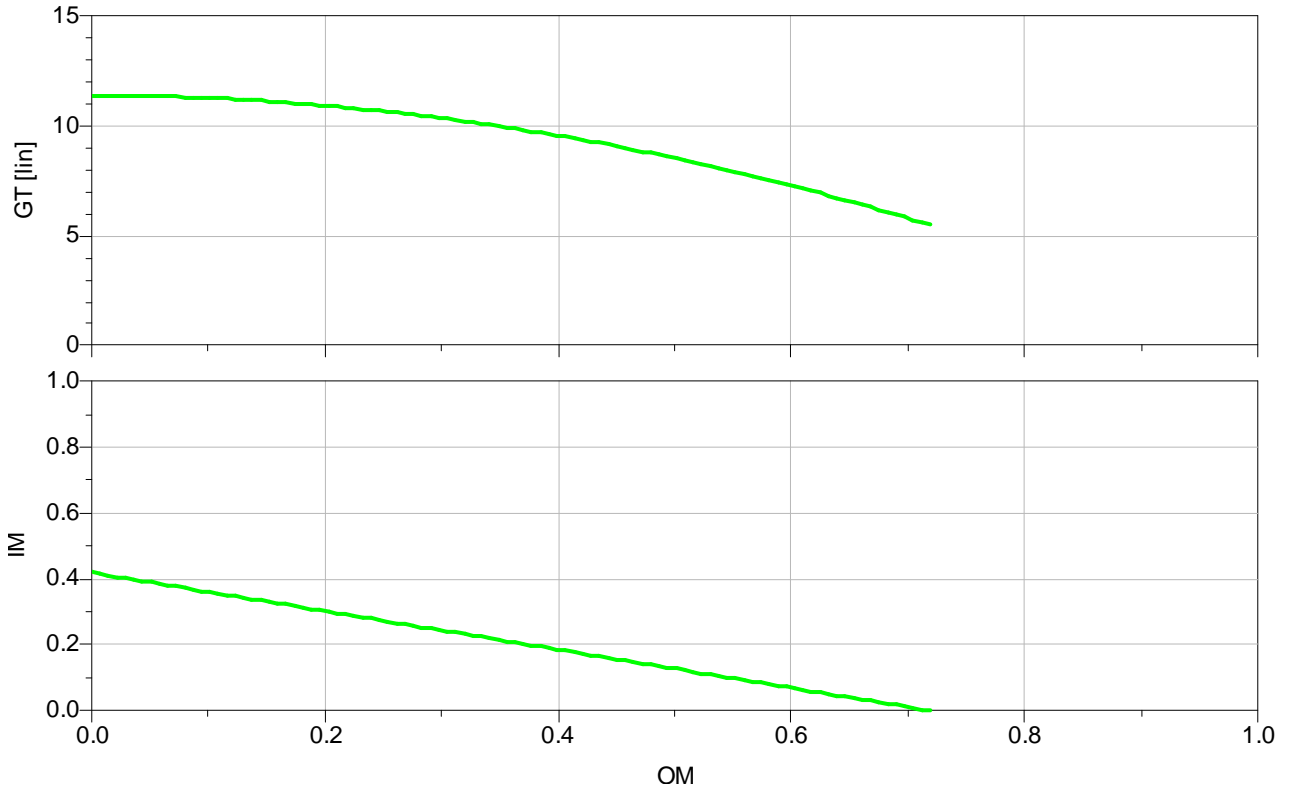
L'impedenza di carico che soddisfa tale condizione è  $\Gamma_{out}^*$ ; tale impedenza è anche l'altro limite della *Regione A*.

La curva nel piano  $OM-IM$  che rappresenta il compromesso ottimo ottenibile tra gli adattamenti alle sezioni di ingresso e di uscita, è stata determinata utilizzando due delle tre relazioni (2.12), (2.13) e (2.14). Infatti, essendo tale relazione di tipo lineare, è completamente rappresentata dal suo gradiente ed uno dei suoi punti notevoli (per esempio quello legato alla condizione SSNM (2.13)).

In Fig. 9 tale relazione lineare è graficata utilizzando i parametri elettrici del dispositivo ne321000 con una retroazione degenere di source pari a 0.4nH e corrispondente ai grafici in Fig. 7.

Il guadagno di trasduzione del LNA può essere prontamente valutato poiché  $\overline{\Gamma_S}$  è fissato e per ogni valore di  $OM$  è determinato un solo valore di  $\Gamma_L$ . Il guadagno di trasduzione del LNA, in funzione della  $OM$ , è riportato nel riquadro superiore della Fig. 9. E' interessante notare che un maggior valore di guadagno di trasduzione del LNA può essere ottenuto diminuendo il disadattamento di uscita. Per cui un minor disadattamento di uscita comporta un maggior guadagno del singolo stadio.





**Fig. 9: Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in Regione A per il dispositivo ne321000 e retroazione degenera di source (0.4nH) @ 10GHz**

Anche da una analisi grafica della Fig. 9 si evince che il gradiente è negativo e che  $OM$  è limitata in  $0-OM_0$ , mentre  $IM$  in  $0-IM_0$ . La relazione tra il guadagno di trasduzione del LNA e il disadattamento di uscita è espressa dalla seguente:

$$G_{T,LNA} = G_{av}(\Gamma_S) \cdot [1 - OM^2] \quad (2.15)$$

Per inciso, la (2.15) è un modo semplice e compatto di esprimere il guadagno di trasduzione del LNA in funzione del disadattamento di uscita una volta fissato l'impedenza di sorgente.

Continuiamo la trattazione descrivendo cosa succede se si seleziona una impedenza di carico  $\Gamma_L$  all'interno della Regione B. Le curve a tratto continuo in Fig. 10 rappresentano le circonferenze descritte con le relazioni (2.9) e (2.10) cioè, le impedenze di uscita che realizzano un valore costante di  $OM$  e  $OM_0$   $< OM < 1$  (-3, -2, -1, -0.5dB in Fig. 10). Le curve tratteggiate in Fig. 10, rappresentano le impedenze di

carico che realizzano un dato valore di  $IM$ . Tipicamente maggiore è il raggio di una circonferenza maggiore il valore del corrispondente disadattamento.

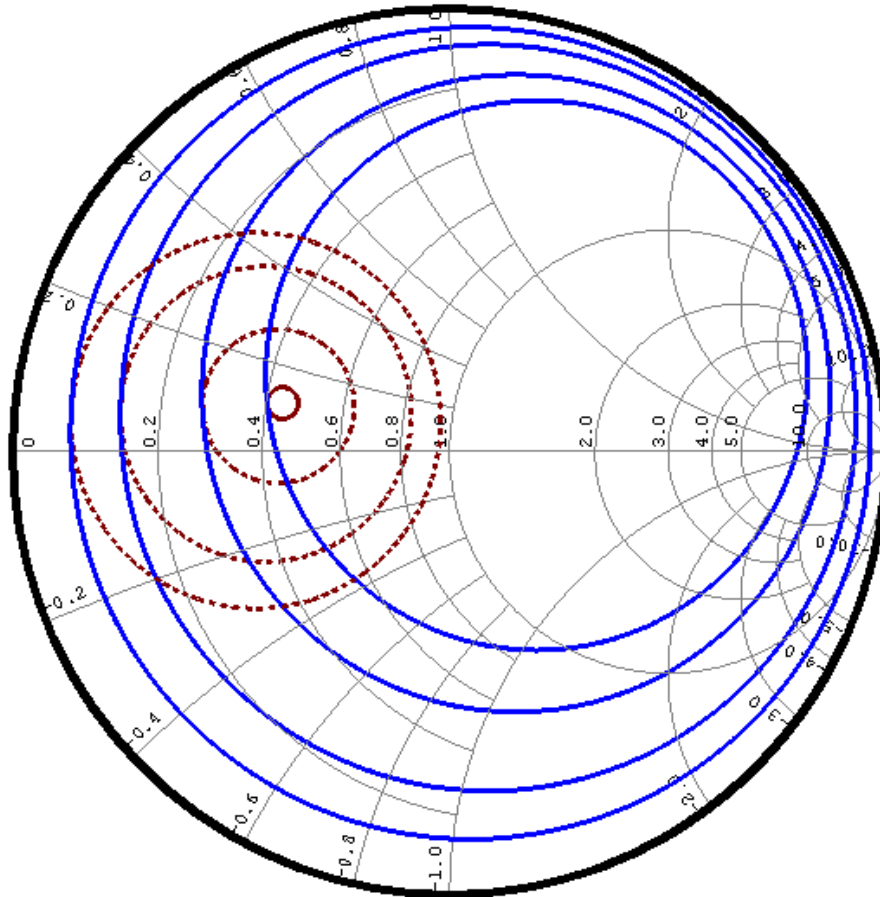


Fig. 10: Circonferenze a disadattamento costante di ingresso (tratteggiate) e di uscita (continue) nella regione B @ 10GHz del piano di carico di uscita per  $\Gamma_s$ , [S] e induttanza degenerativa do source (0.40nH) fissati.

Il punto di tangenza tra due circonferenze realizza simultaneamente le due condizioni di adattamento per l'ingresso e per l'uscita ed è allora selezionato per determinare la relazione  $OM-IM$  in questa regione. La Fig. 11 mostra il movimento dell'impedenza di carico, che realizza le condizioni sopra descritte, al variare di  $OM$ . Tale impedenza parte dal punto  $\Gamma_{L,C,in}$  fino ad arrivare sul bordo della carta di Smith. Chiaramente il bordo della Carta rappresenta il limite per carichi passivi sintetizzati con reti reattive ideali.

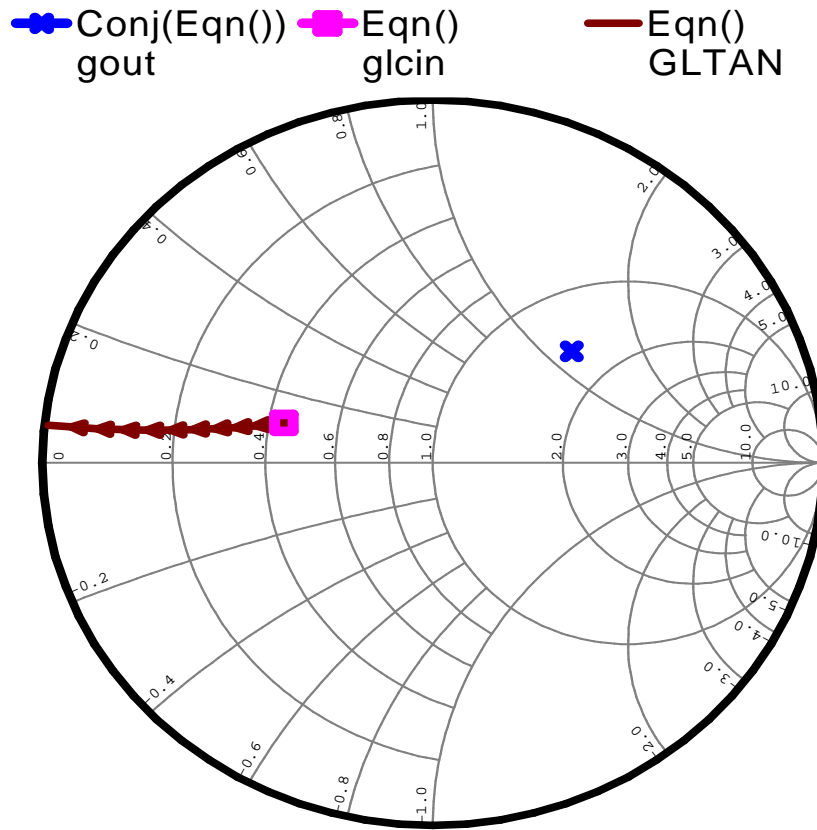


Fig. 11: Curva dei punti di tangenza per  $\Gamma_L$  nella Regione B @ 10GHz. Le frecce indicano il verso di  $OM$  crescente.

I valori di  $IM$  per un dato  $OM$ , così come appare in Fig. 10, sono riportati in Tabella 3.

Tabella 3: Valori del miglior possibile  $IM$  [dB] per un dato  $OM$  [dB] in Regione B estratti dal grafico in Fig.

10

$IM$ [dB]	-40.2	-23.8	-18.4	-14.2
$OM$ [dB]	-3.0	-2.0	-1.0	-0.5

Da una analisi della Tabella 3 e da una interpretazione del grafico in Fig. 10, emerge che valori maggiori di  $OM$  implicano valori maggiori di  $IM$  e viceversa. In questo caso ci aspettiamo che la relazione  $IM-OM$  sia caratterizzata da un gradiente positivo. Inoltre  $OM$  è maggiore di  $OM_0$  in questa regione poiché  $\Gamma_L$  è abbastanza distante da  $\Gamma_{out}^*$ . Invece la sezione di ingresso può essere adattata poiché  $\Gamma_L$  è vicino a  $\Gamma_{L,C,in}$  in questa regione. La Fig. 11 mostra la successione di tutti i punti di tangenza in

*Regione B*. Il miglior valore possibile di  $IM$ , in *Regione B*, è relazionato ad  $OM$  attraverso i parametri di rumore di diffusione della rete attiva, attraverso una espressione a singola variabile, confermata dall'approccio grafico precedentemente illustrato:

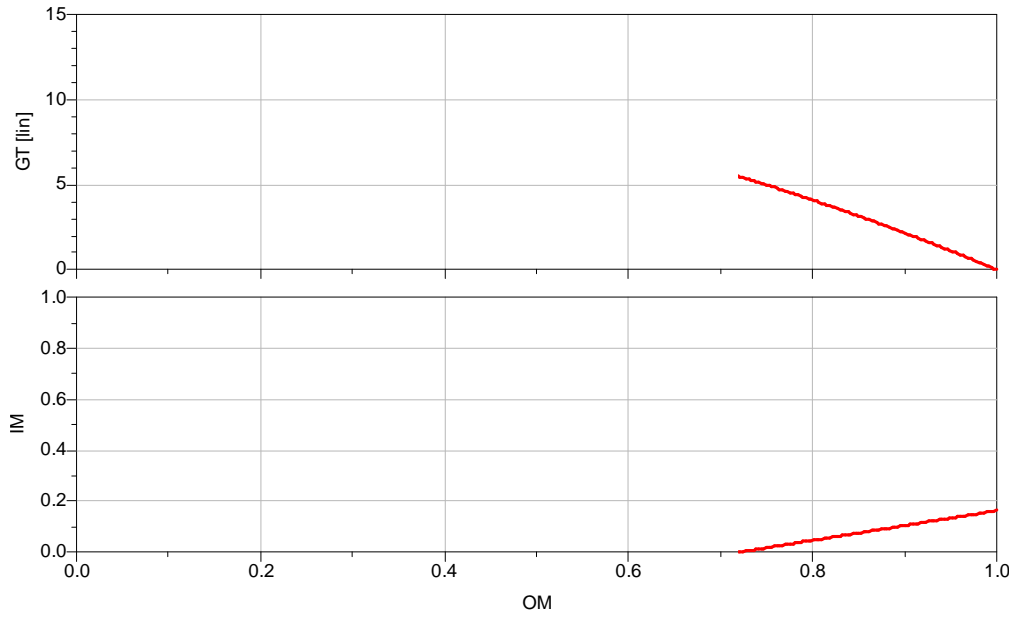
$$IM_B = f(OM, [S], \Gamma_s) \quad (2.16)$$

Il gradiente di tale relazione è espresso qui di seguito:

$$\frac{\partial IM}{\partial OM} = + \frac{|S_{12} \cdot S_{21}| \cdot (1 - |\Gamma_s|^2)}{|1 - S_{11} \cdot \Gamma_s|^2 \cdot (1 - |\Gamma_{out}|^2)} = + \frac{G_{av}(\Gamma_s)}{MSG} \quad (2.17)$$

Come già notato nell'approccio grafico un  $OM$  maggiore implica un  $IM$  maggiore e viceversa, da qui la positività del segno della relazione espressa in (2.17). La relazione tra le due variabili è lineari poiché il gradiente non dipende dal particolare valore di  $OM$  selezionato. Il gradiente è inferiore all'unità poiché abbiamo supposto di scegliere una impedenza di sorgente avente un guadagno disponibile inferiore al  $MSG$ . L'altro parametro necessario per determinare la relazione  $IM-OM$  è un punto noto della relazione:  $OM_0$ .

La curva nel piano  $IM-OM$ , che rappresenta i limiti di adattamento quando si seleziona una impedenza di carico in *Regione B*, è stata determinata utilizzando le due relazioni (2.13) e (2.17), avente tale curva un andamento lineare è completamente determinata dal suo gradiente (2.17) e uno dei suoi punti notevoli (2.13) legata ad esempio alla condizione SSNM. Tale relazione è mostrata in Fig. 12, utilizzando i parametri elettrici del dispositivo ne321000 con una retroazione degenera di source pari a 0.4nH e corrispondente ai grafici in Fig. 10. La stessa Fig. 12 mostra anche il guadagno di trasduzione del LNA in funzione del disadattamento di uscita.



**Fig. 12: Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in Regione B per il dispositivo ne321000 e retroazione degenera di source (0.4nH) @ 10GHz**

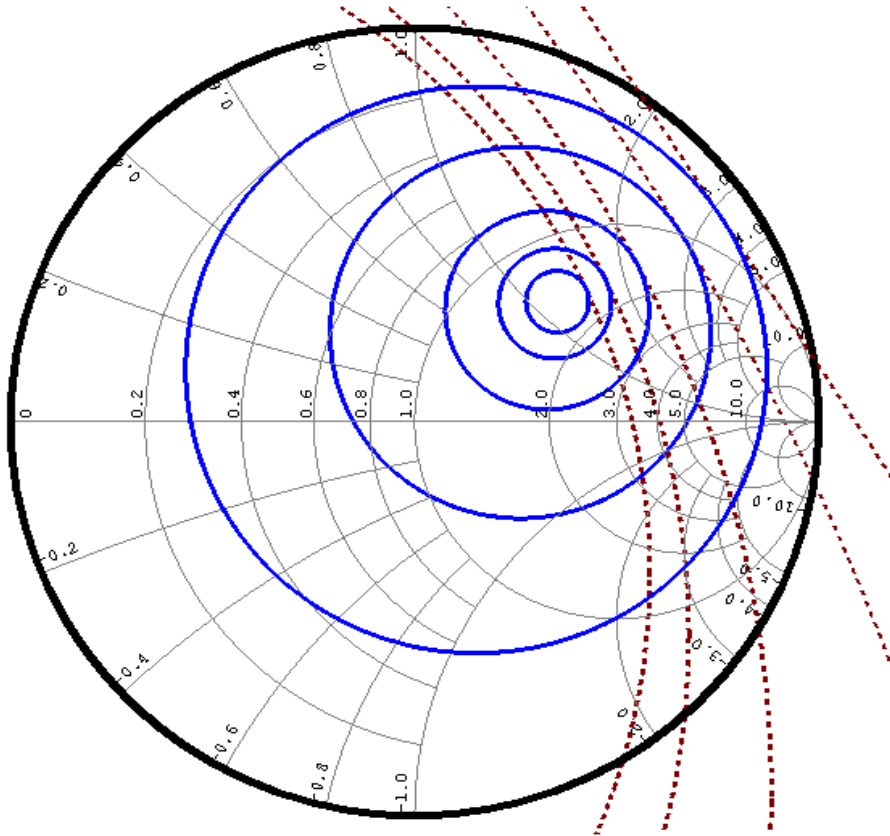
Un'analisi della parte superiore del grafico in Fig. 12 conferma che il gradiente è positivo è che  $OM$  è maggiore di  $OM_0$ , mentre  $IM$  può raggiungere 0 dato che uno dei limiti della Regione B è  $\Gamma_{L,C,in}$ .

Concludiamo la trattazione descrivendo cosa succede se si seleziona una impedenza di carico  $\Gamma_L$  all'interno della Regione C. Uno dei limiti della Regione C è  $\Gamma_{out}^*$ . L'altro limite della Regione C coincide o con il bordo della Carta di Smith Chart (circonferenza ottenuta per  $OM=1$ ) o con il cerchio di stabilità in uscita (circonferenza ottenuta per  $IM=1$ ). Nel secondo caso è utile definire il coefficiente  $OM_1$ ; tale coefficiente rappresenta il valore di disadattamento di uscita per il quale  $IM$  diventa unitario.

$$OM_1 = (1 - IM_0) \frac{OM_0}{IM_0} \quad (2.18)$$

La prima condizione ( $OM=1$ ) è associata con un dispositivo incondizionatamente stabile mentre la seconda condizione ( $OM=OM_1$ ) con un dispositivo condizionatamente instabile. Le circonferenze a tratto continuo, identificate dalle relazioni (2.9) e (2.10) rappresentano nella seguente Fig. 13 le impedenze di carico che realizzano una determinata condizione di adattamento di uscita (-20, -17.5, -15,

-12.5 e -10dB in figura). Le circonferenze tratteggiate, definite dalle relazioni (2.4) e (2.5) rappresentano nella seguente Fig. 13 le impedenze di carico che realizzano una determinata condizione di adattamento di ingresso  $IM$ . Il punto di tangenza tra due circonferenze simultaneamente realizza le due condizioni di adattamento ed è quindi selezionato per determinare la relazione  $OM-IM$ .



**Fig. 13:** Circonferenze a disadattamento costante di ingresso (tratteggiate) e di uscita (continue) nella regione C @ 10GHz del piano di carico di uscita per  $\Gamma_s$ , [S] e induttanza degenerativa do source (0.40nH) fissati.

Il punto di tangenza tra due circonferenze realizza simultaneamente le due condizioni di adattamento per l'ingresso e per l'uscita ed è allora selezionato per determinare la relazione  $OM-IM$  in questa regione. La Fig. 14 mostra il movimento dell'impedenza di carico, che realizza le condizioni sopra descritte, al variare di  $OM$ . Tale impedenza parte dal punto  $\Gamma_{out}^*$  fino ad arrivare sul bordo della carta di

Smith. Chiaramente il bordo della Carta rappresenta il limite per carichi passivi sintetizzati con reti reattive ideali.

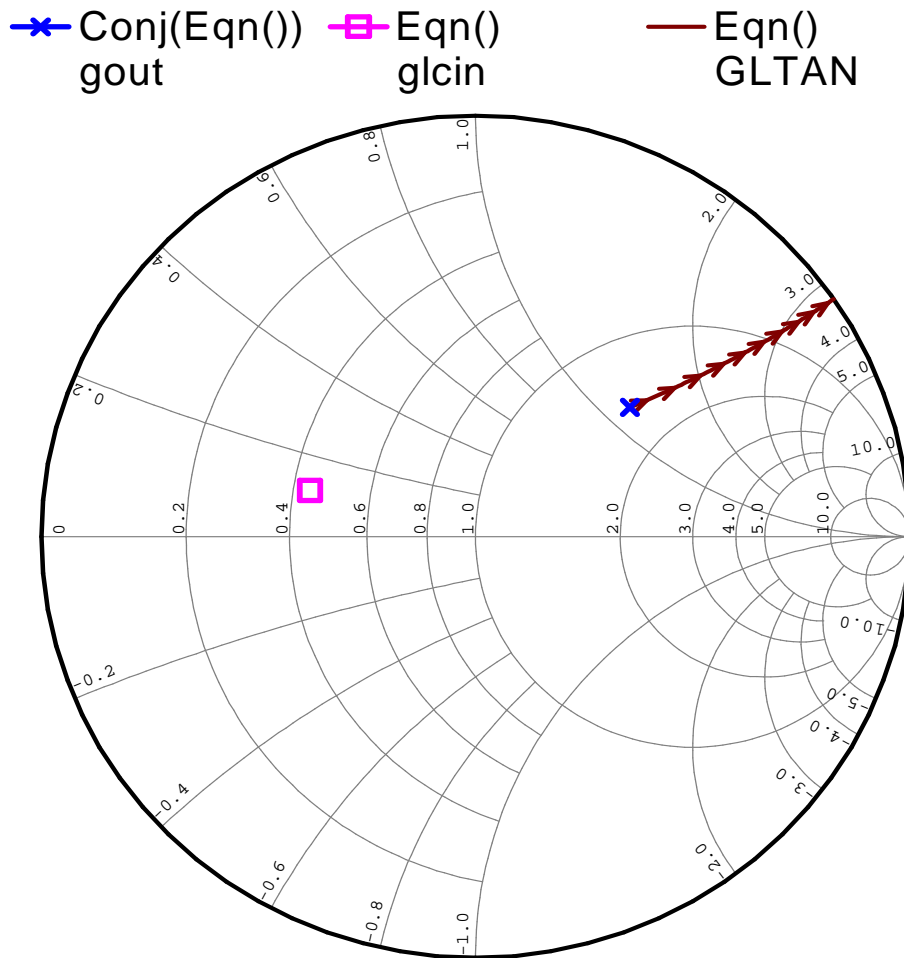


Fig. 14: Curva dei punti di tangenza per  $\Gamma_L$  nella Regione C @ 10GHz. Le frecce indicano il verso di  $OM$  crescente

I valori di  $IM$  per un dato  $OM$ , come si vede in Fig. 13, sono riportati in Tabella 4.

**Tabella 4:** Valori del miglior possibile  $IM$  [dB] per un dato  $OM$  [dB] in Regione C estratti dal grafico in Fig.

13.

$IM$ [dB]	-6.7	-5.8	-4.6	-2.6
$OM$ [dB]	-20	-15	-10	-5

Da una analisi della Tabella 4 e da una interpretazione del grafico in Fig. 13 emerge che valori maggiori di  $OM$  implicano valori maggiori di  $IM$  e viceversa. In questo caso ci aspettiamo che la relazione  $IM-OM$  sia caratterizzata da un gradiente positivo. Inoltre  $IM$  è maggiore di  $IM_0$  in questa regione poiché  $\Gamma_L$  è abbastanza distante da  $\Gamma_{L,C,in}$ . Invece la sezione di uscita può essere adattata poiché  $\Gamma_L$  è vicino a  $\Gamma_{out}^*$  in questa regione. La Fig. 14 mostra la successione dei tutti i punti di tangenza in Regione C. Il miglior valore di  $IM$ , in Regione C, è relazionata ad  $OM$  attraverso i parametri di rumore di diffusione della rete attiva, attraverso una espressione a singola variabile, confermata dall'approccio grafico precedentemente illustrato:

$$IM_C = f(OM, [S], \Gamma_S) \quad (2.19)$$

Il gradiente di tale relazione è espresso dalla seguente funzione.

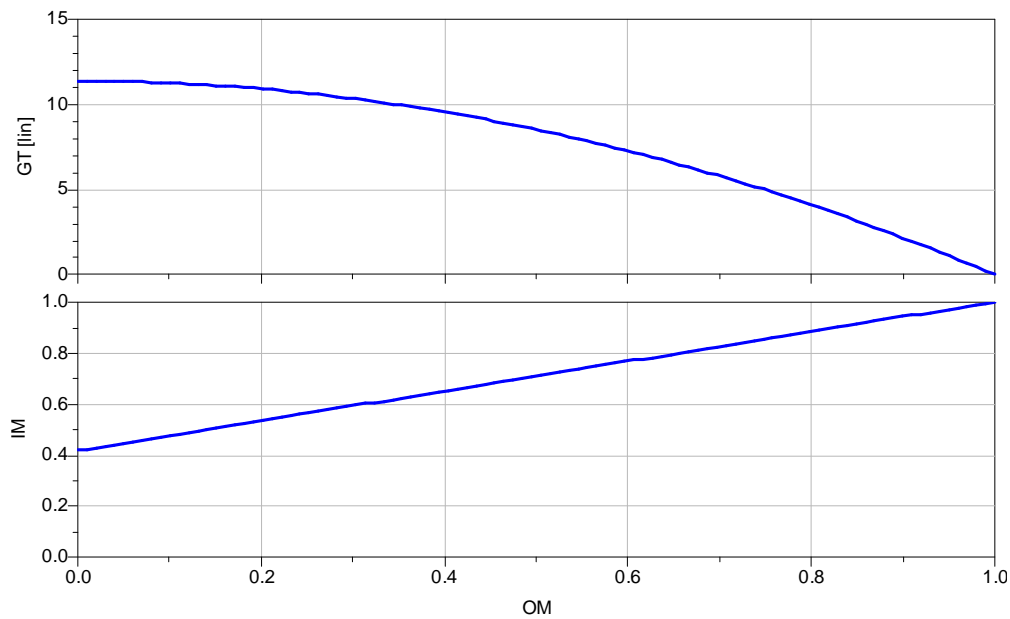
$$\frac{\partial IM}{\partial OM} = + \frac{|S_{12} \cdot S_{21}| \cdot (1 - |\Gamma_S|^2)}{|1 - S_{11} \cdot \Gamma_S|^2 \cdot (1 - |\Gamma_{out}|^2)} = + \frac{G_{av}(\Gamma_S)}{MSG} \quad (2.20)$$

Come già notato nell'approccio grafico un  $OM$  maggiore implica un  $IM$  maggiore e viceversa, da qui la positività del segno della relazione espressa in (2.17). La relazione tra le due variabili è lineari poiché il gradiente non dipende dal particolare valore di  $OM$  selezionato. Il gradiente è inferiore all'unità poiché abbiamo supposto di scegliere una impedenza di sorgente avente un guadagno disponibile inferiore al  $MSG$ . L'altro parametro necessario per determinare la relazione  $IM-OM$  è un punto noto della relazione:  $IM_0$ .



La curva nel piano  $IM$ - $OM$ , che rappresenta i limiti di adattamento quando si seleziona una impedenza di carico in *Regione C*, è stata determinata utilizzando le due relazioni (2.14) e (2.20), avente tale curva un andamento lineare è completamente determinata dal suo gradiente (2.20) e uno dei suoi punti notevoli (ad esempio la condizione di adattamento di uscita (2.14)). Tale relazione è mostrata in Fig. 15, utilizzando i parametri elettrici del dispositivo ne321000 con una retroazione degenere di source pari a  $0.4nH$  e corrispondente ai grafici in Fig. 13. La stessa Fig. 15 mostra anche il guadagno di trasduzione del LNA in funzione del disadattamento di uscita.

E' interessante notare che il guadagno di trasduzione del LNA coincide nelle *Regioni A e C*. I valori di  $OM$  coincidono nelle due regioni. Selezionando impedenze di carico nelle due regioni si ottiene, però, un diverso valore di  $IM$ .

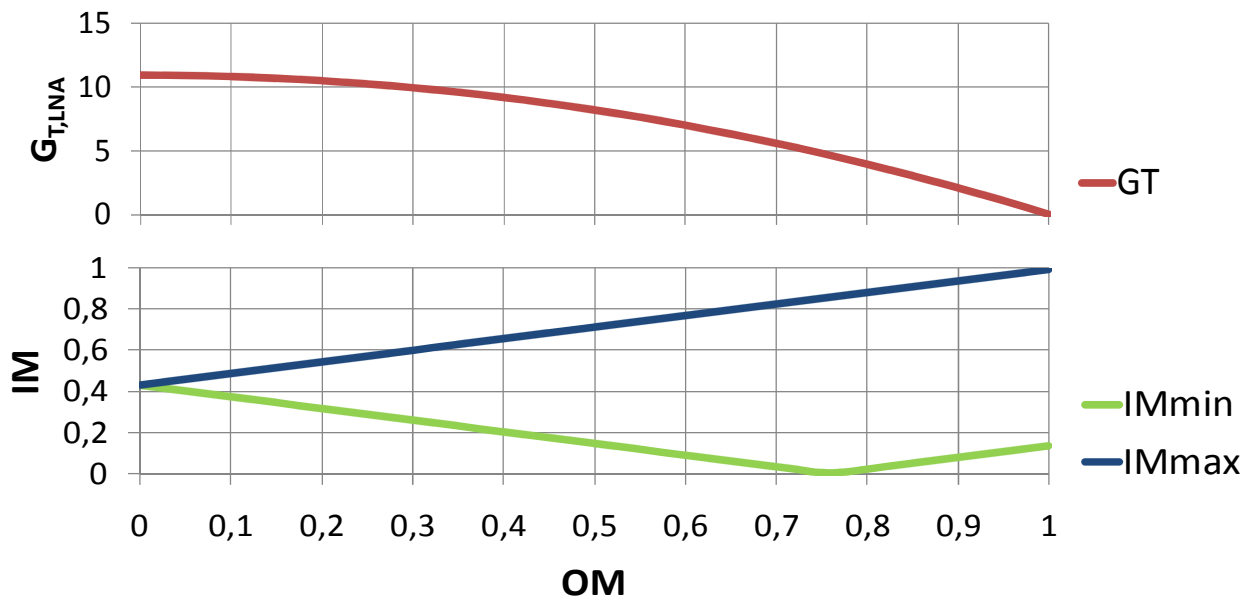


**Fig. 15: Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in**

**Regione C per il dispositivo ne321000 e retroazione degenere di source ( $0.4nH$ ) @ 10GHz**

Un'analisi della parte inferiore del grafico in Fig. 15 conferma che il gradiente è positivo è che  $OM$  è maggiore di  $OM_0$ , mentre  $IM$  può raggiungere 0 dato che uno dei limiti della *Regione C* è  $\Gamma_{out}^*$ .

Possiamo ora mostrare le curve associate con le tre *Regioni A, B, e C* sullo stesso grafico mostrato in Fig. 16.



**Fig. 16: Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in tutte le Regioni per il dispositivo ne321000 e retroazione degenere di source (0.4nH) @ 10GHz**

Per ogni possibile valore di  $OM$  compreso in 0-1 (ovvero  $0-OM1$  se il dispositivo è condizionatamente instabile) esiste un valore migliore di adattamento di ingresso ( $IM_{min}$ ) ed un valore peggiore ( $IM_{max}$ ). Tali valori sono riconducibili a due distinte condizioni di tangenza tra circonferenze ad  $OM$  costante e circonferenze ad  $IM$  costante. Se si seleziona l'impedenza di carico all'interno della Regioni A e B allora si ottiene come risultato  $IM_{min}$ . Al contrario, si ottiene  $IM_{max}$  se si seleziona una impedenza di carico all'interno della Regione C. Inoltre, sono permessi, per ogni valore di  $OM$ , i valori di  $IM$  nell'intervallo  $IM_{min}-IM_{max}$ . In quest'ultimo caso la condizione intermedia si ottiene attraverso una secanza tra due circonferenze ad  $IM$  e  $OM$  costante. Infine, per ogni valore di  $OM$ , non sono permessi i valori inferiori a  $IM_{min}$  o superiori a  $IM_{max}$  giacché nessuna impedenza passiva di carico è in grado di realizzare tale condizione. Non vi è né tangenza né secanza tra due circonferenze ad adattamento

costante per tali valori. Le relazioni che descrivono il comportamento di  $IM$  in funzione di  $OM$  sono espresse di seguito:

$$IM(OM) = \begin{cases} IM_{\min}(OM) = \left| IM_0 \left( 1 - \frac{OM}{OM_0} \right) \right| \\ IM_{\max}(OM) = IM_0 \left( 1 + \frac{OM}{OM_0} \right) \end{cases} \quad (2.21)$$

Dove  $IM_{\min}$  è valida per  $0 \leq OM < 1$  mentre  $IM_{\max}$  per  $0 \leq OM < 1$  or  $0 \leq OM < OM_1$  a seconda della stabilità del dispositivo. Infine, le impedenze di carico nelle Regioni A o B che realizzano una delle condizioni di tangenza per le coppie  $OM-IM_{\min}$ , sono descritte dalla:

$$\Gamma_L = C(\overline{OM})[1 - \alpha_{\min}] + C(\overline{IM_{\min}})[\alpha_{\min}] \quad (2.22)$$

Dove  $\alpha_{\min}$  vale:

$$\alpha_{\min} = \frac{R(\overline{OM})}{R(\overline{IM_{\min}}) + R(\overline{OM})} \quad (2.23)$$

Le impedenze di carico, in Regione C, che realizzano una determinate condizione di tangenza per ogni coppia  $OM - IM_{\max}$  è:

$$\Gamma_L = C(\overline{OM})[1 + \alpha_{\max}] - C(\overline{IM_{\max}})[\alpha_{\max}] \quad (2.24)$$

Dove  $\alpha_{\max}$  vale:

$$\alpha_{\max} = \frac{R(\overline{OM})}{R(\overline{IM_{\max}}) - R(\overline{OM})} \quad (2.25)$$

I parametri delle precedenti equazioni sono stati definite in (2.4), (2.5), (2.9) e (2.10).

La curva  $OM-IM$  (grafico inferiore in Fig. 16) era già stata descritta da Sierra in [2.14]. Nel suddetto lavoro l'autore parametrizza le diverse curve  $OM-IM$  in funzione del guadagno disponibile. A mio avviso tale scelta è fuorviante poiché il guadagno effettivo della rete amplificatrice è il guadagno di trasduzione, chiaramente visibile nella parte superiore della Fig. 16, e non il guadagno disponibile del dispositivo

attivo. I due diversi guadagni coincidono, se e soltanto se, la sezione di uscita è adattata in maniera complessa coniugata ( $OM=0$ ). Inoltre nel lavoro proposto da Sierra, la cifra di rumore del LNA non è nota *a-priori*, al contrario del caso qui proposto, poiché le curve sono tracciate per un determinato valore di guadagno disponibile e non per un determinato  $\Gamma_s$ . Scegliere l'impedenza di sorgente equivale, in questa trattazione, a fissare la cifra di rumore del LNA. Nel lavoro di Sierra invece la cifra di rumore del LNA appare come conseguenza dell'interazione tra le circonferenze a cifra di rumore costante e le circonferenze a guadagno disponibile costante. Per ultimo il lavoro di Sierra non da alcuna indicazioni su come sintetizzare le impedenze di carico per ottenere una delle condizioni di adattamento proposta.

---

## 2.4. IL RUOLO DELLA RETROAZIONE INDUTTIVA

Abbiamo dimostrato nella precedente sezione che scegliendo la impedenza di carico all'interno della Regione  $A$  si ottiene un ottimale *trade-off* contemporaneamente alle due porte di I/O per un singolo stadio LNA. In molti casi tuttavia il *trade-off* ottimale ottenuto non è ancora soddisfacente, e l'unica possibilità per migliorarlo consiste nel modificare i parametri  $[S]$  del dispositivo attivo per mezzo di una qualche forma di feedback. Un metodo ampiamente descritto nella letteratura, e nella pratica spesso adottata, in progettazione *low-noise* consiste nell'inserire una retroazione serie/serie induttiva tra il terminale comune del FET (source) e la massa. Di conseguenza, può essere migliorato il *trade-off* adattamento/rumore.

La procedura diventa particolarmente utile quando il dispositivo è condizionatamente stabile e quindi un adeguato adattamento simultanei I/O di non può essere realizzato senza il rischio di innescare fenomeni di oscillazione. Lo svantaggio di questo metodo risiede chiaramente nella riduzione del massimo guadagno stabile del dispositivo attivo. Pertanto la quantità di feedback (ossia il valore della induttore) deve essere accuratamente selezionata in modo che il dispositivo attivo può essere più semplicemente adattato ai suoi terminali evitando una eccessiva riduzione del guadagno del dispositivo attivo.

Si noti che in pratica comune, il progettista è spesso portato ad applicare una procedura *trial-and-error* per la determinazione del valore di feedback ottimale, poiché non esiste una chiara indicazione sul verso da seguire.

Un nuovo grafico di progettazione può essere introdotto ed è qui presentato, in cui il *trade-off* ottimale tra i  $IM$  e  $OM$  insieme con il corrispondente guadagno trasduttore è graficato in funzione del feedback.

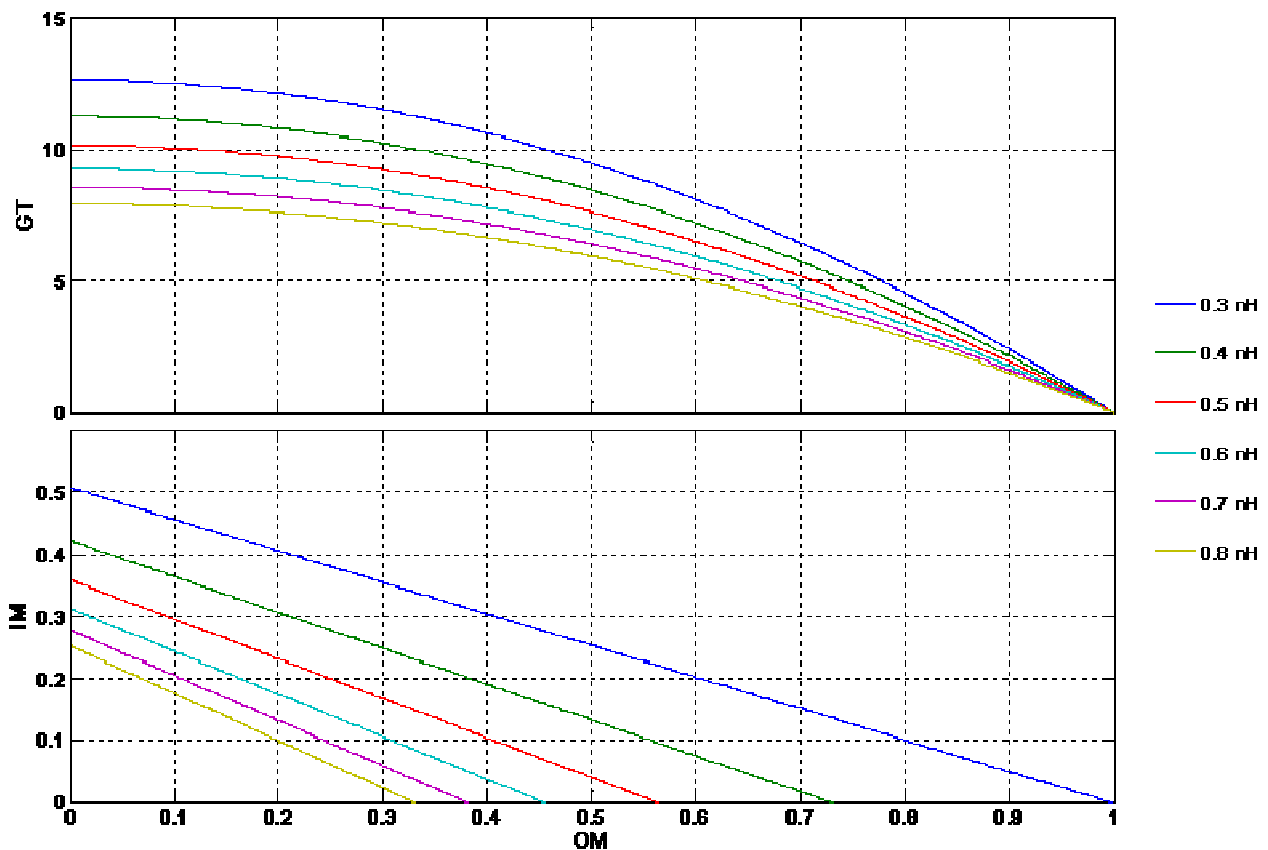


Fig. 17: Compromesso ottimo dell'adattamento I/O con il corrispondente guadagno di trasduzione (GT) in Regione A per il dispositivo ne321000 per 6 diversi valori di retroazione degenera di source (nell'intervallo 0.3-0.8nH) @ 10GHz.

Come regola generale, un accettabile adattamento simultaneo di I/O diventa più facile allorché il valore dell'induttore di retroazione aumenta a scapito del massimo guadagno disponibile del dispositivo attivo. Questa caratteristica è generalmente meno significativa poiché ulteriore guadagno può essere ottenuto ponendo più stadi in cascata.

In Fig. 17 è ripetuto il grafico in Fig. 9 per sei diversi valori dell'induttore feedback. Il valore dell'induttore di feedback che soddisfa i vincoli di progettazione può essere selezionato semplicemente controllando il diagramma proposto.

Una volta che il valore di induttanza di feedback è stato selezionato,  $\Gamma_s$  è semplicemente determinato dai parametri di rumore del dispositivo attivo mentre il corrispondente valore di  $\Gamma_L$  può essere determinato utilizzando la relazione espressa in (2.22).

A titolo di esempio, i tre valori maggiori di induttanza (0.6, 0.7 e 0.8nH) nella Fig. 17 possono essere utilizzati per progettare un amplificatore che presenti contemporaneamente  $OM$  e  $IM$  inferiori a 0.2 (perdita di ritorno di circa 14dB). Una scelta appropriata della induttanza di source degenerare sarebbe di circa 0.55nH e questo si verifica quando la curva  $IM-OM$  interseca il punto (0.2; 0.2). In questo modo i vincoli su  $OM$  e  $IM$  sarebbero soddisfatti contemporaneamente con una minima riduzione del guadagno.

I valori di  $NF_{\min}$  per ogni valore di retroazione sono riportati nella Tabella 5.

**Tabella 5:** Variazione della cifra di rumore minima in funzione della retroazione applicata.

$L_s$ [nH]	0.3	0.4	0.5	0.6	0.7	0.8
$NF_{\min}$ [dB]	0.271	0.269	0.266	0.263	0.261	0.258

Vale la pena notare che le linee in Fig. 17 tendono ad avvicinarsi le une alle altre all'aumentare del valore di retroazione. Pertanto, al di là di un certo valore limite, un ulteriore aumento del feedback non migliora sostanzialmente le prestazioni di adattamento simultaneo di I/O peggiorando solo il guadagno associato della rete attiva.

Infine, è da notare come le curve di tangenza nella *Regione A* diventano più corte (maggiore semplicità in un simultaneo adattamento I/O), come mostra la Fig. 18, all'aumentare dell'induttanza a scapito della riduzione del guadagno massimo disponibile.

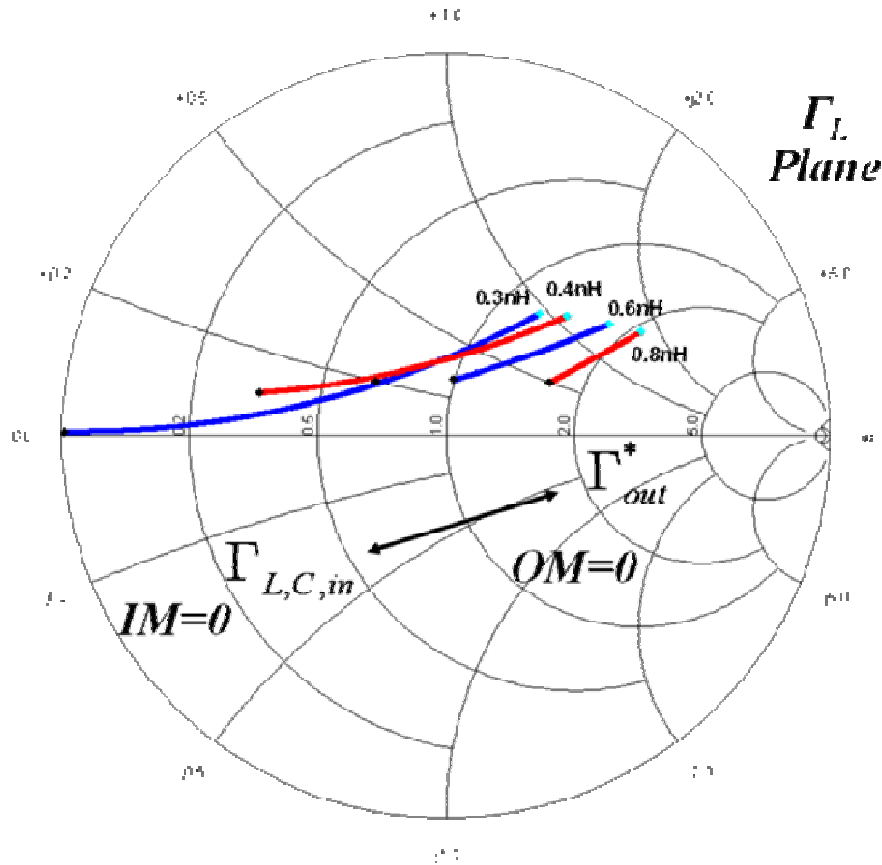


Fig. 18: Curva dei punti di tangenza per  $\Gamma_L$  nella Regione A @ 10GHz per diversi valori della retroazione induttiva.

Le frecce indicano il verso di  $OM$  crescente.

Con il diagramma proposto, la selezione del *trade-off* ottimale tra  $IM$ ,  $OM$  e guadagno di trasduzione diventa prontamente adoperabile, in contrasto con il tipico processo di progettazione iterativo, in cui la quantità di feedback viene selezionata dopo una lunga procedura iterativa.



## 2.5. VEICOLO DI PROVA

Per dimostrare le teoria proposta nella precedente sezione si è progettato un LNA MMIC a singolo stadio in tecnologia europea OMMIC. I passi seguiti durante la fase di progettazione seguono il design-flow appena esposto. Come frequenza operativa, si è scelto una banda stretta tra a 5.0-6.7GHz, che corrisponde alla riga di assorbimento dell'metanolo e per osservazione VLBI europee, in vista di possibili applicazioni in ambito radioastronomico.

La prossima Fig. 19 mostra il layout del LNA veicolo di prova a singolo-stadio in banda C progettato seguendo la metodologia esposta nei paragrafi precedenti. Il MMIC è 2mm di altezza per 1.5mm di lunghezza.

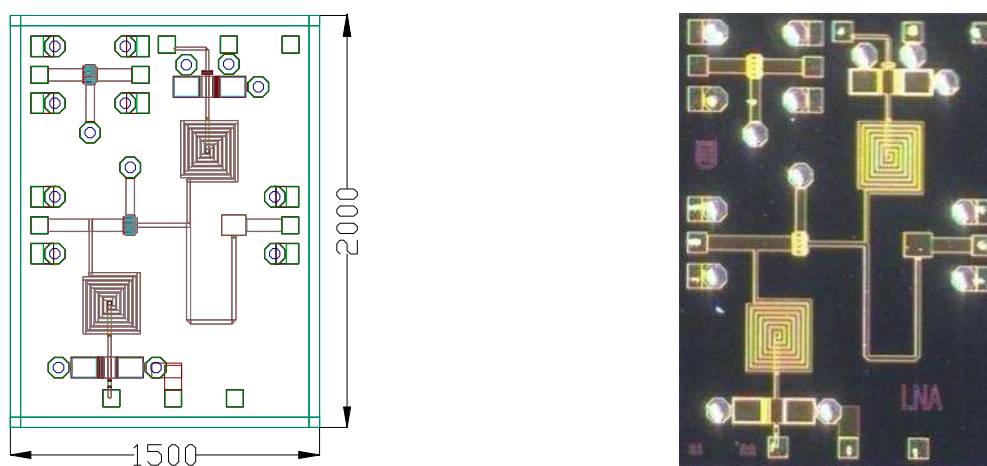


Fig. 19: Layout e fotografia al microscopio del LNA banda-C a singolo-stadio veicolo di prova.

Di seguito, in Fig. 20, sono mostrate le misure lineari e di rumore effettuate sul LNA banda-C a singolo-stadio veicolo di prova. Nella banda operativa il guadagno è circa 15dB, mentre sia l'adattamento in ingresso sia l'adattamento di uscita sono in linea con i risultati attesi dalla teoria di progetto proposta, ovvero 8dB e 10dB. Il guadagno è leggermente inferiore al valore atteso dalla teoria poiché essa non tiene conto delle perdite ohmiche delle strutture di matching. Inoltre c'è da considerare il fatto che la

banda operativa relativa è nell'ordine del 35% e quindi a rigore non si può definirlo un progetto a singola frequenza (o banda stretta) così come previsto dalle metodologie di progetto.

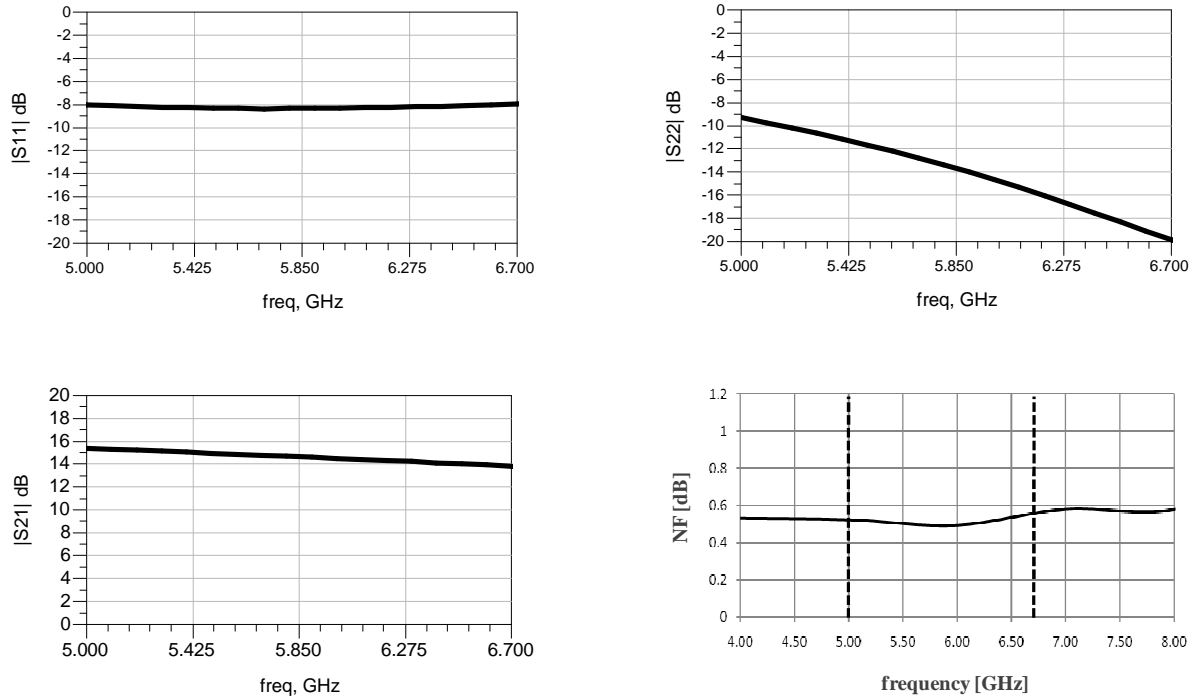


Fig. 20: Parametri misurati lineari e di rumore del LNA banda-C

## 2.6. ESTENSIONE DELLA METODOLOGIA PROPOSTA AL CASO DOPPIO STADIO

In questa sezione verrà proposta una tecnica di progetto che, partendo dalla teoria proposta nella sezione precedente, estenda la metodologia di progetto illustrata al caso del doppio stadio. Una delle scelte fondamentali che bisogna eseguire nella metodologia precedentemente proposta è quella della impedenza di sorgente. Nel caso del singolo stadio, nella trattazione proposta, si è scelto come impedenza di sorgente la terminazione ottima di rumore. Comunque sia, la impedenza di sorgente viene fissata all'inizio della investigazione ed il suo valore non è più considerata come una variabile libera di progetto. Tale procedura può essere ritenuta ancora valida anche nel caso doppio stadio, con le osservazioni di seguito illustrate. Senza ledere di generalità alla trattazione supporremo che i due FET siano identici e che lo stesso valga per le due retroazioni applicate. La scelta della impedenza di sorgente ( $\Gamma_S$ ) e dell'impedenza di ingresso del secondo stadio ( $\Gamma_{in2}$ ) può essere compiuta seguendo, ad esempio, uno dei criteri esposti di seguito, facendo riferimento allo schema del doppio stadio in Fig. 21.

- a) Si sceglie  $\Gamma_S = \Gamma_{opt,noise1}$  mentre la rete di adattamento inter-stadio trasforma  $\Gamma_{out1}$  in  $\Gamma_{opt,noise2}$ .
- b) Si sceglie  $\Gamma_S = \Gamma_{opt,M1}$  mentre la rete di adattamento inter-stadio trasforma  $\Gamma_{out1}$  in  $\Gamma_{opt,M2}$  dove  $\Gamma_{opt,Mn}$  è il carico di ingresso che minimizza la misura di rumore del singolo stadio n-esimo. Il motivo della scelta di minimizzare la misura di rumore è descritta in [2.7]. Tale scelta è la più corretta dal punto di vista formale e metodologico.
- c) Si fissano le impedenze  $\Gamma_S$  e  $\Gamma_{in2}$  su una determinata circonferenza di cifra di rumore costante massimizzando al contempo, tra i valori ammessi, il guadagno disponibile.

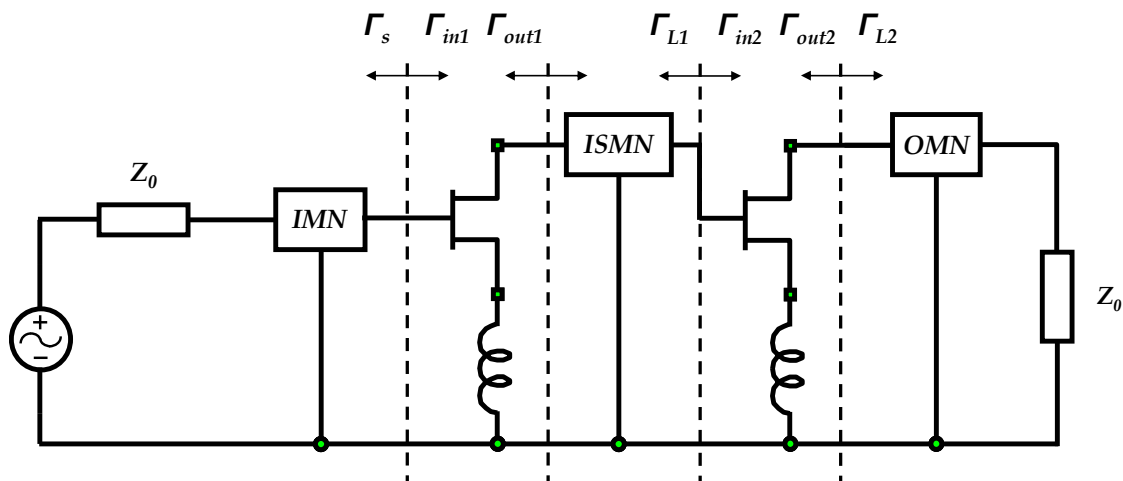


Fig. 21: Tipico diagramma a blocchi di un amplificatore a microonde a 2-stadi con i relativi coefficienti di riflessione definiti ad ogni sezione

In ogni caso, una volta fissata l'impedenza  $\Gamma_s$  e progettata la rete di adattamento interstadio ISMN la struttura elettrica composta da FET1-ISMN-FET2 si comporta, ai fini della sua utilizzazione esterna come una rete 2-porte attiva rumorosa. Con questo criterio siamo dunque riusciti a ricondurre la trattazione a quella esposta nella sezione precedente (singola rete 2-porte attiva e rumorosa). Come rete di adattamento inter-stadio si può scegliere la topologia illustrata in Fig. 22. Il motivo di tale soluzione sta nel fatto che la rete proposta è simultaneamente in grado sia di svolgere la funzione di adattamento a RF sia la funzione di polarizzazione in DC. Ovviamente tale scelta è di carattere pratico mentre in via teorica potrebbero essere utilizzate tutte le reti 2-porte ideali e passive che trasformino l'impedenza di uscita del primo FET nella impedenza di ingresso prescelta del secondo FET, lasciando il compito della polarizzazione ad altre strutture.

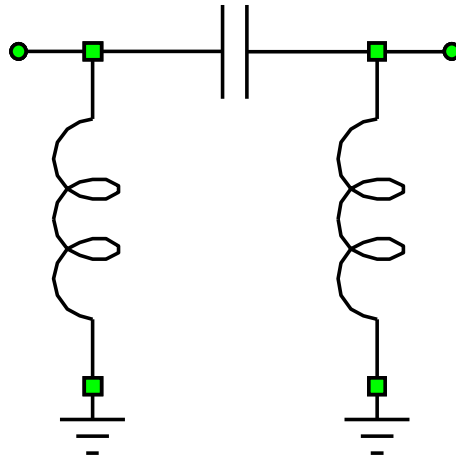


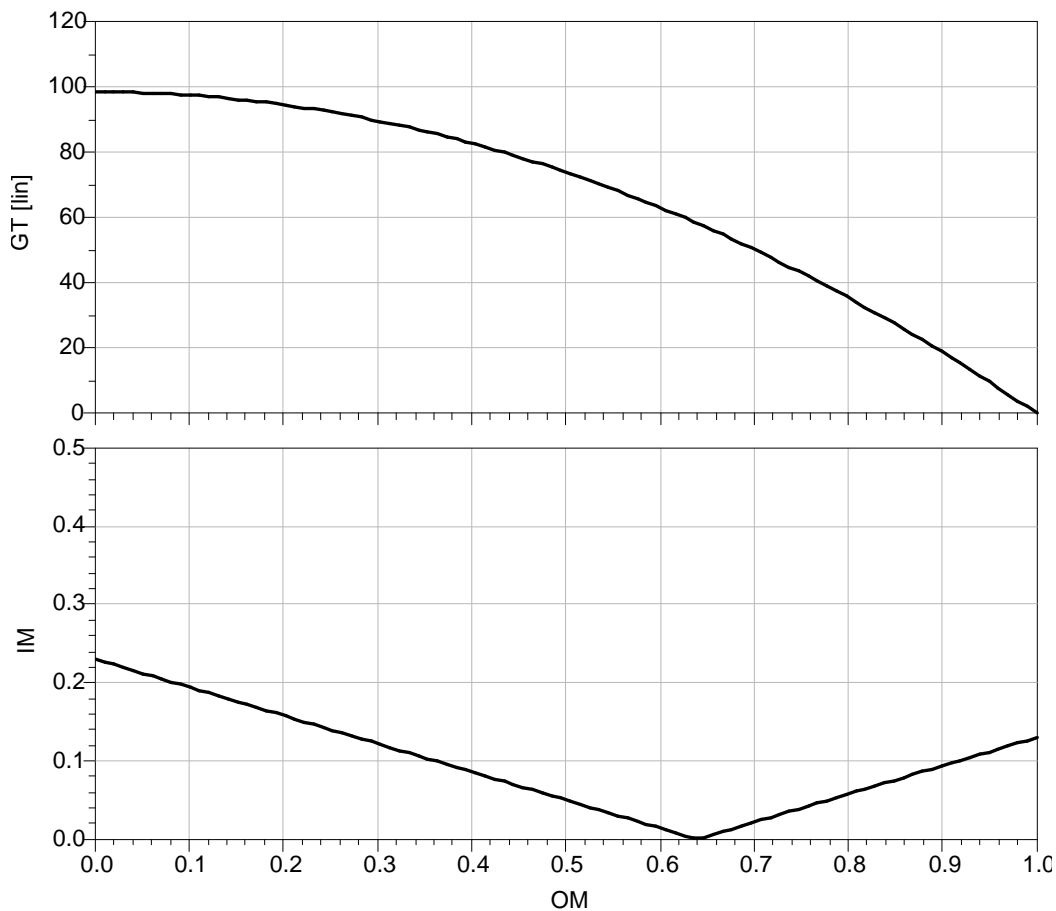
Fig. 22: Topologia selezionata per la sintesi della rete di adattamento inter-stadio (ISMN).

### 2.6.1. PROGETTAZIONE

Per dimostrare le teoria proposta dell'estensione al caso doppio-stadio si è progettato un LNA MMIC in tecnologia OMMIC. I passi seguiti durante la fase di progettazione seguono il design-flow appena esposto. In particolare si è scelto di selezionare le impedenze di sorgente di ciascun FET ricorrendo al metodo proposto in b) poiché implica il conseguimento della minima cifra di rumore della cascata. A dire il vero, dal momento che il guadagno disponibile del FET per questa tecnologia all'interno della banda di progetto (banda-K) è sufficientemente elevato il caso a) ed il caso b) praticamente coincidono. Questa proprietà non è sempre verificata come verrà esposto di seguito nella sezione sulla progettazione *low-noise* ad onde millimetriche. Come frequenza operativa si è scelto una banda stretta intorno a 22GHz che corrisponde ad una osservazione radioastronomica dell'elemento *redshifted H<sub>2</sub>O* particolarmente importante per la spettroscopia radioastronomica, nonché di osservazione di *maser* a 22GHz, per possibili applicazioni SKADS (*Square Kilometre Array Design Studies*) in ambito radioastronomico [2.16]. Per quanto riguarda l'induttanza di retroazione si è selezionato un valore che permettesse di ottenere una elevata stabilità di modo pari dell'elemento attivo. La stabilità è

particolarmente critica nella progettazione di amplificatori multi-stadio. Il valore di induttanza di source che realizza tale proprietà è  $0.3\text{nH}$ .

Di seguito è mostrato il grafico di progetto ottenuto a partire dai parametri lineari e di rumore della rete 2-porte ottenuta dalla cascata di FET1-ISMN-FET2 alla frequenza di 22GHz.



**Fig. 23:  $IM$  e  $GT$  vs.  $OM$  per la rete attiva FET1-ISMN-FET2 alla frequenza di 22GHz.**

Come si vede esiste una regione dove  $IM$  è migliore di 14dB (circa 0.2 in lineare). Tale valore è ritenuto adeguato per ottenere un buon matching con l'elemento radiante. Per questo valore di adattamento di ingresso (14dB) il miglior possibile valore di adattamento di uscita è intorno a 21dB massimizzando anche il guadagno di trasduzione del LNA che praticamente coincide con il guadagno associato della rete 2-porte attiva.

Il carico di uscita che realizza la condizione ottima di adattamento è mostrato nella prossima Fig. 24. Il punto di tangenza tra le due circonferenze a  $IM$  costante (14dB) e a  $OM$  costante (21dB) rappresenta il trade-off tra le esigenze di adattamento ad entrambi le porte. Tale carico, essendo all'interno della circonferenza a resistenza normalizzata unitaria può essere sintetizzato, partendo da  $50\Omega$ , solo con un elemento prima serie e poi parallelo. Si è scelta la topologia, partendo da  $50\Omega$ , C-serie L-parallelo, poiché a svolge sia il ruolo di adattamento RF sia il ruolo di DC-bias e DC-block.

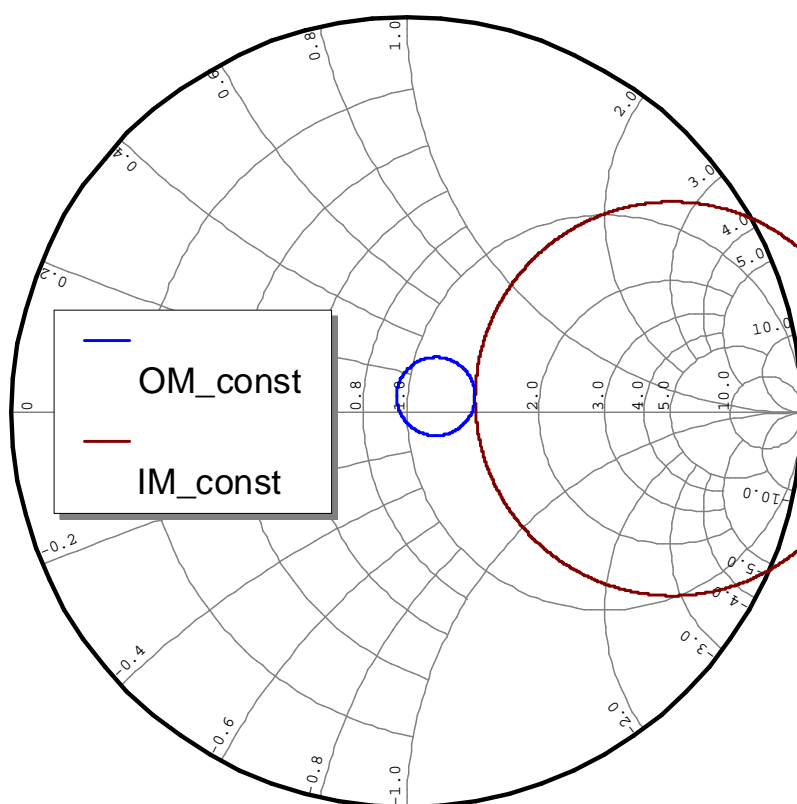


Fig. 24: Circonferenze a disadattamento costante di ingresso ( $dx$ ) e di uscita ( $sx$ ) per la rete attiva FET1-ISMN-FET2 alla frequenza di 22GHz.

## 2.6.2. TEST E MISURE

La prossima Fig. 25 mostra il layout e la fotografia al microscopio del LNA 2-stadi banda K. Il MMIC è 2mm di altezza per 1.5mm di lunghezza.

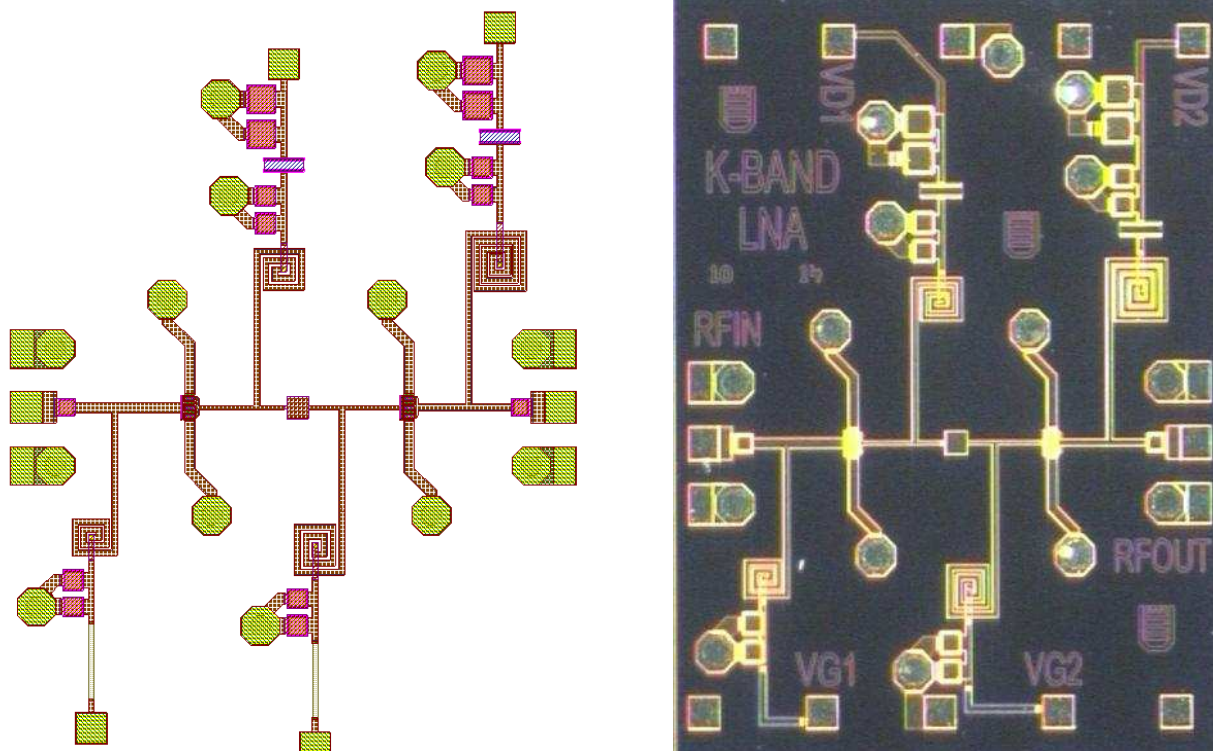


Fig. 25: Layout e fotografia al microscopio del LNA banda-K a 2-stadi.

Di seguito, in Fig. 26, sono mostrate le misure lineari effettuate sul LNA banda-K a 2-stadi. A 22GHz, frequenza alla quale è stato realizzato il grafico proposto in precedenza, il guadagno è circa 18dB, mentre sia l'adattamento in ingresso sia l'adattamento di uscita sono in linea con i risultati attesi dalla teoria di progetto proposta, ovvero 14dB e 21dB. Il guadagno è leggermente inferiore al valore atteso dalla teoria poiché essa non tiene conto delle perdite ohmiche delle strutture di matching. In ogni modo le misure effettuate sul veicolo di prova forniscono un ottimo riscontro con quanto atteso dalla teoria.



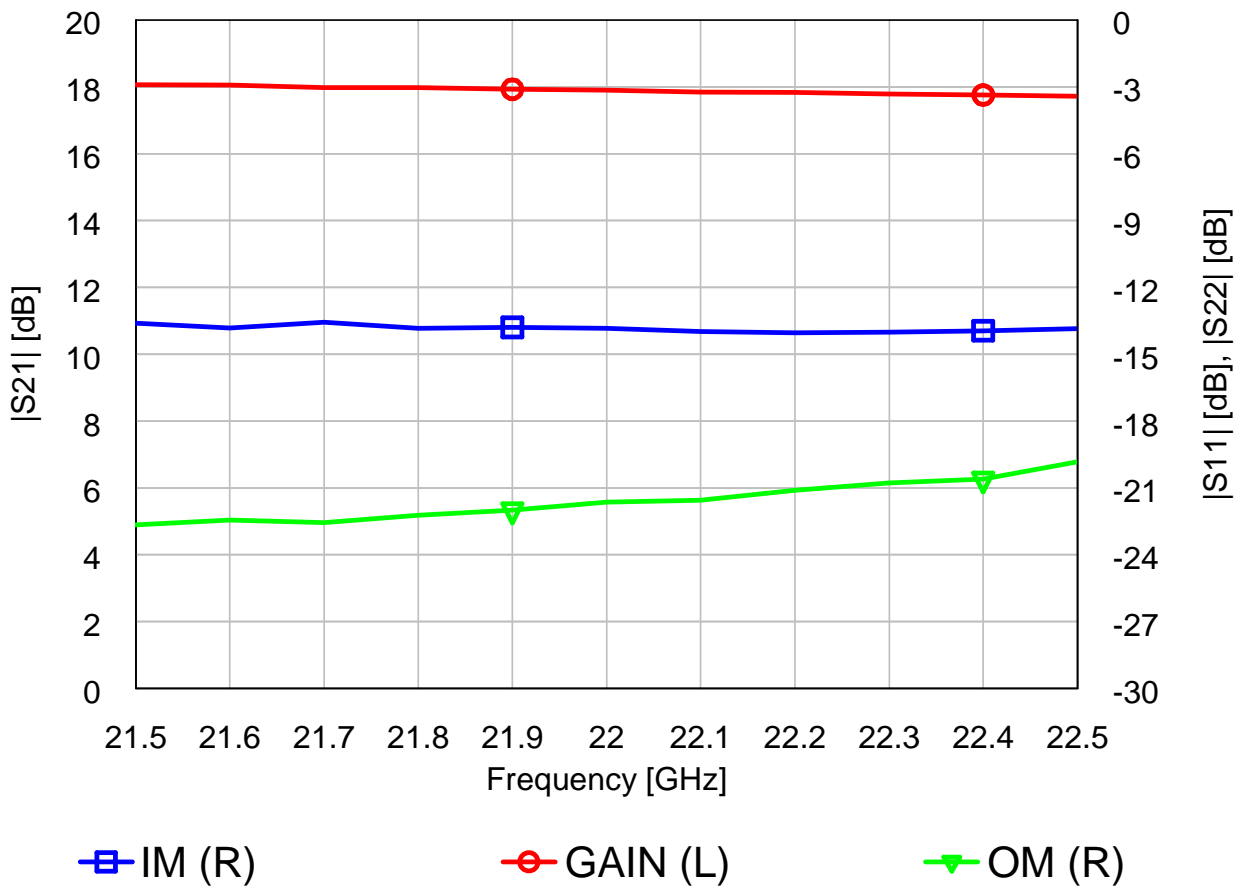


Fig. 26: Guadagno e adattamento alle porte I/O misurato del LNA banda-K

---

**2.7. REFERENCE DEL CAPITOLO 2**

- [2.1] S. Iversen, "The Effect of Feedback on noise figure," *Proc. IEEE*, vol. 63, pp. 540-542, Mar. 1975.
- [2.2] L. Boglione, R. D. Pollard, V. Postoyalko, "Optimum Noise-Source Reflection Coefficient Design with Feedback Amplifiers," *IEEE Trans. Microw. Theory Tech.*, vol. 45, pp. 402-407, Mar. 1997.
- [2.3] G. D. Vendelin, "Feedback Effects on the Noise Performance of GaAs MESFETs," in *IEEE MTT-S Int. Symp. Dig.*, Palo Alto, CA, 1975, pp. 324 – 326
- [2.4] L. Boglione, R. D. Pollard, V. Postoyalko, "Specifications for a Linear Network Simultaneously Noise and Available-Power Matched," *IEEE Trans. Microw. Guid. Wave Lett.*, vol. 6, Nov. 1996, pp. 407-409.
- [2.5] R. E. Lehman, D. D. Heston, "X-Band Monolithic Series Feedback LNA," *IEEE Trans. Microw. Theory Tech.*, vol. MTT-33, Dec. 1985, pp. 1560-1566.
- [2.6] J. Engberg, " Simultaneous input power match and noise optimization using feedback, " in *Proc. 4<sup>th</sup> Euro. Microw. Conf.*, Montreux, Switzerland, 1974, pp. 385-389.
- [2.7] H.A. Haus, R.B. Adler, *Circuit Theory of Linear Noisy Networks*, New York, Technology Press of MIT and John Wiley Ed.
- [2.8] H. Fukui, "Available Power Gain, Noise Figure, and Noise Measure of Two-Ports and their Graphical Representations," *IEEE Trans. Circuit Theory*, vol. CT-13, pp. 137-142, Jun. 1966.
- [2.9] C. R. Poole, D. K. Paul, "Optimum Noise Measure Terminations for Microwave Transistor Amplifiers," *IEEE Trans. Microw. Theory Tech.*, vol. MTT-33, pp. 1254-1257, Nov. 1985.
- [2.10] B. J. Albinsson, "A Graphic Design Method for Matched *Low-noise* Amplifiers," *IEEE Trans. Microw. Theory Tech.*, vol. 38, pp. 118-122, Feb. 1990.
- [2.11] F. Perez, V. Ortega, "A Graphical Method for the Design of Feedback Networks for Microwave Transistor Amplifiers: Theory and Applications," *IEEE Trans. Microw. Theory Tech.*, vol. MTT-29, pp. 1019-1028, Oct. 1981.
- [2.12] S-S Bor, J-C Liu, P-C Lu, "Plots with matching circles for optimizing the performance of a *low-noise* amplifier," *Microwave Opt. Tech. Lett.*, vol. 6, pp. 141-148, Feb. 1993.



- [2.13] M. De Dominicis, F. Giannini, E. Limiti, A. Serino, "Novel input-matching charts for microwave amplifier design," *Microwave Opt. Tech. Lett.*, vol. 36, pp. 439-443, Oct. 2003.
- [2.14] M. Sierra, "Matching, Gain and Noise Limits on Linear Amplifier Four Poles," *Microwave Opt. Tech. Lett.*, vol. 2, pp. 29-34, Jan. 1989.
- [2.15] S-S Bor, J-C Liu, P-C Lu; D.K Paul, P. Gardner. C.R Poole, "Comments, with reply, on 'Optimum noise measure terminations for microwave transistor amplifiers' by C.R. Poole and D.K. Paul," *IEEE Trans. Microw. Theory Tech.*, vol. MTT-41, pp. 363-364, Feb. 1993.
- [2.16] [www.skads.-eu.org](http://www.skads.-eu.org)



---

# *Capitolo 3*

## *METODI ANALITICI E SINTETICI*

### *PER AMPLIFICATORI A BASSO*

#### *RUMORE A ONDE*

#### *MILLIMETRICHE*

**A**nalizzando la domanda per servizi di comunicazione via satellite, l'attuale tendenza mostra una costante e crescente domanda di risorse assegnate in termini di larghezza di banda disponibile. Le bande tradizionalmente utilizzate (dalle frequenze più basse fino alla banda-Ka) sono ora molto affollate, data la presenza di numerosi soggetti che operano collegamenti con satelliti GEO e LEO. E' prevedibile che questa situazione peggiori nei prossimi anni, sia per quanto riguarda le comunicazioni civili e militari sia per lo scambio di dati. Inoltre, le richieste di comunicazione sicure sono in crescita: un requisito particolarmente importante in sistemi militari (ad esempio i dati sulle missioni militari in zone sensibili), ma anche in sistemi civili coinvolti nello scambio di informazioni sensibili (ad esempio dati medici nelle applicazioni di telemedicina). Pertanto, si rende necessario l'esplorazione delle bande di frequenze più elevate al fine di alleviare e superare i problemi di cui sopra. La banda-Ka rappresenta attualmente il limite per le applicazioni e i servizi summenzionati. D'altro canto, le bande di frequenza immediatamente superiore (35-50 GHz e 50-75 GHz), sono piuttosto difficili da usare per le comunicazioni via satellite o terrestre a causa

dell'assorbimento di alcuni gas atmosferici. In questo scenario, la banda-W (75-110 GHz) rappresenta una nuova opportunità. La disponibilità di banda larga e il ridotto assorbimento, permette la crescita di tecnologie avanzate per i servizi innovativi con elevati standard in termini di volume di dati scambiati, di interattività, di qualità ed il conseguente aumento del numero di utenti. In questa gamma di frequenze non è stato sviluppato al momento alcun sistema di telecomunicazioni, terrestre o via satellite, e allo stesso tempo vi è rarità dati sperimentali sulla propagazione in banda-W. Altre possibili applicazioni includono sistemi radar, con lo sviluppo di radar ai lunghezze d'onda millimetriche, payload radiometrici, che possono essere installati sui satelliti, ma anche sui veicoli per l'esplorazione del sistema solare i pianeti e la luna. Nel campo dell'osservazione, l'uso di alte frequenze, con grandi antenne situate sulla Terra e nello spazio, permetterà alla comunità scientifica Radioastronomica di compiere un passo in avanti, consentendo l'indagine, ad una risoluzione elevatissima finora inimmaginabile. In questo contesto diventa essenziale la disponibilità e la conoscenza di adeguati strumenti di analisi e di tecniche di progettazione per poter beneficiare al meglio le tecnologie a disposizione dell'ingegnere elettronico.

In questa sezione verranno, dunque, esposti alcuni aspetti e criticità della progettazione *low-noise* ad onde millimetriche. In particolar modo si vuole fornire un insieme ragionato di metodi sintetici ed analitici ed alcune linee guida utili per la fase di progettazione e test. Come veicolo di prova per le tecniche e metodologie proposte è stato progettato, realizzato e caratterizzato un LNA MMIC operante nell'intera banda-W (75-110GHz). I risultati di tali attività sono esposti in fondo alla sezione dimostrando che le tecniche proposte e gli strumenti adoperati sono senz'altro utilizzabili per lo scopo prefissato.

---

### 3.1. STUDIO DEL II DISPOSITIVO ATTIVO

#### 3.1.1. SCELTA DELLA TECNOLOGIA

Molte delle applicazioni e dei sistemi sviluppati finora per applicazioni ad onde millimetriche sono realizzati in tecnologie performanti e all'avanguardia ma che non godono della robustezza e riproducibilità tipica del GaAs. Tra questi materiali pioneristici per applicazioni low-noise vi è senza dubbio il Fosforo di Indio (InP) [3.1]-[3.2]. Altri sistemi sono realizzati attraverso leghe di bismuto e antimonio (InAs/AlSb) [3.3], transistor ad etero giunzione su Silicio-Germanio (SiGe) [3.4] fino alle tecnologie ad elevata integrazione su Silicio come la BiCMOS. Quindi molti dei circuiti proposti in letteratura scientifica finora sono realizzati o con tecnologie emergenti (InP, InAs /AlSb) che si spera potranno raggiungere un alto livello di affidabilità e convenienza, in futuro, ma attualmente sono ancora di difficile accesso o attraverso altre tecnologie (SiGe), che attualmente producono risultati interessanti nel campo dell'alta potenza ed alta integrazione, che tuttavia sembrano essere ancora impreparati a fornire prestazioni ottimali in termini di rumore. In questo lavoro si è preferito puntare su una tecnologia GaAs mHEMT preliminare, con lo scopo di dimostrare che si possono raggiungere elevatissime prestazioni in banda-W senza dover necessariamente ricorrere a tecnologie all'avanguardia, che però soffrono dei problemi di affidabilità e riproducibilità menzionati in precedenza. Il veicolo di prova LNA MMIC è stato realizzato utilizzando la tecnologia OMMIC, una fonderia europea specializzata in tecnologie III-V ed in particolare GaAs. Il processo a disposizione è il D007IH. Il FET è un dispositivo mHEMT avente 70nm di lunghezza di canale. Un elevato contenuto Indio è stato aggiunto al canale attivo dell'HEMT per migliorare la prestazioni del dispositivo in termini di rumore e limiti di frequenza. Il substrato GaAs è spesso 100 $\mu$ m e sono disponibili per la progettazione modelli CAD preliminari degli elementi sia passivi sia attivi e delle linee di trasmissione su microstriscia.

### 3.1.2. SCELTA DELLA GEOMETRIA E DEL PUNTO DI LAVORO

Il punto di lavoro del dispositivo attivo è stato scelto per ottenere un buon compromesso tra le prestazioni di rumore e di guadagno. Come chiarificato in seguito, ad altissima frequenza non si può selezionare semplicemente una polarizzazione a minimo rumore. Infatti, in corrispondenza di tale condizione si avrà un guadagno del singolo stadio troppo limitato per schermare i contributi di rumore degli stadi successivi. Per questo si preferisce trovare una polarizzazione che tende a minimizzare la misura di rumore piuttosto che la cifra di rumore.

Tale concetto è esemplificato nella seguente Fig. 27 che mostra l'andamento del massimo guadagno stabile/disponibile, della cifra di rumore minima e della misura di rumore minima in funzione della  $V_{GS}$  applicata (e quindi della corrente di drain) a  $V_{DS}$  costante alla frequenza di 100GHz.

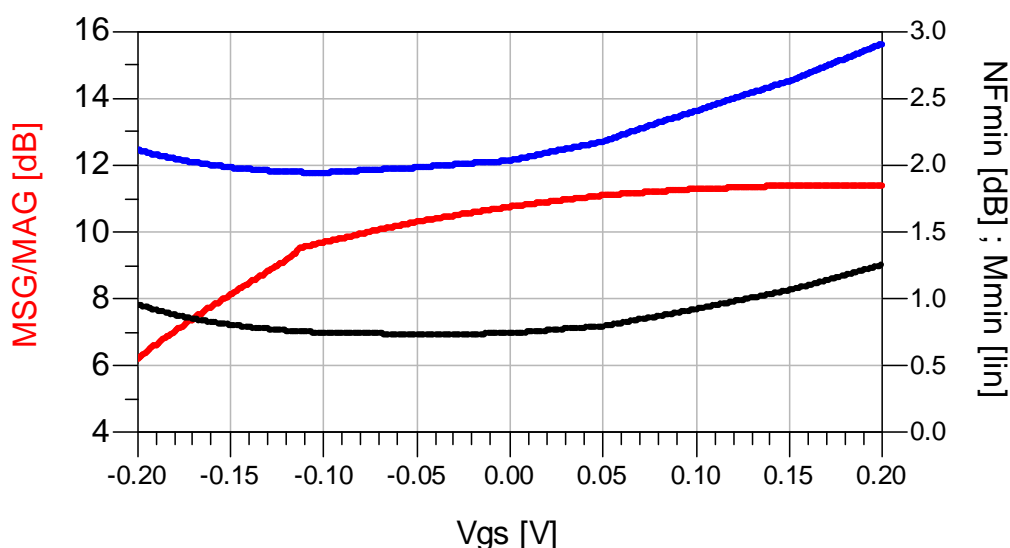


Fig. 27: Andamento del massimo guadagno stabile/disponibile (rosso, sx), della cifra di rumore minima (blu, dx) e della misura di rumore minima (nero, dx) in funzione della  $V_{GS}$  applicata.

Come si nota dalla Fig. 27 il massimo guadagno stabile/disponibile è direttamente proporzionale alla  $V_{GS}$  applicata (e quindi alla corrente di drain) mentre sia la cifra di rumore minima sia la misura di rumore minima presentano un valore minimo nell'intervallo delle  $V_{GS}$  investigate. E' possibile notare che

il minimo della cifra di rumore minima avviene intorno ai  $-0.10\text{V}$  di  $V_{GS}$  mentre il minimo della misura di rumore minima intorno ai  $-0.03\text{V}$ . Questo intervallo è selezionato come la regione ottima per minimizzare la cifra di rumore complessiva della cascata e quindi del LNA.

Il minimo della misura di rumore, insieme ai luoghi a misura di rumore costante, è stato ottenuto partendo dal lavoro di Fukui [2.8], poi ripreso in [2.9] con la correzione di [2.15]. Bisogna sottolineare che questi contributi contengono alcuni errori o rifu di stampa, per cui alcune delle equazioni e relazioni presentate sono inesatte. E' interessante quindi notare che non esiste in letteratura un lavoro completo che riporti correttamente il modo per calcolare, utilizzando i parametri lineari e di rumore della rete attiva 2-porte, questo parametro così fondamentale per la progettazione a basso rumore.

La selezione della geometria del dispositivo attivo è stata effettuata partendo dall'analisi del grafico in Fig. 28. Tale grafico mostra il massimo guadagno stabile/disponibile (MSG/MAG) in funzione della frequenza per diverse lunghezze del finger di gate per FET aventi 2 finger. Ciò che si nota dall'analisi della Fig. 28 è che a "bassa frequenza" i dispositivi aventi periferia maggiore mostrano un guadagno superiore mentre a frequenze millimetriche vi è una inversione del comportamento appena descritto. Per questo motivo è stato scelto un dispositivo  $2 \times 20\mu\text{m}$  corrispondente alla traccia verde in Fig. 28.

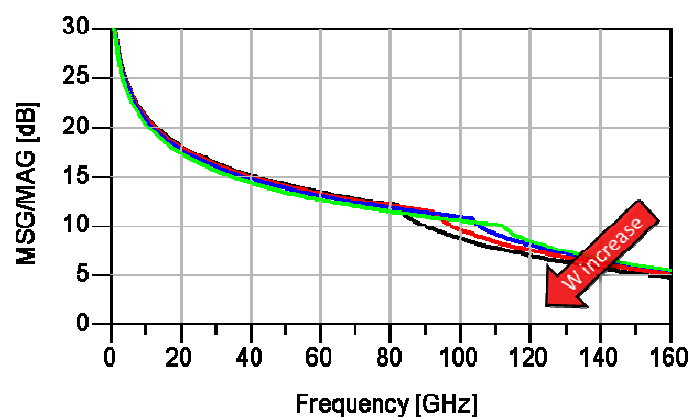


Fig. 28: Andamento del MSG/MAG in funzione della frequenza per dispositivo a 2 finger e  $W_g=20, 30, 40$  e  $50\mu\text{m}$ .



Un altro aspetto da considerare è l'andamento del  $\Gamma_{\text{opt,noise}}$  in funzione della lunghezza del finger di gate. Ad alta frequenza i dispositivi “più piccoli” sono adattabili più semplicemente a  $50\Omega$ , poiché i loro parassiti sono meno predominanti rispetto ai dispositivi più grandi. Anche in questo caso si ha un comportamento invertito rispetto a ciò che avviene nella regione di frequenze delle basse microonde. La prossima Fig. 29 esplicita tale concetto, dove è riportato l'andamento del  $\Gamma_{\text{opt,noise}}$  alla frequenza 100GHz per un dispositivo a 2 finger e  $W_g=10, 20, 30, 40$  e  $50\mu\text{m}$ . Si nota come all'aumentare della  $W_g$  l'impedenza di sorgente ottima di rumore passi dalla parte del circuito aperto alla parte del corto circuito. In più, per  $W_g=20\mu\text{m}$  ovvero la geometria del dispositivo utilizzato nel LNA, è sufficiente aggiungere un elemento di tipo induttivo in serie per ottenere un buon adattamento alle sezioni I/O del singolo stadio.

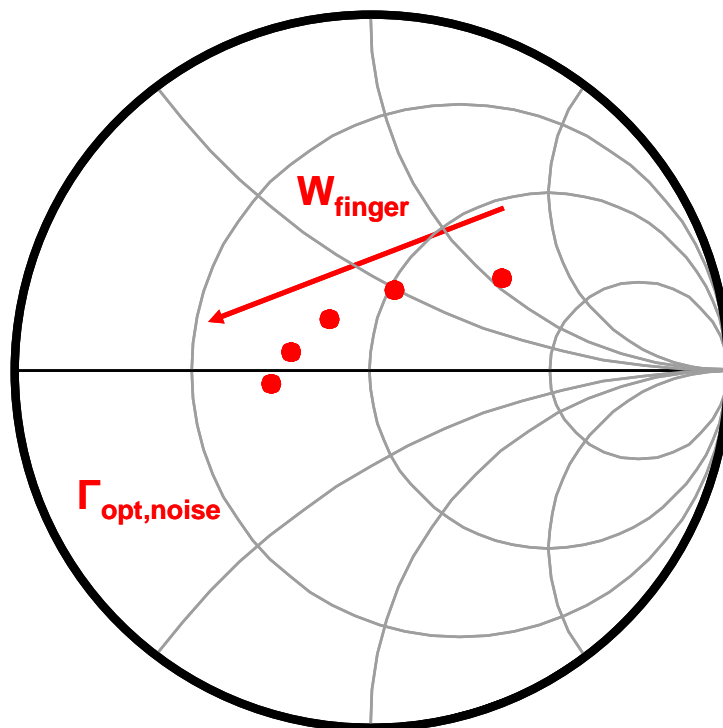


Fig. 29: Andamento del  $\Gamma_{\text{opt,noise}}$  alla frequenza 100GHz per un dispositivo a 2 finger e  $W_g=10, 20, 30, 40$  e  $50\mu\text{m}$ .

Si può sintetizzare che alle lunghezze d'onda millimetriche FET “grandi”, composti da più di quattro finger e aventi larghezza del singolo finger maggiore di  $30\mu\text{m}$ , sono difficili da adattare a  $50\Omega$ , poiché le terminazioni ottimali di ingresso e d'uscita sono rappresentate da livelli bassi di impedenza,

nella parte prossima al corto circuito. Inoltre, i dispositivi “grandi” mostrano una diminuzione inaccettabile della frequenza di taglio  $f_T$  che praticamente maschera gli effetti benefici di una tecnologia ad elevate prestazioni.

Di seguito sono riportati gli andamenti, in funzione della frequenza del solo dispositivo selezionato  $20 \times 2 \mu\text{m}$ , in configurazione source comune.

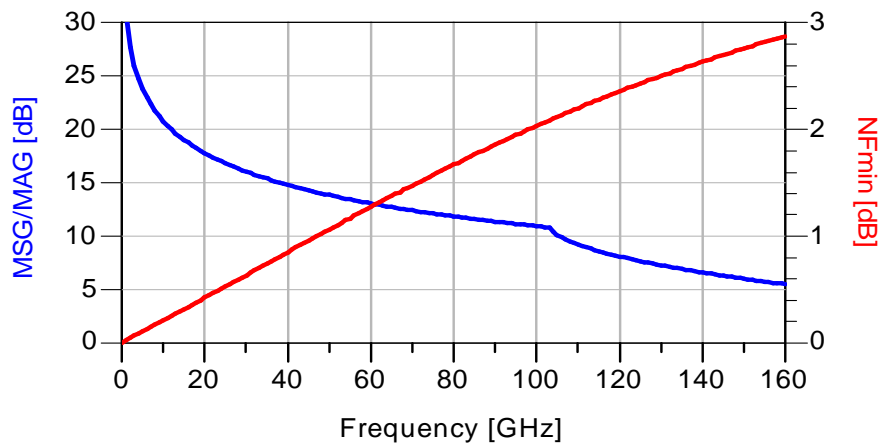


Fig. 30: MSG/MAG (asse sx) e  $NF_{\min}$  (asse dx) del FET  $20 \times 2 \mu\text{m}$  in funzione della frequenza per il punto di lavoro

$$V_{DS}=1.0V, I_D=7mA.$$

Nella banda di progetto il MSG/MAG è compreso tra 13 e 8dB mentre la cifra di rumore minima varia fra e 1.6 e 2.1dB. Appare evidente sin da ora che bisognerà far uso di retroazione induttiva insieme ad altre metodologie se si vuole ottenere un comportamento a banda larga il più possibile uniforme.

## 3.2. STABILIZZAZIONE DEL DISPOSITIVO ATTIVO

### 3.2.1. STABILIZZAZIONE IN BANDA

Poiché il dispositivo attivo è condizionatamente instabile nella banda di funzionamento, è stato aggiunto, tra il terminale comune del FET (source) e la massa, un opportuno elemento reattivo per ottenere la stabilità in banda. Il comportamento induttivo è stato ottenuto con l'aggiunta di una linea a microstriscia stretta che agisce come una induttanza serie nella gamma considerata di frequenze. Questa tecnica, ripresa dalla progettazione LNA a bassa frequenza, facilita il trade-off rumore/adattamento che deve essere effettuato all'ingresso del dispositivo attivo. La procedura diventa particolarmente utile quando il dispositivo è condizionatamente stabile e quindi un adeguato adattamento simultaneo I/O non può essere realizzato senza il rischio di innescare fenomeni di oscillazione. Lo svantaggio di questo metodo è la riduzione del guadagno massimo disponibile del dispositivo attivo. Pertanto la quantità di feedback (ossia il valore di reattanza) deve essere accuratamente selezionato in modo che il dispositivo attivo può essere più semplicemente adattato ai sui terminali e per evitare un eccessivo degrado del guadagno del dispositivo attivo.

### 3.2.2. STABILIZZAZIONE FUORI BANDA

La stabilità fuori-banda è stata ottenuta con l'inserimento di elementi resistivi nelle reti di polarizzazione del FET. Le reti di polarizzazione sono state progettate per essere "trasparenti" nella banda operativa del LNA, e quindi per non aggiungere alcun contributo supplementare di rumore. Al contrario, al di fuori della banda operativa del LNA, l'effetto dissipativo delle reti di polarizzazione contribuisce ad ottenere la stabilità dell'elemento attivo. Questo effetto è stato ottenuto unendo uno stub aperto a  $\lambda/4$  alla fine di una linea di trasmissione a  $\lambda/4$  utilizzata per la polarizzazione dell'attivo. Nella

gamma di frequenze di funzionamento l'alta impedenza mostrata dalla rete di bias è sufficiente per coprire il rumore generato dagli elementi dissipativi. D'altro canto, a frequenze più basse, le lunghezze elettriche della linee sono abbastanza piccole per fare in modo che gli elementi resistivi in parallelo ai terminali di ingresso e di uscita del FET stabilizzino il dispositivo attivo.

### 3.2.3. EFFETTO COMPLESSIVO DELLA STABILIZZAZIONE

Gli elementi di stabilizzazione in-banda e fuori-banda sono mostrati in Fig. 31.

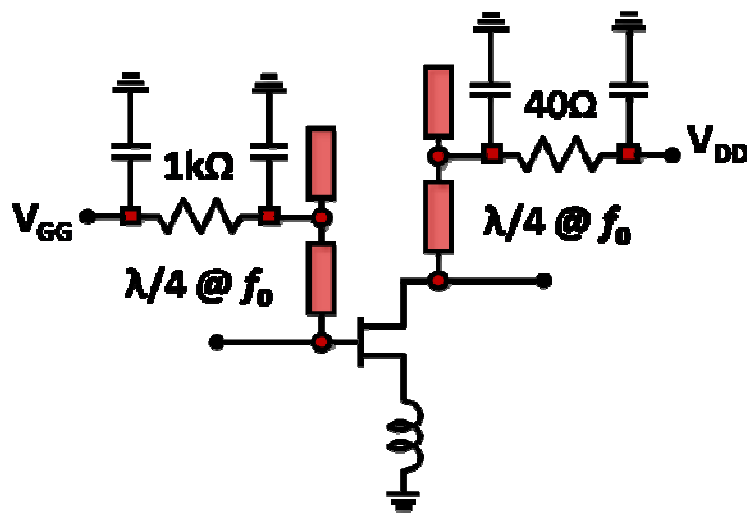


Fig. 31: Reti ed elementi di stabilizzazione in-banda e fuori-banda del dispositivo.

Il fattore di stabilità di Rollet del dispositivo attivo stabilizzato con le tecniche precedentemente illustrate è maggiore dell'unità nella gamma di frequenze DC-160GHz. La retroazione degenerativa di source facilita il compromesso rumore/guadagno presso il terminale di ingresso del dispositivo, senza alterare la misura di rumore ottimale (combinazione di NF e disponibile guadagno) del dispositivo attivo. Tale risultato è mostrato nella seguente Fig. 32.

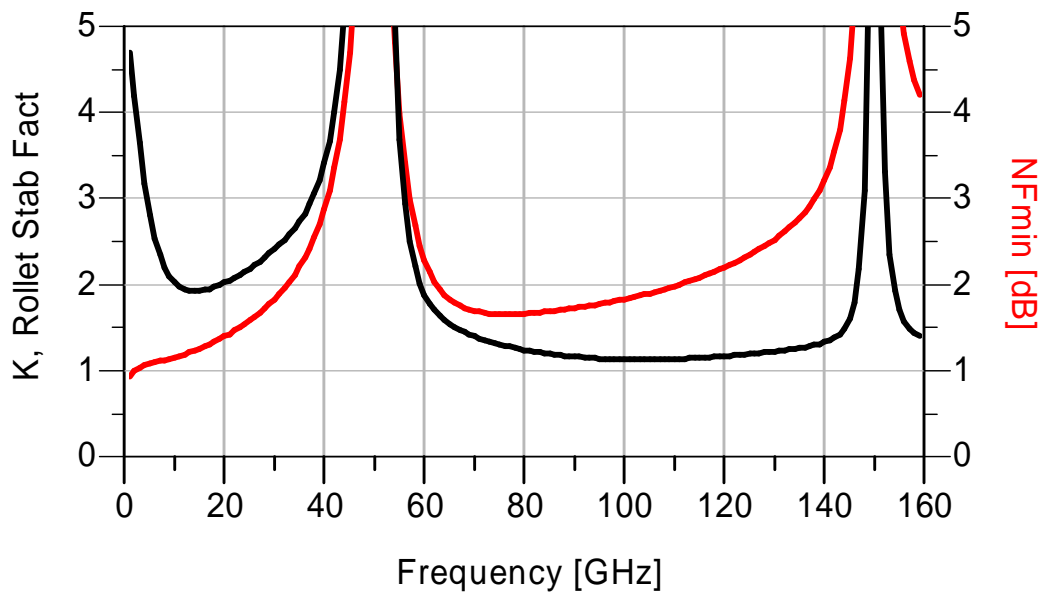


Fig. 32: Andamento della cifra di rumore minima ( $N_{fmin}$ ) e del coefficiente di stabilità ( $K$ ) del dispositivo attivo stabilizzato.

Da una analisi della Fig. 32 notiamo che la cifra di rumore minima del dispositivo retroazionato in banda è leggermente diminuita rispetto al FET a source comune grazie alla scelta di applicare una retroazione degenerativa di tipo induttivo. Chiaramente ciò è avvenuto a scapito della diminuzione del guadagno della rete attiva. Su tutta la gamma di frequenza considerata si è ottenuto la stabilità del dispositivo. Tale stabilità è stata garantita in banda dalla retroazione degenerativa di tipo induttivo e fuori banda dall'aggiunta di elementi dissipativi nella rete di alimentazione opportunamente progettate.

---

### 3.3. PROGETTAZIONE MULTI STADIO

Poiché il guadagno del singolo dispositivo attivo stabilizzato ( $\approx 6\text{dB}$ ) è assai limitato nelle frequenze considerate è spesso necessario ricorrere a 3, 4, o addirittura più stadi per ottenere un livello di guadagno del LNA sufficiente ( $>20\text{dB}$ ) a schermare i contributi di rumore dei moduli successivi. Per minimizzare il fattore di rumore dell'intera cascata che forma il LNA sono stati progettati quattro singoli stadi, molto simili tra loro, a minima misura di rumore. Il concetto della misura di rumore ed il suo ruolo in cascate multi-stadio è evidenziato in [2.7].

Dal momento che si è scelto di progettare quattro stadi praticamente identici, per ragioni di modularità, la distanza tra due FET consecutivi è stata fissata a  $0.75\text{mm}$  poiché la dimensione totale del MMIC è pari a  $3.0\text{mm}$ . Quindi, la lunghezza delle linee di trasmissione che collegano due FET consecutivi tra loro non è stata utilizzata come una variabile libera per il progettista. Tra l'altro questa scelta aiuta ad equi-distanziare tra loro le ingombranti reti di bias, composte da elementi di filtraggio necessari per ottenere una buona massa dinamica in banda e l'effetto dissipativo fuori-banda. Un'altra scelta di progetto consiste nella volontà di ridurre quanto più possibile il numero di discontinuità nella linea microstrip. Ciò è dovuto al fatto che tali discontinuità, che producono pesanti fenomeni parassiti, sono modellizzate in maniera approssimativa ad alta frequenza. Di conseguenza, solo la larghezza  $W$  della linea di trasmissione che collega due FET adiacenti è stata scelta come variabile libera di progetto. Una ulteriore variabile libera consiste nella distanza tra l'innesto dello stub usato per il bias ed i terminali dell'elemento attivo. In questo caso però si è maggiormente vincolati alle esigenze di layout delle ingombranti reti di bias. Inoltre, il valore del condensatore DC-block tra ogni stadio è stato selezionato per alleviare le difficoltà di adattamento.

La rete di adattamento di ingresso di ciascun stadio è stata progettata, come già evidenziato in precedenza, per ottenere il valore minimo possibile di misura di rumore. La rete di adattamento di uscita,

che in una trattazione ideale non contribuisce a determinare le prestazioni di rumore del LNA, è stata invece progettata per ottenere un livello di guadagno e un adattamento adeguato su ogni stadio.

Le linee di trasmissione (raffigurate senza riempimento in Fig. 33), che determinano principalmente gli adattamenti alle sezioni di ingresso e di uscita, sono state progettate utilizzando i criteri appena esposti. La seguente Fig. 33 mostra lo schema elettrico di principio di un singolo stadio del LNA.

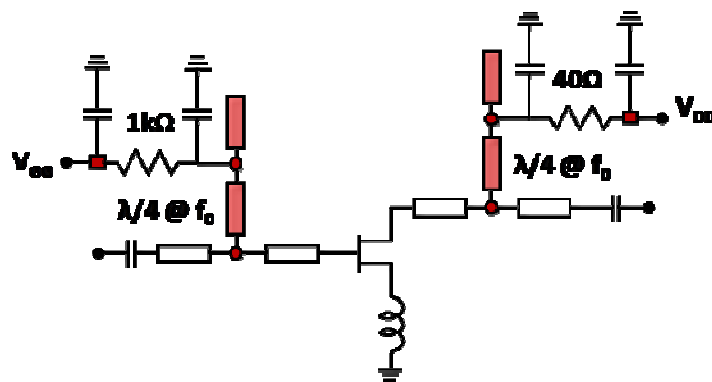


Fig. 33: Schema elettrico di principio di un singolo stadio a basso rumore.

Come ulteriore verifica degli strumenti CAD messi a disposizione del progettista si è deciso di simulare l'intero layout della struttura a microstriscia del LNA elettromagneticamente. Si è utilizzato per questa attività il software EM della Agilent MOMENTUM. Tale software permette di valutare i parametri elettrici di una struttura 2D  $\frac{1}{2}$  (in cui lo spessore del conduttore è di gran lunga inferiore alle altre due dimensioni larghezza e lunghezza) come avviene appunto la microstriscia.

### 3.4. TEST & BENCHMARKING

La prossima Fig. 34 mostra la fotografia al microscopio del LNA banda-W. Le dimensioni totale d'ingombro del MMIC bare die sono  $3.0 \times 2.0 \text{ mm}^2$ . Sul bordo superiore e inferiore del MMIC si trovano gli 8 pad utilizzati per controllare in maniera indipendente le tensioni gate e drain dei 4 FET. I pad inutilizzati sono del tipo *dummy*, ovvero utilizzati per la posa delle probe card che possono avere fino a 9 contatti per probe, con il centrale in genere corto-circuitato a massa. Il *pitch* delle coplanari *ground-signal-ground*, utilizzate alle porte I/O RF, è di  $150 \mu\text{m}$ .

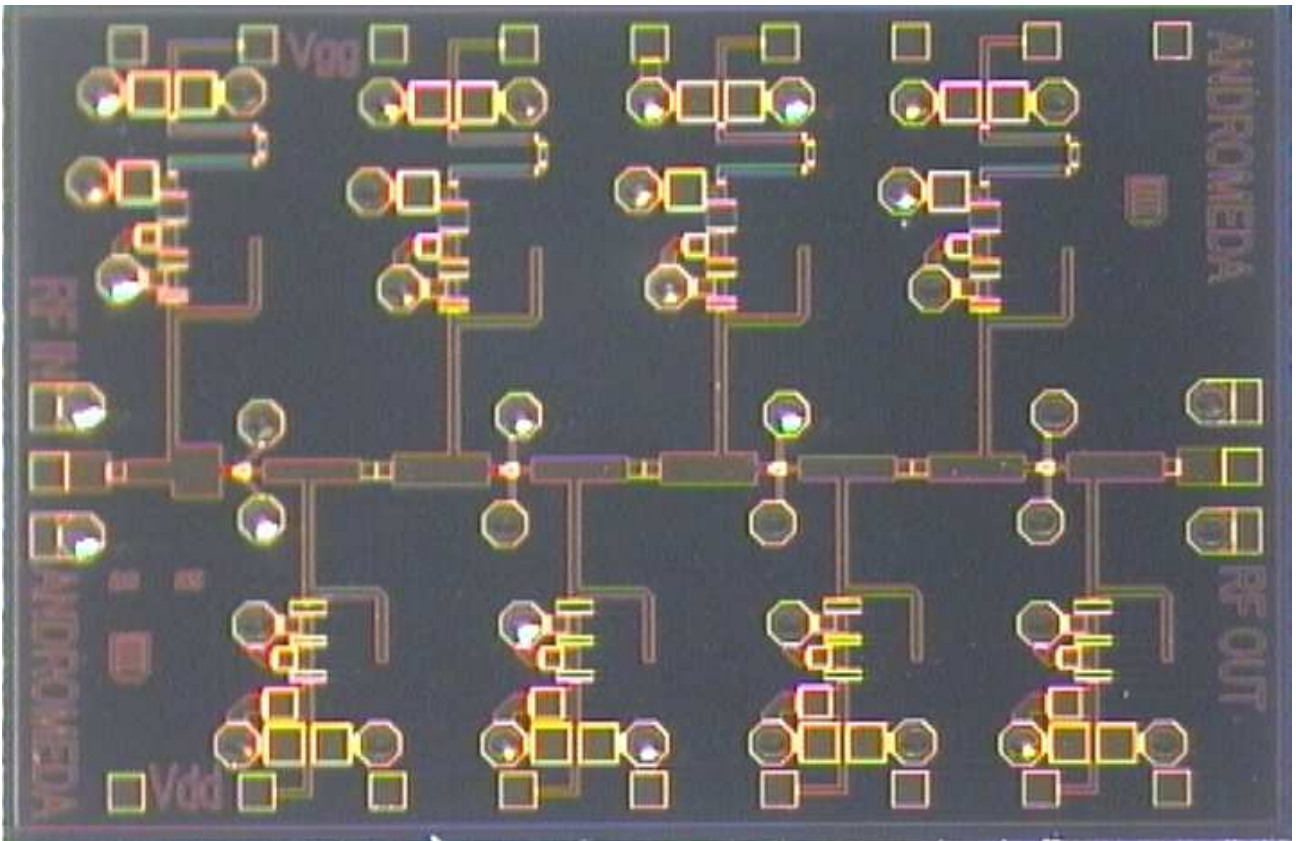


Fig. 34: Fotografia al microscopio del LNA banda-W. Dimensioni MMIC:  $3.0 \times 2.0 \text{ mm}^2$ .



## 3.4.1. ASSEMBLAGGIO

Per permettere una caratterizzazioni on-wafer fino a 110GHz il MMIC è stato assemblato su un test-jig realizzato per portare la tensione di polarizzazione ai FET. Ogni bias-pad del LNA è stato collegato dinamicamente a massa tramite due condensatori off-chip shunt di 10pF e 1nF. Sono state inserite resistenze serie di 1k $\Omega$  tra i connettori esterni e i bias pad, sulla linea di gate, per aumentare la resistenza sul percorso DC-bias. La Fig. 35 mostra il layout del *test-jig* appena descritto, mentre la fotografia dello stesso, dove sono visibili gli 8 connettori BNC utilizzati per la polarizzazione, è riportata in Fig. 36. Infine, la Fig. 37 mostra una fotografia al microscopio della linea di alimentazione di gate, dove è possibile notare i condensatori di disaccoppiamento e le resistenze serie.

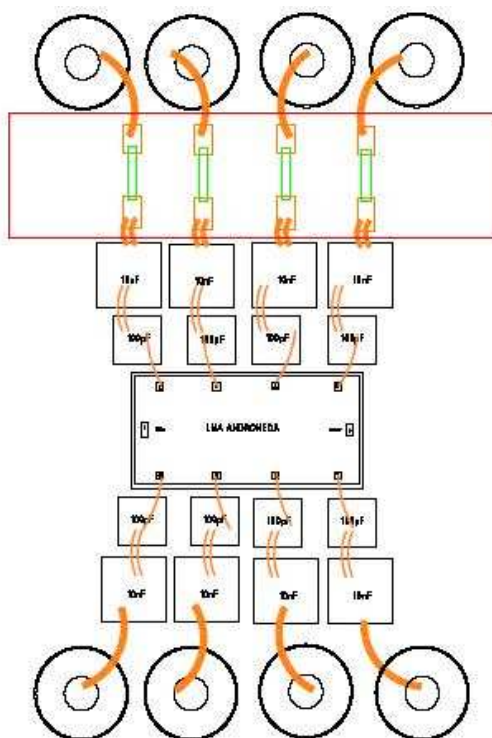


Fig. 35: Layout del test-jig



Fig. 36: Fotografia del test-jig

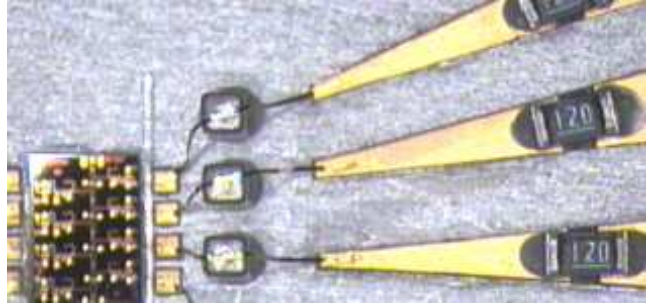


Fig. 37: Rete off-chip di RF by-pass del MMIC sulla  
linea di bias di gate

### 3.4.2. TEST

Il MMIC è stato caratterizzato in termini di parametri [S] tra i 70 e i 110GHz utilizzando l'analizzatore di rete vettore HP8510XF.

Per ottenere le condizioni di bias nominali ( $V_{DS} \approx 1.0V$  e  $I_D = 7mA$ ) il chip è stato polarizzato a  $V_{DD} = 1.3V$ , poiché è inserita una resistenza serie on-chip di circa  $40\Omega$  sulla linea di drain di ogni stadio. La tensione di gate  $V_{GG}$  è stato aggiustata a circa  $-0.05V$  per ottenere la corrente nominale di drain su ogni FET. La potenza totale consumata dal LNA è quindi molto bassa e nell'ordine di  $35mW$ . La potenza di uscita prevista a  $1dB_{cp}$  è di circa  $2dBm$ . La Fig. 38 mostra i parametri lineari misurati del LNA. Il guadagno è mediamente  $25dB$ , con  $2dB$  di ripple da 70 a  $105GHz$  mentre il modulo in dB di  $S_{21}$  è superiore a 21 su tutta la banda di frequenza misurata 70-110GHz. L'adattamento di uscita misurato è migliore di  $10dB$  da 72 a  $90GHz$  mentre l'adattamento di ingresso eccedei  $5dB$  da 70 a  $88GHz$ .

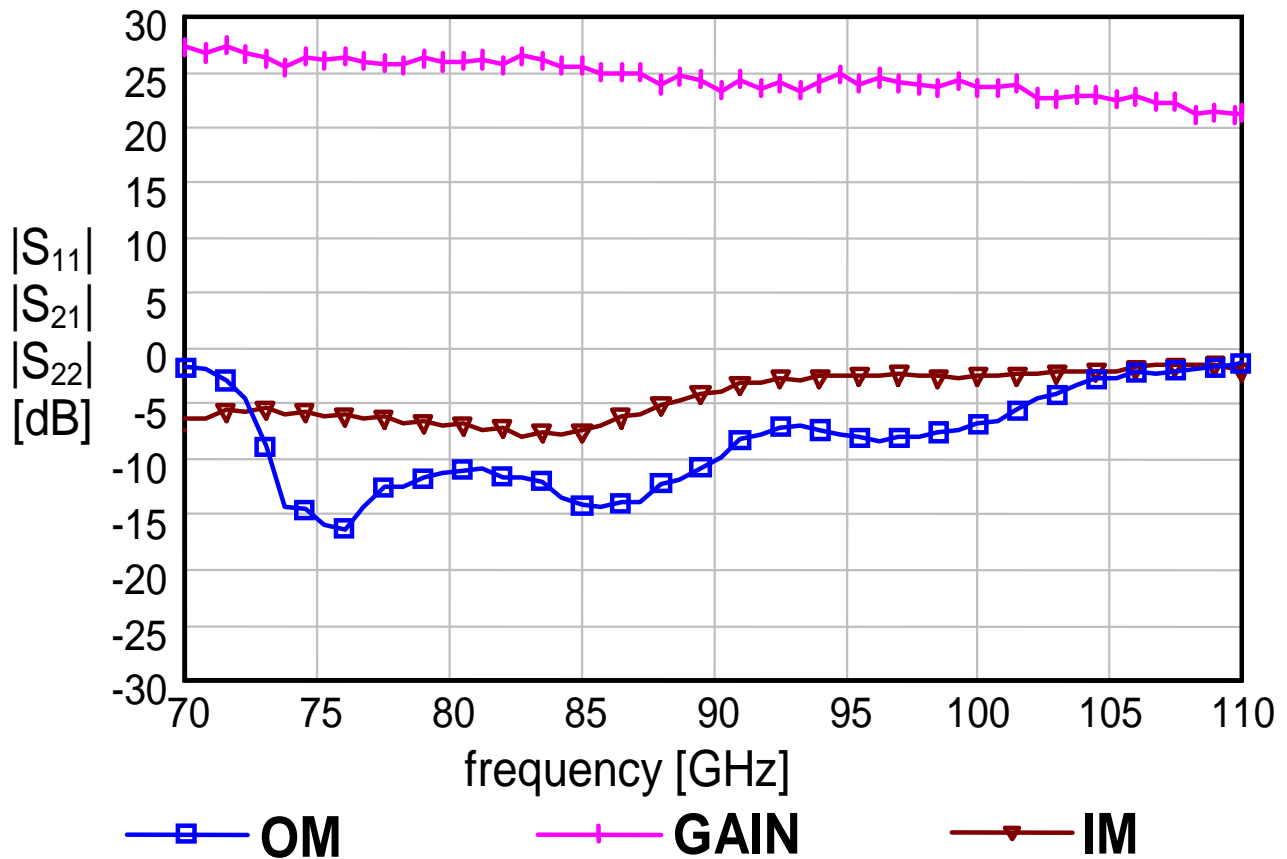


Fig. 38: Parametri [S] misurati del LNA

Infine, viene presentato il comportamento atteso in termini di rumore del LNA-MMIC essendo la fase di caratterizzazione corrispondente ancora in corso. La cifra di rumore simulata del LNA-MMIC a temperatura ambiente è di circa 2.7dB tra 80 e 95GHz e inferiore a 3.2dB fino 108GHz, come mostrato nella Fig. 39.

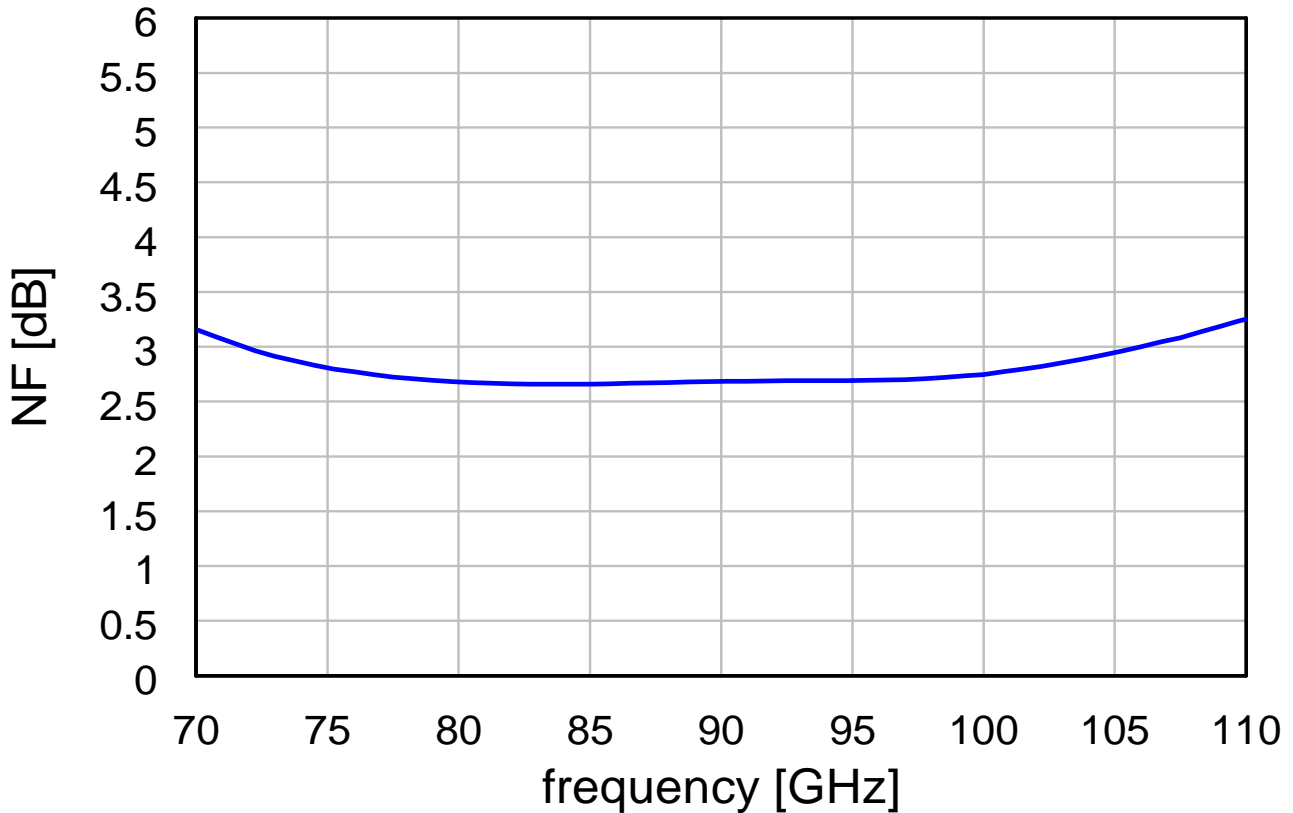


Fig. 39: Comportamento atteso in termini di rumore del LNA-MMIC

Va evidenziato che la caratterizzazione di rumore del FET non è stata effettivamente eseguita nella banda operativa del LNA: i parametri di rumore del dispositivo sono stati estratti da caratterizzazione on-wafer fino a 60GHz e il modello è stato estrapolato in seguito a frequenze più alte. Il modello circuitale equivalente a piccolo segnale del dispositivo è stato invece convalidato fino alla frequenza di funzionamento, fornendo in tal modo confidenza anche sul modello risultante di rumore. Inoltre, come già descritto in precedenza, l'intero layout LNA è stato simulato elettromagneticamente. Questo tipo di simulazione-EM riesce a valutare in modo più accurato le perdite resistive del struttura passiva a microstriscia rispetto alle simulazioni circuitali e di conseguenza la cifra di rumore del LNA.

### 3.4.3. PACKAGE WR-10

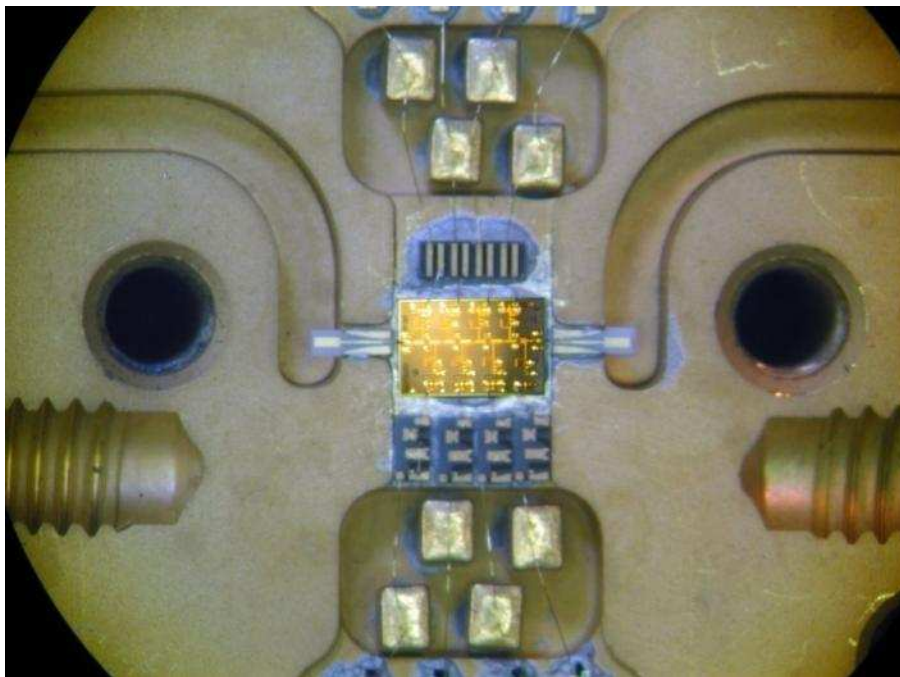
Le attività di ricerca riportate in questa sezione hanno beneficiato della fondamentale cooperazione con la sezione di Bologna dell'istituto di Radioastronomia (IRA-INAF). Si ringrazia in particolar modo Andrea Cremonini e Sergio Mariotti.

Una volta appurato il corretto funzionamento del LNA MMIC, e quindi successivamente alla prima fase di caratterizzazione preliminare, è stato realizzato un package metallico con interfaccia RF verso l'esterno in guida d'onda WR-10. Tale package è stato pensato per svolgere essenzialmente due funzioni: la prima è quella di creare un sottosistema modulare attraverso l'impiego di interfacce agevolmente collegabili, la seconda è quella di fungere da supporto al MMIC quando esso viene utilizzato in un ambiente criogenico. La Fig. 40 mostra la fotografia della parte esterna del package metallico dove sono chiaramente visibili sia il connettore in guida d'onda WR-10 (in basso) per il segnale RF sia il connettore per il collegamento delle tensioni DC di alimentazione (a sinistra).



Fig. 40: Package metallico con interfaccia RF verso l'esterno in guida d'onda WR-10

La seguente Fig. 41 mostra una fotografia al microscopio del MMIC all'interno del packaging insieme ad altri elementi essenziali per il funzionamento del sottosistema. Nella parte superiore ed inferiore della immagine si possono notare gli elementi di bias del LNA insieme ai condensatori di bypass, che svolgono anche ruolo di filtro per l'alimentazione. La configurazione della rete di bias/filtraggio off-chip è simile a quella riportata in Fig. 35. Alla destra e alla sinistra del MMIC è invece interessante notare l'elemento che funge come transizione da guida d'onda a microstriscia. Questo elemento è schematicamente realizzato attraverso una antenna a patch su microstriscia, che raccoglie il campo elettromagnetico che si propaga all'interno della guida d'onda, ed una linea di trasmissione che trasduce il segnale RF all'ingresso del MMIC.



**Fig. 41: Fotografia al microscopio dell'interno del packaging**

Anche questo modulo è stato caratterizzato all'interno della banda di funzionamento e più precisamente tra 85 e 105 GHz. Di seguito, nella Fig. 42, sono riportati i risultati di questa caratterizzazione che sono in linea con la caratterizzazione on-wafer descritta nel paragrafo precedente.

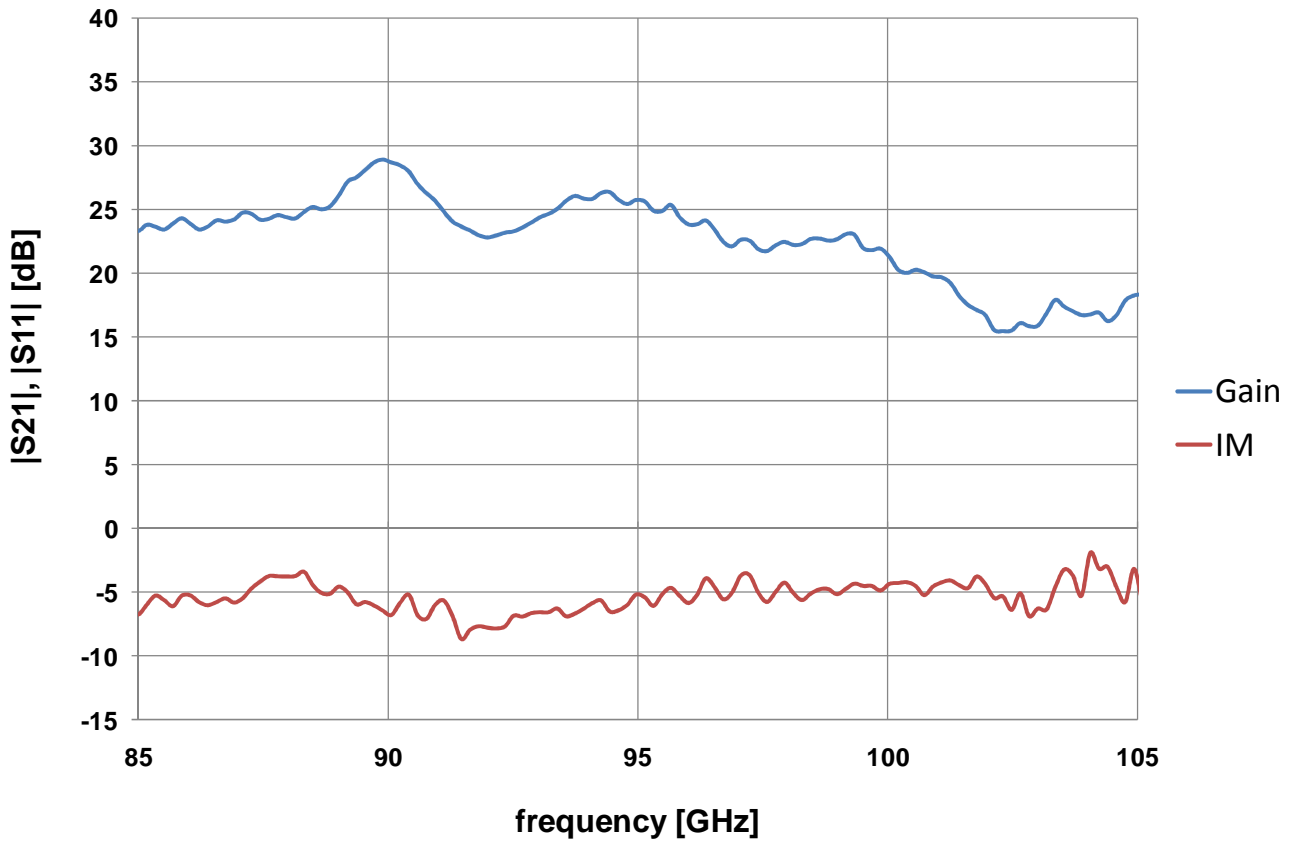


Fig. 42: Guadagno di inserzione e adattamento di ingresso misurato del LNA-MMIC all'interno del package.

Il modulo è stato caratterizzato, seppur in via preliminare, anche dal punto di vista del rumore: all'interno della banda 85-95GHz la NF misurata è 2.8dB e quindi in linea con i risultati attesi da simulazione-EM.

#### 3.4.4. BENCHMARKING

La Tabella 6 confronta le prestazioni di alcuni LNA in Banda-W in tecnologia GaAs HEMT riportati in letteratura all'epoca della scrittura di questo lavoro. Il LNA presentato in questa lavoro mostra il più alto guadagno (25dB) per LNA riportati in letteratura utilizzando una tecnologia simile, e uno dei più alti rapporti tra guadagno del LNA e numero di FET nel circuito (6.3dB) all'interno di una notevole regione di frequenze (70-105GHz). Le colonne  $f_{min}$  e  $f_{max}$  indicano gli estremi di banda su cui i

parametri medi di guadagno, cifra di rumore e ripple sono stati valutati. Il comportamento caratterizzato preliminarmente di rumore è allineato con quelli ottenuti in tecnologie analoghe.

Tabella 6: Confronto tra alcuni LNA operanti in banda-W in tecnologia GaAs HEMT riportati in letteratura.

REF	ACTIVE DEVICE	TL structure	L <sub>gate</sub> [μm]	n° di FET	GAIN-medio [dB]	GAIN/FET [dB]	f <sub>MIN</sub> [GHz]	f <sub>MAX</sub> [GHz]	BW [GHz]	RIPPLE [dB]	NF [dB]	YEAR
[3.5]	InAlAs/InGaAs m-HEMT	CBCPW	0.1	4	21.5	5.4	75	100	25	±1	3.0	2006
[3.6]	InAlAs/InGaAs m-HEMT	CPW	0.05	4	21.5	5.4	70	105	35	±1,5	2.5	2005
[3.7]	AlGaAs/InGaAs/GaAs p-HEMT	CPW	0.15	6	19.0	3.2	70	105	35	±2.0	N/A	2000
[3.8]	InAlGaAs m-HEMT	CPW	0.07	3	19.0	6.3	75	100	25	±1.0	3.0	2003
<b>THIS WORK</b>	m-HEMT	microstrip	0.07	4	25.0	6.3	70	105	35	±2.0	2.8	2008



---

### 3.5. REVERSE ENGINEERING E RIPROGETTAZIONE

Una volta accertata l'utilità e l'efficienza delle tecniche e metodologie di sintesi e analisi proposte si è passati alla fase di valutazione critica dei risultati ottenuti in vista di un secondo run di fonderia. Un primo aspetto che si è provato a migliorare è l'adattamento alle porte I/O del MMIC. Questo valore, seppur accettabile già nel primo run, può essere ulteriormente migliorato grazie ad una migliore modellizzazione dei pad coplanari di ingresso al MMIC. Infatti, il comportamento elettrico di quest'ultimo elemento non è stato investigato con la necessaria accuratezza durante il primo run confidando nel modello elettrico fornito dalla fonderia. A seguito di una simulazione EM 3D del componente ci si è accorti che il modello della fonderia non è più valido alle altissime frequenze e quindi diventa più affidabile il risultato ottenuto con la sim EM 3D. Si è cercato inoltre di ottenere un ripple più contenuto sul guadagno andando ad agire sulle scelte progettuali dei singoli stadi che compongono il LNA 4-stadi. Infatti, per una questione di semplicità nel primo run si era scelto di porre in cascata 4 stadi molto simili tra loro. Nel secondo run invece, al contrario di ciò che è avvenuto nel primo, si è diversificato le scelte progettuali per gli ultimi due stadi del LNA dai primi due. La seconda versione del MMIC-LNA è stata già progettata e realizzata, mentre la relativa fase di test è ancora in corso all'epoca della scrittura di questo lavoro. La prossima Fig. 43 mostra la fotografia al microscopio della seconda versione del LNA banda-W (Radio-Astronomy Domine). Le dimensioni totale d'ingombro del MMIC bare die sono 3.0x2.0 mm<sup>2</sup>. Sul bordo superiore e inferiore del MMIC si trovano gli 8 pad utilizzati per controllare in maniera indipendente le tensioni gate e drain dei 4 FET. I pad inutilizzati sono del tipo dummy, ovvero utilizzati per la posa delle probe card che possono avere fino a 9 contatti per probe, con il centrale in genere circuitato a massa. Il pitch dello coplanari ground-signal-ground, utilizzate alle porte I/O RF, è di 150 μm.

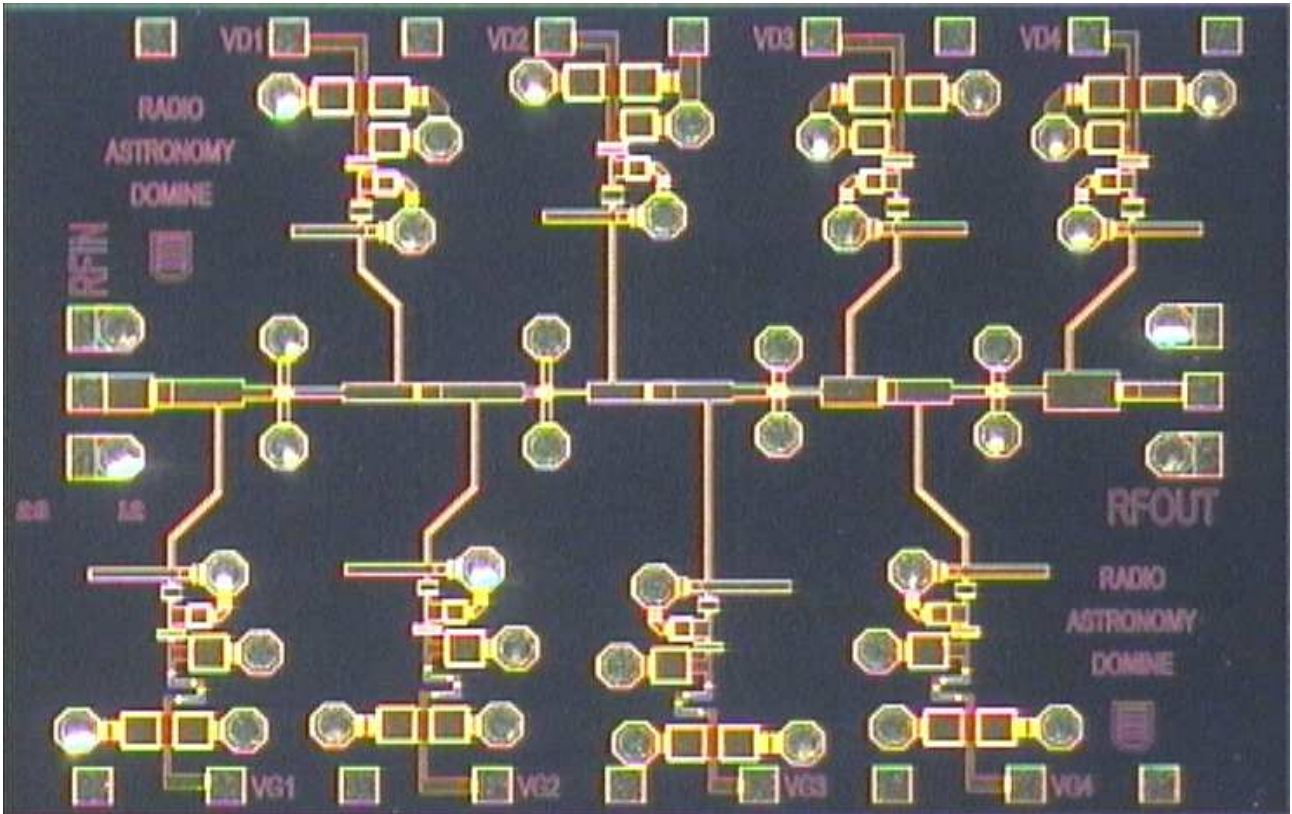


Fig. 43: Fotografia al microscopio della seconda generazione LNA banda-W (Radio-Astronomy Dominè).  
Dimensioni MMIC: 3.0x2.0 mm2.

---

### 3.6. REFERENCE DEL CAPITOLO 3

- [3.1] J.W. Archer, R. Lai and R. Gough, "Ultra low-noise Indium-Phosphide MMIC amplifiers for 85-115GHz," *IEEE Trans. on Microwave Theory and Techniques*, Vol. 49 no. 11 November 2001, pp. 2080-2085.
- [3.2] K. Elgaid, H. McLelland, C.R. Stanley, I. G. Thayne, "Low Noise W-Band MMIC Amplifier using 50nm InP Technology for Millimeterwave receivers Applications," *Proc. of the 2005 IPRM*, pp 523-525.
- [3.3] J.B. Hacker et al., "An Ultra-Low Power InAs/AlSb HEMT W-Band Low-Noise Amplifier," *Microwave Symposium Digest, 2005 IEEE International MTT-S*, pp. 1029-1032.
- [3.4] R. Reuter, Y. Yin, "A 77 GHz (W-band) SiGe LNA with a 6.2 dB Noise Figure and Gain Adjustable to 33 dB," *Proc. BCTM2006*, 8-10 Oct. 2006, Maastricht (The Netherlands).
- [3.5] Tessmann, M. Kuri, M. Riessle, H. Massler, M. Zink, W. Reinert, W. Bronner, A. Leuther, "A Compact W-Band Dual-Channel Receiver Module," *Microwave Symposium Digest, 2006 IEEE International MTT-S*, pp. 85-88.
- [3.6] M. Schlechtweg, A. Tessmann, A. Leuther, C. Schworer, H. Massler, "Advanced mm-Wave ICs and Applications," *Proceedings of the RFIT2005 - IEEE International Workshop on Radio-Frequency Integration Technology*, Nov 30-Dec 02, 2005, Singapore.
- [3.7] Tessmann, W. H. Haydl, M. Neumann, and J. Rüdiger, "W-Band Cascode Amplifier Modules for Passive Imaging Applications," *IEEE Microwave and Guided Wave Letters*, Vol. 10, NO. 5, MAY 2000, pp 189-191.
- [3.8] Schworer, A. Tessmann, A. Leuther, H. Massler, W. Reinert and M. Schlechtweg, "Low-noise W-Band Amplifiers for Radiometer Applications Using a 70nm Metamorphic HEMT Technology," *Proc of the 11th GaAs Symp*, October 2003, Munich-Germany, pp. 373-376.



## Capitolo 4

# CONTROLLO DELL'AMPIEZZA DI UN SEGNALE A MICROONDE

**N**el Capitolo 1 sono state mostrate alcune applicazioni nelle quali è necessario fornire una dinamica all'ampiezza del segnale RF per eseguire, nei sistemi di tipo *phased array*, una operazione di sagomatura del fascio di antenna. Questo tipo di operazione può essere svolta, in generale, da un qualsiasi blocco a microonde, il cui guadagno (o perdita) di inserzione è controllabile attraverso un *set* di comandi esterni. Due esempi di blocchi che eseguono tale funzione sono l'amplificatore a guadagno variabile (attivo) e l'attenuatore (passivo).

Una delle problematiche emerse durante l'attività di ricerca svolta è la necessità di sviluppare metodologie di progetto per celle attenuatrici a commutazione a fase costante. Nell'ambito di quest'ultimo contesto, nella prima parte del capitolo (sezione 4.1), verrà illustrata una tecnica circuitale di progetto che consente di compensare tale sfasamento indesiderato. Per questa metodologia di progetto proposta è stato sviluppato e testato un veicolo di prova *ad-hoc*. Lo scopo della tecnica introdotta è quello di minimizzare pesantemente lo sfasamento indesiderato connesso ad ogni cambio di stato dell'attenuatore, riuscendo ad ottenere un puntamento più preciso del fascio dell'antenna, dipendente quindi solo dallo stato impostato sullo sfasatore. Nella seconda parte del capitolo (sezione 4.2) verranno mostrate le procedure di progettazione per amplificatori a guadagno variabile, elencando anche i vantaggi, in termini prestazioni elettriche globali dell'intero sistema, che si ottengono sostituendo un



attenuatore con un amplificatore a guadagno variabile. Successivamente, saranno mostrate le misure effettuate su alcuni circuiti di prova, realizzati e testati per dimostrare per le soluzioni ingegneristiche ideate e proposte.

#### 4.1. L'ATTENUATORE COMPENSATO

L'attenuazione digitale può essere attuata adottando diverse topologie di circuito e diversi dispositivi di commutazione [4.1]-[4.4]. Nell'ambito della attività di ricerca svolta mi sono focalizzato sulle topologie di tipo "T" e "T-ponte" a commutazione (*switched*), poiché combinano alcuni vantaggi: un numero ridotto di elementi di commutazione, compattezza e prestazioni RF soddisfacenti. Nelle configurazioni *switched*, come illustrato nella Fig. 44, l'attenuazione è ottenuta alternando le tensioni ( $Q$  e  $Q'$ ) applicate ai morsetti di gate dei dispositivi attivi con due valori complementari (tipicamente compatibili CMOS 0V e -5V).

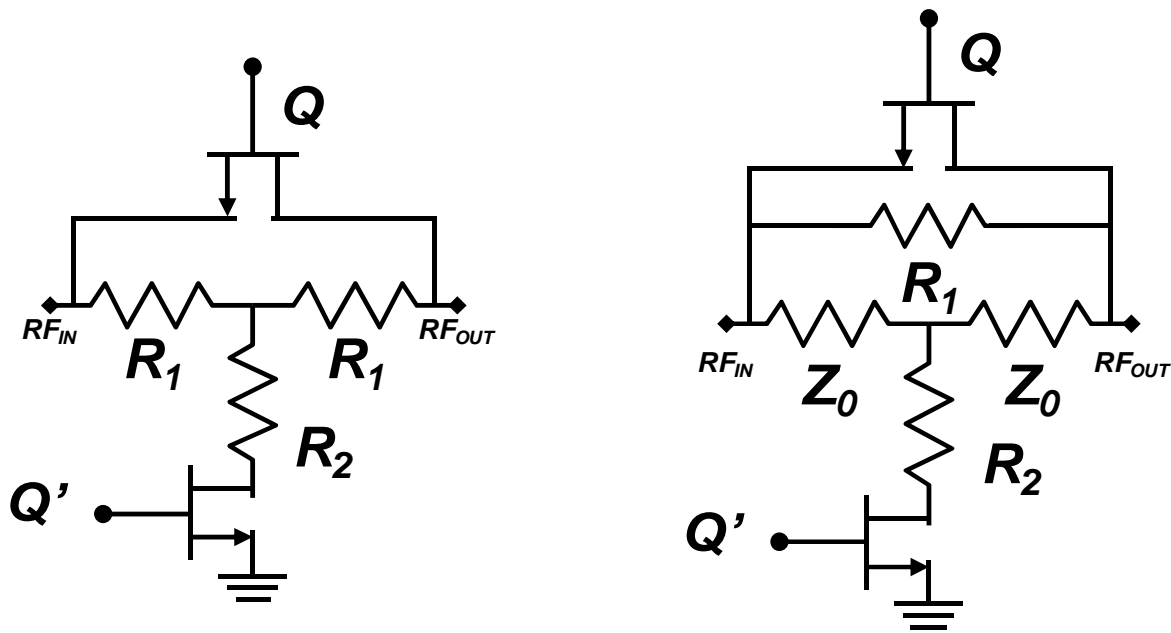


Fig. 44: Schema elettrico di principio di un attenuatore T (sx) o T-ponte (dx) a commutazione (*switched*)

Nel modello semplificato del dispositivo attivo utilizzato come elemento di commutazione a  $V_{DS}=0V$  (*cold-FET*), raffigurato in Fig. 45, l'impedenza presente tra i terminali di drain e source è approssimativamente equivalente a una piccola resistenza  $R_{ON}$  (quando  $V_{GS} > V_{pinch-off}$ ) o a una piccola capacità  $C_{OFF}$  (quando  $V_{GS} < V_{pinch-off}$ ) [4.3][4.5].

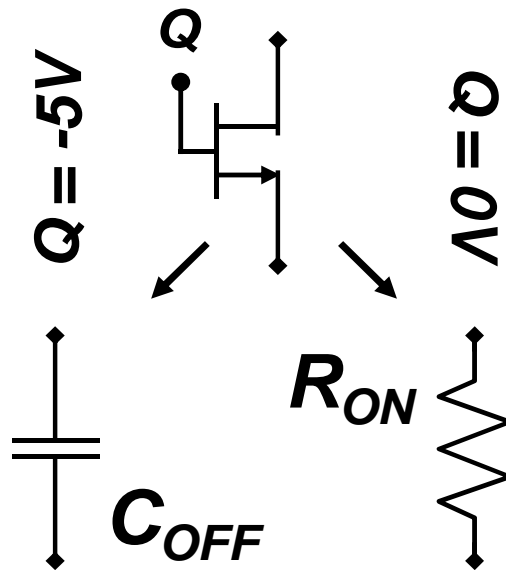


Fig. 45: Schema elettrico semplificato del dispositivo attivo utilizzato come elemento di commutazione detto anche cold-FET.

Da un'analisi dei circuiti in Fig. 44, e utilizzando il modello elettrico semplificato del FET appena introdotto, si può dedurre che uno sfasamento parassita, e quindi indesiderato, appare nell'attenuatore tra il suo stato riferimento (REF) e il suo stato attenuante (ON). Tale effetto è spiegabile con il fatto che la piccola capacità parassita  $C_{OFF}$  viene a trovarsi alternativamente, a secondo dello stato dell'attenuatore, verso massa (stato REF) o tra i terminali di ingresso e di uscita dell'attenuatore (stato ON). Di conseguenza, l'attenuatore nello stato ON in effetti si comporta come un filtro passa-basso, mentre nello stato REF come un filtro passa-alto, giustificando così la differenza di fase tra i due parametri di trasmissione  $S_{21}$  dei due stati contemplati. Tale effetto è significativo in *phased array* o in sistemi analoghi in cui l'ampiezza e la fase segnale del segnale RF deve essere controllata con precisione [4.6]-[4.6] per ottenere il puntamento del fascio di antenna nella direzione predeterminata. Una soluzione parziale, a livello di sistema, consiste nella taratura globale in fase e ampiezza del segnale RF. Tuttavia, le deviazioni dall'idealità dei singoli sottosistemi devono essere limitate il più possibile per non degradare eccessivamente la risoluzione del sistema. La soluzione qui proposta consiste nell'aggiungere in un punto

preciso del circuito un elemento reattivo adeguatamente dimensionato, per compensare il suddetto sfasamento parassita. Per analizzare in dettaglio la soluzione proposta prenderemo in esame il solo caso di una configurazione "T", giacche i risultati ottenuti sono facilmente estendibili al caso delle topologie "T-ponte" o "II" applicando le ben note trasformazioni o equivalenze stella-triangolo.

#### 4.1.1. METODOLOGIA DI PROGETTO PROPOSTA

Per compensare il suddetto sfasamento parassita, viene inserito nel ramo shunt (verso massa) dell'attenuatore un condensatore opportunamente dimensionato. Il valore di questo condensatore di compensazione è definito come  $C_{COMP}=C_{OFF}/\beta$  con  $0<\beta<1$ . In termini pratici il valore del condensatore di compensazione  $C_{COMP}$  non è mai inferiore al valore del condensatore parassita  $C_{OFF}$  che appare nello stato OFF del circuito equivalente del *cold-FET*. Tale valore  $C_{COMP}$  insieme al valore delle resistenze  $R_1$  e  $R_2$ , che appaiono nella rete simmetrica "T" sono derivati per soddisfare le seguenti tre condizioni:

Sfasamento nullo tra i due stati REF e ON.

Attenuazione (espressa come il modulo del rapporto tra  $S_{21,ON}$  e  $S_{21,REF}$ ) impostata al valore desiderato  $A_0$ .

Adattamento delle impedenze di uscita e di ingresso dell'attenuatore a  $Z_0$ .

Il primo passo consiste nel determinare i due circuiti equivalenti per gli stati REF e ON dell'attenuatore "T" considerato. Essi sono raffigurati nella seguente Fig. 46, risultando dalla sostituzione di ogni dispositivo attivo con il suo opportuno modello circuitale equivalente ed eseguendo alcune ipotesi, applicabili agli attenuatori fino a 8dB. La impedenza del dispositivo, che viene a trovarsi tra i terminali di ingresso e di uscita, è dimezzata e appare in parallelo alle due resistenze  $R_1$  per simmetria.



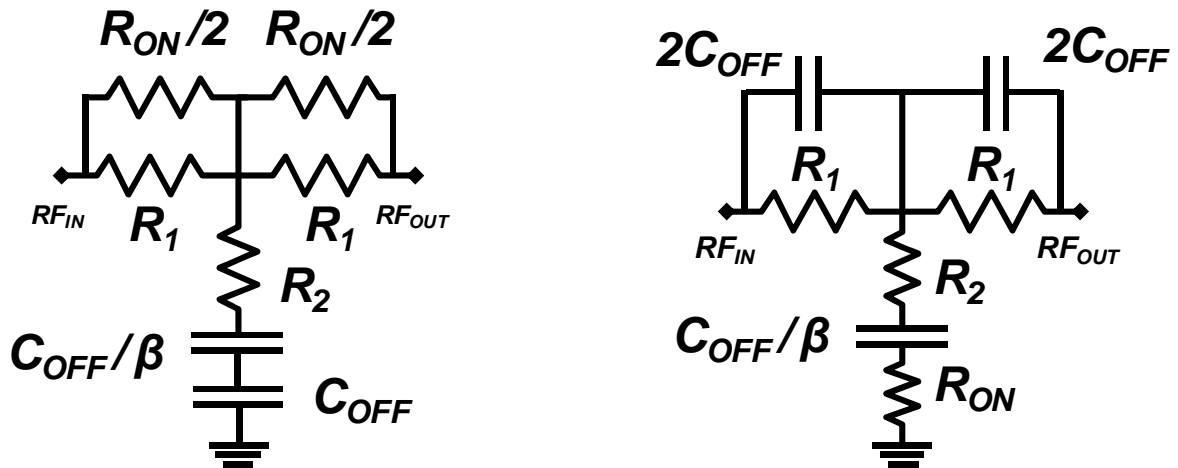


Fig. 46: Schema elettrico di un attenuatore “T” nello stato REF (sx) e nello stato ON (dx) utilizzando il modello equivalente del cold-FET.

Per semplificare lo svolgimento dei calcoli introduciamo alcune definizioni:

$$G_S = \frac{1}{R_1} + \frac{2}{R_{ON}}$$

$$Y_S = \frac{1}{R_1} + j \frac{2}{X_{OFF}}$$

$$R_p = R_2 + R_{ON} - j\beta X_{OFF} \quad (4.1)$$

$$Z_p = R_2 - j(\beta+1)X_{OFF}$$

$$X_{OFF} = (\omega C_{OFF})^{-1}$$

Il rapporto tra i due parametri di trasmissione complessi  $S_{21,ON}$  e  $S_{21,REF}$ , può essere definito come l'attenuazione complessa. Tale rapporto vale:

$$A = \frac{S_{21,ON}}{S_{21,REF}} = \left( \frac{Y_S}{G_S} \right)^2 \left( \frac{R_p}{Z_p} \right) \left( \frac{1 + Z_0 G_S + 2Z_p G_S}{1 + Z_0 Y_S + 2R_p Y_S} \right) \left( \frac{1 + Z_0 G_S}{1 + Z_0 Y_S} \right) \quad (4.2)$$

Il modulo di  $A$  è l'attenuazione così come usualmente definita mentre la fase di  $A$  coincide con lo sfasamento indesiderato tra i due stati presi in esame (ON e REF). Lo sfasamento indesiderato deve essere azzerato per progettare una attenuatore digitale a fase costante.

Una terza equazione utilizzata per determinare simultaneamente le tre variabili di progettazione riguarda l'impedenza di ingresso, e di uscita per simmetria, della rete attenuatrice:

$$Z_{IN,ON} = Z_{OUT,ON} = \frac{Y_s^2 (R_p Z_0) + Y_s (2R_p + Z_0) + 1}{Y_s^2 (2R_p + Z_0) + Y_s} \quad (4.3)$$

Bisogna determinare le tre variabili di progetto (vale a dire  $R_1$ ,  $R_2$  e  $C_{COMP}$ ), con  $C_{COMP}$  controllata dal parametro  $\beta$  attraverso l'espressione  $C_{COMP} = C_{OFF}/\beta$ , partendo da i parametri noti del problema  $A_0$ ,  $Z_0$ ,  $C_{OFF}$ ,  $R_{ON}$  (più la frequenza operativa centrale, implicitamente contenuta in  $X_{OFF}$ ).

Il simultaneo rispetto delle tre condizioni a), b) e c) precedentemente riportate è quindi matematicamente espresso come:

$$\begin{cases} \text{Im}(A) = 0 \\ \text{Re}(A) = A_0 \\ \text{Re}(Z_{IN,ON}) = Z_0 \end{cases} \quad (4.4)$$

Tra tutte le soluzioni matematicamente ammesse si seleziona la soluzione che porta a valori effettivi di resistenza ( $R > 0$ ), e valori reali di  $\beta$  con  $0 < \beta < 1$ . La terza equazione espressa in (4.4) è legata all'adattamento ai terminali di ingresso e di uscita della rete: tale condizione può essere relazionata alla parte reale dell'impedenza di ingresso/uscita dell'attenuatore (sono necessarie tre equazioni reali per determinare 3 variabili reali).

Se consideriamo il caso di valori di attenuazione superiori ( $A_{0,dB} > 3\text{dB}$ ), possono essere eseguite alcune ipotesi e le espressioni in (4) divengono più facili da manipolare. In questo caso infatti, il valore di  $\beta$  può essere determinato approssimativamente, ottenendo:

$$\beta \approx \frac{X_{OFF} (A_0 - 1) + \sqrt{A_0^2 (X_{OFF}^2 - 2Z_0^2) - 2A_0 (X_{OFF}^2 + Z_0^2) + X_{OFF}^2}}{X_{OFF} (A_0^2 - 1)} \quad (4.5)$$

mentre i due valori di resistenza  $R_1$  e  $R_2$  possono essere determinati dalle ben note espressioni classiche legate al valore di attenuazione desiderato.

Introduciamo la variabile  $x$  definita come l'inverso di  $\beta$ . Varrà:

$$x = \frac{1}{\beta} = \frac{C_{COMP}}{C_{OFF}} \quad (4.6)$$

$x$  quantifica il rapporto tra  $C_{COMP}$  e  $C_{OFF}$  o "quanto"  $C_{COMP}$  è più grande di  $C_{OFF}$ . La prossima Tabella 7 contiene le soluzioni ottenute numericamente del sistema di equazioni riportato in (4.4). Per ottenere tali soluzioni  $R_{ON}$  è stato fissato a  $10\Omega$  e  $X_{OFF}$  a  $500\Omega$ . Quest'ultimo valore corrisponde a circa la reattanza di un condensatore di  $30\text{fF}$  a  $10\text{GHz}$ .

**Tabella 7:** Soluzioni ottenute numericamente del sistema di equazioni riportato in (4.4)

$A_{0,dB}$ (dB)	$R_1$ ( $\Omega$ )	$R_2$ ( $\Omega$ )	$x$
0.5	3	351	3
1	4	230	5
2	8	140	10
3	11	99	17
4	13	75	24
5	16	59	32
6	19	47	40
7	21	38	49
8	24	31	57

I risultati ottenuti dal metodo numerico sono confermati utilizzando un simulatore commerciale circuitale (ADS2006). La prossima Fig. 47 raffigura l'andamento del parametro  $x$ , definito in (6), in funzione dell'attenuazione espressa in dB, per  $R_{ON}$  uguale a  $10\Omega$  e  $X_{OFF}$  pari a  $500\Omega$ .

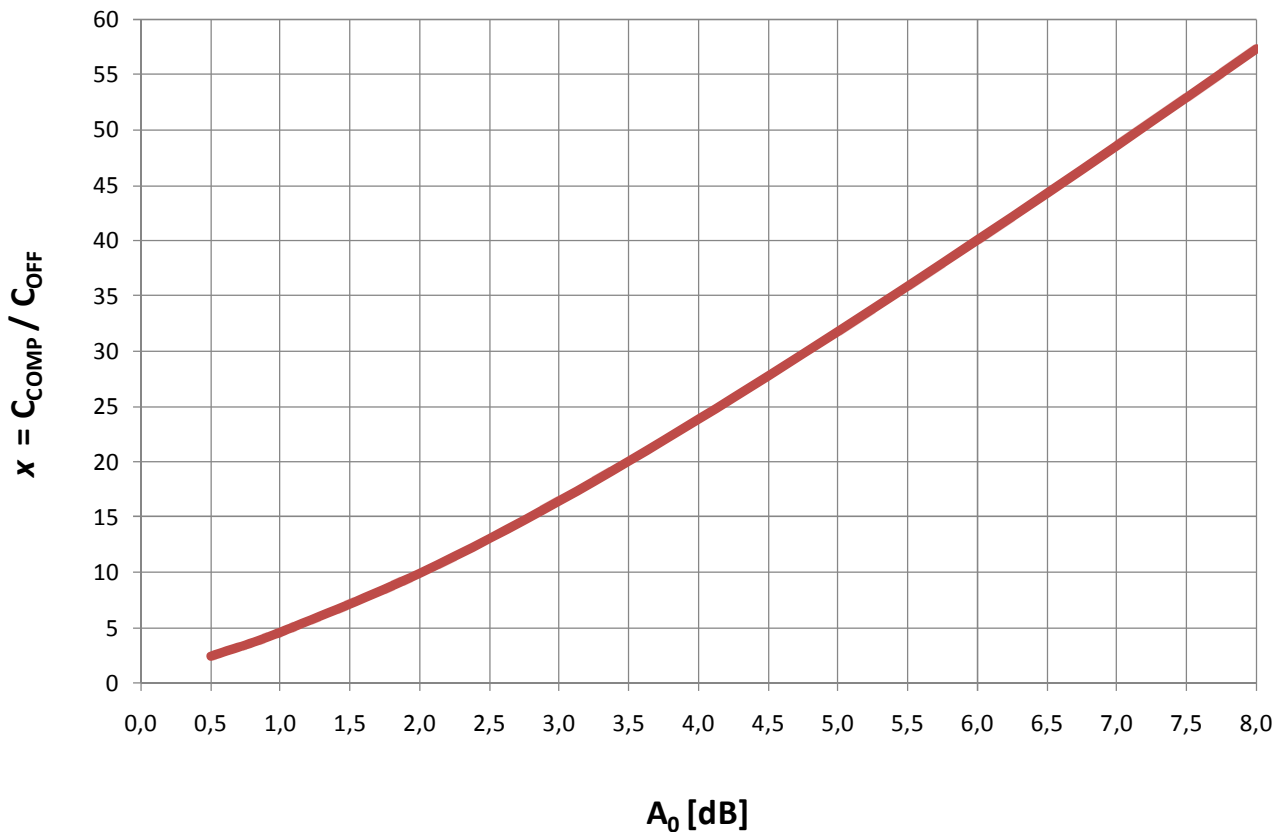


Fig. 47: Andamento del rapporto  $C_{COMP}/C_{OFF}$  in funzione dell'attenuazione espressa in dB.

Si apprezza un andamento praticamente lineare dell'andamento del rapporto  $C_{COMP}/C_{OFF}$  in funzione dell'attenuazione espressa in dB. In termini progettuali, maggiore l'attenuazione considerata, più grande dovrà essere il valore di capacità da introdurre nella rete per ottenere l'effetto compensativo.

#### 4.1.2. PROGETTAZIONE E CARATTERIZZAZIONE DEL VEICOLO DI PROVA

Le soluzioni numeriche ottenute mediante la metodologia proposta, e riportate in Tabella 7, sono state utilizzate per la progettazione di un attenuatore digitale a fase costante monolitico a 5-BIT per applicazioni SAR in banda X (8.5-11.5GHz). I 2 BIT meno significativi (0.5 e 1dB) e i 3 BIT più significativi (2, 4 e 8dB) sono raffigurati in Fig. 48, rispettivamente a sinistra e a destra.

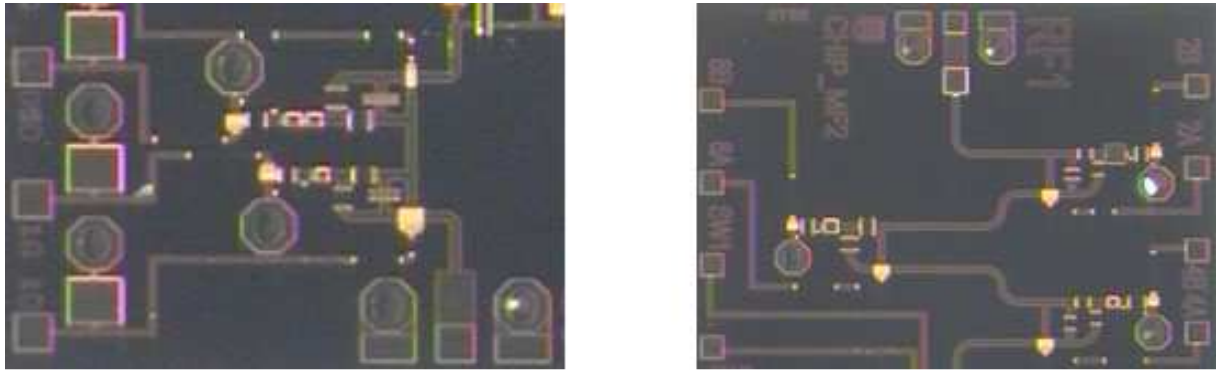


Fig. 48: Realizzazione MMIC delle celle di attenuazione da 0.5 e 1dB (sx) e 2, 4 e 8dB (dx).

Connettendo elettricamente i due sottosistemi si realizza un attenuatore digitale a fase costante a 5-BIT. La cella da 8dB è realizzata con una configurazione "T", mentre le altre quattro celle, che implementano passi inferiori (0,5, 1, 2, e 4dB), utilizzano una configurazione "T-ponte". Tale scelta è dettata dalla necessità di ottenere valori di resistenza fisicamente realizzabili, riducendo dunque la sensibilità del sistema alle variazioni parametriche del processo. Il MMIC è stato realizzato utilizzando la tecnologia della fonderia OMMIC (processo ED02AH), un processo p-HEMT 0.18 $\mu$ m caratterizzato dalla disponibilità di FET sia *enhancement* sia *depletion* e una vasta gamma di elementi passivi. La risoluzione dell'attenuatore è di 0.5dB e il MSB è 8dB. Pertanto, 31 passi consecutivi da 0.5dB vengono utilizzati per ottenere una dinamica di ampiezza pari a 15.5dB, praticamente a fase costante. La Fig. 49 mostra l'attenuazione differenziale misurata, mentre la Fig. 50 lo sfasamento parassita misurato su i 32 stati possibili nell'intervallo di frequenze 8.5-11.5GHz.

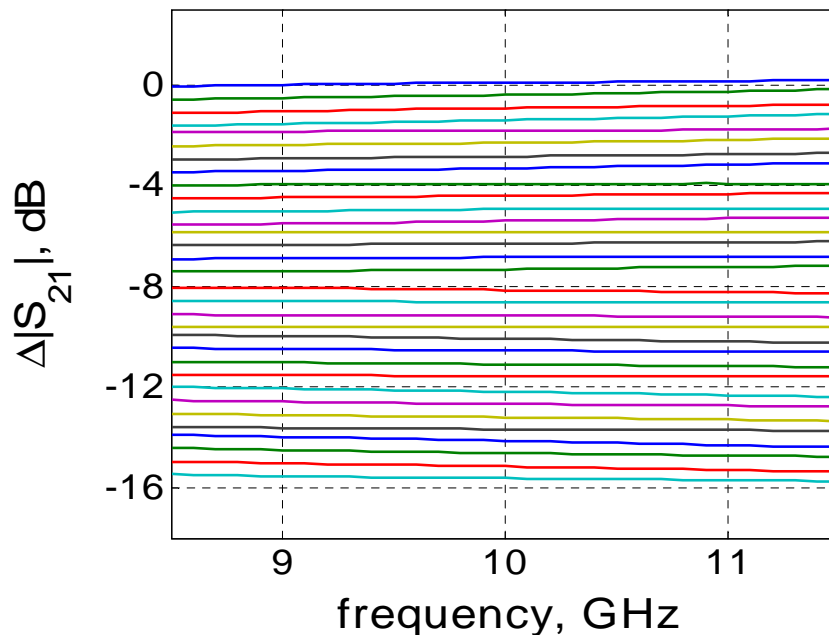


Fig. 49: Attenuazione differenziale misurata nell'intervallo di frequenze 8.5-11.5GHz del sistema 5-BIT.

L'attenuazione differenziale, raffigurata in Fig. 49, è praticamente piatta su tutta la banda di progettazione e rispetta il passo teorico atteso di 0.5dB.

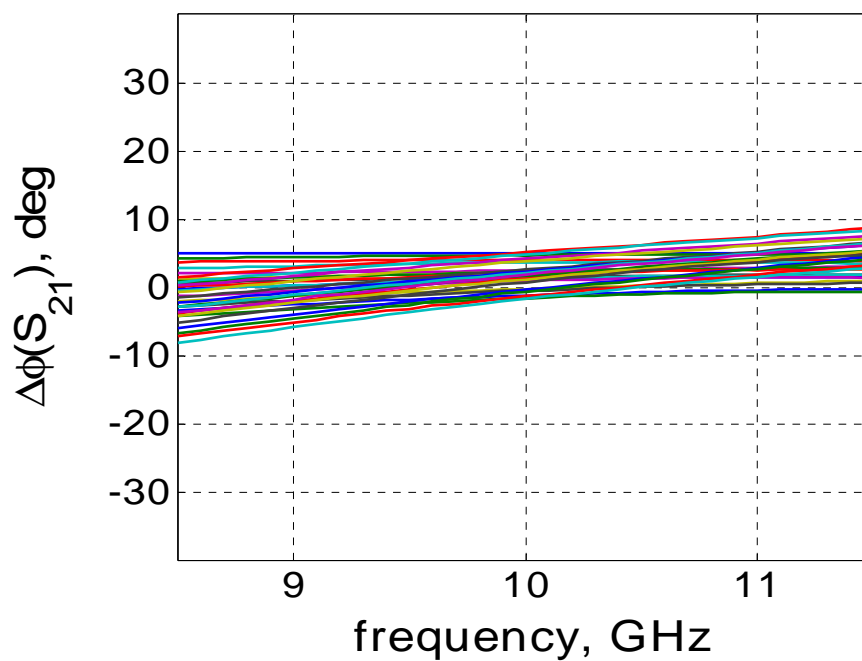


Fig. 50: Sfasamento residuo parassita misurato nell'intervallo di frequenze 8.5-11.5GHz del sistema 5-BIT.

Lo sfasamento residuo parassita, illustrato in Fig. 50, è limitato a  $\pm 6^\circ$ , che corrisponde al LSB di un tipico sfasatore monolitico. Lo sfasamento residuo parassita dell'attenuatore realizzato può quindi essere facilmente compensato senza stravolgere le prestazioni del sistema globale.

#### 4.1.3. CONFRONTO TRA METODOLOGIA CLASSICA E PROPOSTA

Per mostrare gli effetti benefici della metodologia proposta è riportato un confronto tra le prestazioni elettriche significative di alcune celle progettate con la metodologia classica (configurazione "T") e alcune celle progettate con la metodologia qui introdotta (configurazione "T" con condensatore di compensazione). Sono stati presi in considerazione i 3 passi da 2, 4 e 8dB. La Tabella 8 riporta il confronto tra le prestazioni elettriche delle celle di attenuazione progettate con la metodologia classica (Clas.) e quelle che applicano la metodologia compensata (Comp.) per i tre diversi valori di attenuazione. I valori riportati nella Tabella 8 sono stati mediati nel range di frequenze 8,5-11.5GHz.

**Tabella 8: Confronto tra le prestazioni elettriche significative di tre attenuatori progettati con la metodologia classica e tre attenuatori progettati con la metodologia compensata.**

Attenuazione [dB]	$\Delta\Phi(S_{21})$ [deg]	ripple $\Delta S_{21} $ [dB]	$ S_{21} $ REF [dB]	Adattamento [dB]	Approccio
2.0	3.0	0.05	-0.4	20	Clas.
	1.5	0.05	-0.5	22	Comp.
4.0	4.5	0.05	-0.7	17	Clas.
	2.0	0.10	-0.8	20	Comp.
8.0	7.0	0.05	-0.8	15	Clas.
	3.0	0.15	-0.9	19	Comp.

Il significativo miglioramento in termini di sfasamento parassita, colonna  $\Delta\Phi(S_{21})$ , è ottenuto a scapito di un aumento del tutto accettabile del *ripple* dell'attenuazione, colonna *ripple* del  $\Delta|S_{21}|$ . Inoltre gli effetti positivi della soluzione proposta aumentano con l'incremento del valore di attenuazione

desiderato. Le perdite di inserzione nello stato di riferimento e l'adattamento I/O sono praticamente equivalenti in entrambe le configurazioni proposte.

In questa sezione è stato sottolineato l'effetto della capacità parassita associata allo stato OFF di un dispositivo attivo di tipo *cold-FET*, per investigare lo sfasamento parassita presente negli attenuatori a commutazione (*switched*). La soluzione qui proposta consiste nell'aggiungere in un opportuno ramo del circuito un elemento reattivo adeguatamente dimensionato, per compensare il suddetto sfasamento parassita. Un sistema di 3 equazioni, a dominio complesso e co-dominio reale, permette di determinare i valori dei tre elementi di progetto ( $R_1$ ,  $R_2$  e  $C_{\text{COMP}}$ ) per ottenere una cella di attenuazione a fase costante. Per dimostrare l'efficacia del metodo proposto è stato progettato un attenuatore digitale a fase costante monolitico a 5-BIT per applicazioni SAR in banda X (8.5-11.5GHz). L'attenuazione misurata del sistema è praticamente piatta nella banda di progetto e rispetta il passo teorico, mentre lo sfasamento parassita residuo è limitato in  $\pm 6^\circ$ . In Tabella 8 è stato anche quantificato numericamente il netto miglioramento, ottenuto con la metodologia proposta, in termini di sfasamento parassita,  $\Delta\Phi(S_{21})$ .



---

## 4.2. AMPLIFICATORI A GUADAGNO VARIABILE

Nel capitolo 1 è stato mostrato che è necessario fornire una dinamica all'ampiezza del segnale RF per eseguire, nei sistemi di tipo *phased array*, una operazione di sagomatura del fascio di antenna. Questo tipo di operazione può essere svolta, in generale, da un qualsiasi blocco a microonde, il cui guadagno (o perdita) di inserzione è controllabile in attraverso un *set* di comandi esterni. Un tipico esempio di blocco attivo che esegue tale funzione è l'amplificatore a guadagno variabile. Quest'ultimo sottosistema mostra alcuni vantaggi rispetto all'attenuatore passivo, a parità, ovviamente, del numero di passi sintetizzati o parimente di range dinamico. Il primo vantaggio è legato al fatto che l'amplificatore a guadagno variabile, essendo attivo, aumenta la potenza del segnale RF in ingresso, attraverso il suo guadagno a piccolo segnale. Invece, nel caso dell'attenuatore passivo, le perdite di inserzione di quest'ultimo fanno in modo che la potenza RF all'uscita del blocco sia inferiore a quella entrante. Un secondo miglioramento riguarda il fattore di rumore associato ai due diversi tipi di blocchi. Nel caso di elementi passivi il fattore di rumore, a temperatura ambiente, è uguale alle perdite di inserzione del blocco attenuatore. Nel caso dell'amplificatore a guadagno variabile, invece, il fattore di rumore può essere maggiormente contenuto specialmente se la prima cella del sottosistema è un elemento amplificatore. Inoltre, il fattore di rumore del VGA è molto meno sensibile alla dinamica di attenuazione, mentre nel blocco passivo, come già detto precedenza, varia esattamente come la dinamica di attenuazione. Un ultimo argomento a favore del VGA è la minore variazione della sua impedenza di ingresso e di uscita in funzione dello stato di attenuazione. In questo modo, il comportamento elettrico dei blocchi adiacenti risulta meno influenzato dallo stato fissato sull'amplificatore a guadagno variabile.

#### 4.2.1. PRIMO VEICOLO DI PROVA: VGA A 4-BIT

Un amplificatore a guadagno variabile ad N-BIT viene utilizzato per sintetizzare  $2^N$  possibili valori dell'ampiezza del segnale di uscita. Quindi, una volta fissato uno stato di riferimento opportuno, esistono  $2^N-1$  possibili passi di attenuazione. Il passo più piccolo corrisponde alla risoluzione del amplificatore a guadagno variabile o, “digitalmente parlando” al BIT meno significativo (LSB). Per le applicazioni di *phased array* descritte nella sezione 1.1.1 è stato sintetizzato un è un amplificatore a guadagno variabile a 4-BIT (VENUS\_A) che implementa un *range* dinamico di 15dB attraverso 15 passi consecutivi da a 1dB. La frequenza operativa di progetto, pari ad un’ottava, è l’intera banda C: 4-8GHz. Il MMIC è composto da una cascata di 4 singole celle di attenuazione ed una coppia di amplificatori, uno di ingresso e l’altro di uscita, con il ruolo di adattare il MMIC a  $50\Omega$ , recuperare le perdite degli elementi passivi e separare il blocco di sfasamento, posto subito davanti a questo sottosistema, da quello di attenuazione.

La prossima Fig. 51 mostra il diagramma a blocchi del chip e la sequenza delle celle.

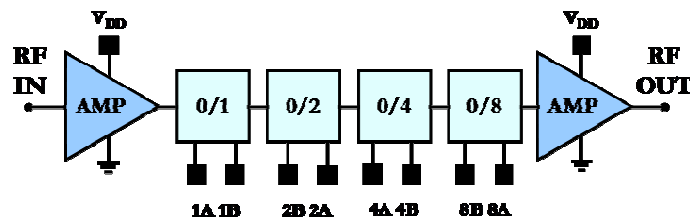
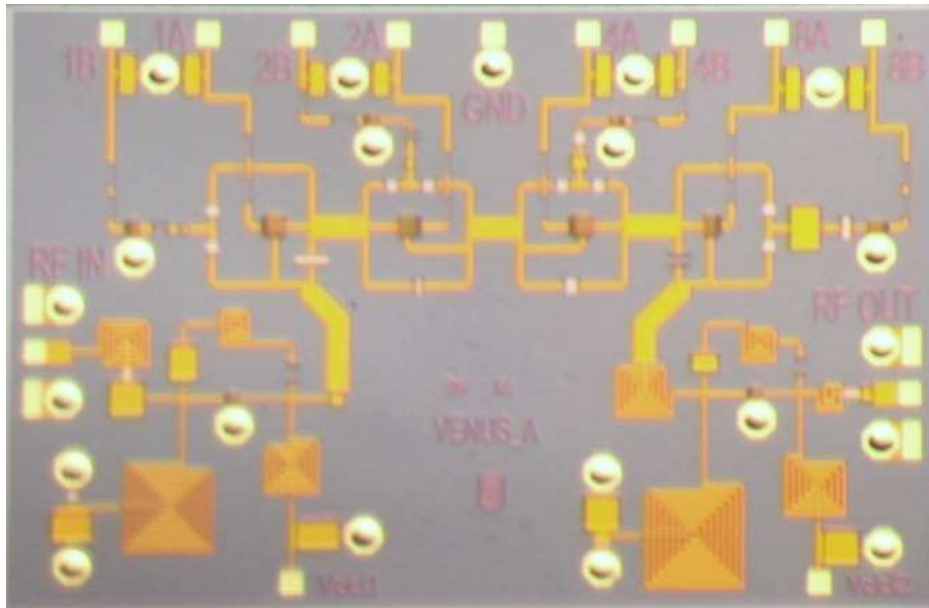


Fig. 51: Schema a blocchi del VGA 4-BIT in banda-C (VENUS\_A).

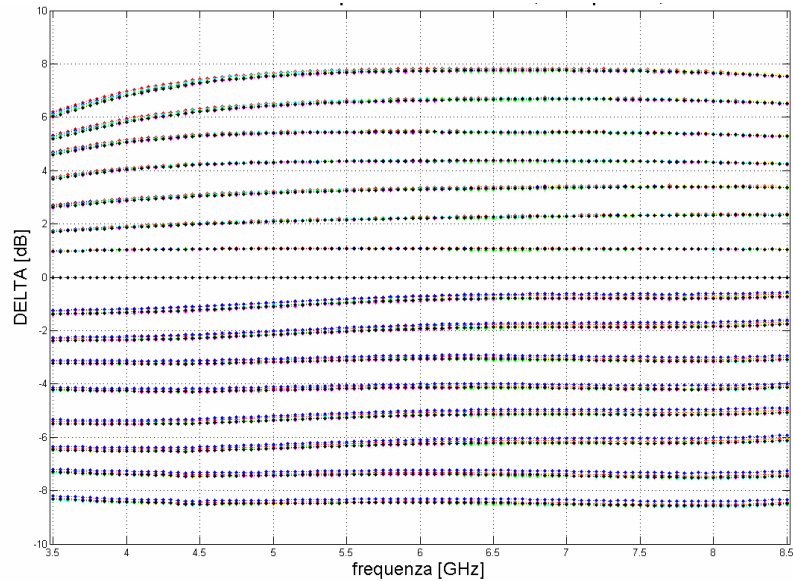
La cella da 8dB è realizzata attraverso una rete del tipo T, le altre tre celle (1, 2 e 4dB) attraverso una topologia “T-ponte” per ottenere il  $\Delta|S_{21}|$  desiderato tra i due stati. Per ottenere un  $\Delta|S_{21}|$  più costante in frequenza si è scelto di utilizzare due controlli di tensione complementari su ogni cella di attenuazione. Il numero di controlli è perciò 8. L’ordine delle celle rispetta il valore crescente di attenuazione. Gli amplificatori utilizzano una retroazione RC parallelo/parallelo tra l’uscita e l’ingresso del FET per ottenere sulla banda di frequenze pari a un’ottava un buon adattamento, un  $|S_{21}|$  maggiormente piatto e una migliore stabilità dell’amplificatore. Il gate è collegato staticamente a massa,

quindi polarizzato a  $V_{GG}=0V$ , per minimizzare il numero di tensioni controllo. In questo caso è necessaria solo la tensione di drain  $V_{DD}$ , regolabile tra 1.0 e 3.0V, a seconda del guadagno richiesto nello stato di riferimento con il conseguente aumento di corrente di polarizzazione necessaria. La prossima Fig. 52 mostra la fotografia a microscopio del monolitico, la dimensione è 3.0 x 2.0 mm<sup>2</sup>.



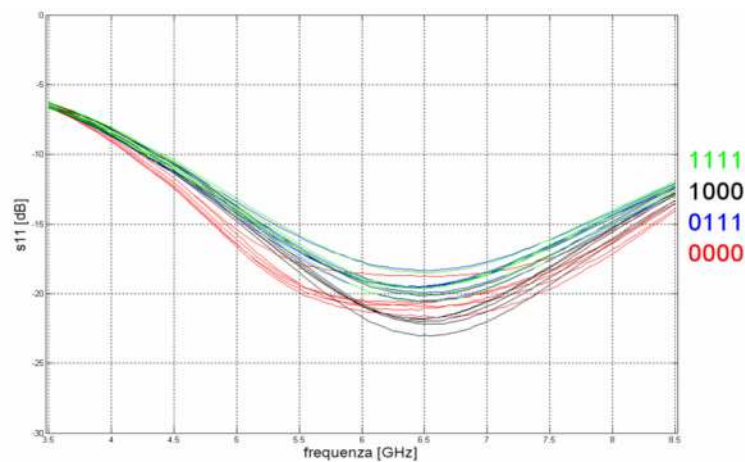
**Fig. 52: Fotografia al microscopio del VGA 4-BIT in banda-C (VENUS\_A).**

La prossima Fig. 53 mostra l'attenuazione differenziale,  $\Delta|S_{21}|$ , in funzione della frequenza per 3 diversi valori di tensioni di drain;  $V_{DD}$  1.0, 1.5 e 2.0V. Lo stato preso come riferimento è quello intermedio, ovvero 8dB. In questo caso ci aspettiamo che il *range* dinamico vada da +8dB a -7dB implementando così una attenuazione differenziale massima di 15dB. L'attenuazione misurata nella banda di progetto è molto simile all'andamento atteso dalle teoria. I passi sono ben equispaziati mostrando la risoluzione di 1dB sull'intera banda di progetto. L'attenuazione differenziale risulta insensibile alle variazioni della tensione di drain giacché, per ogni passo di attenuazione, le tre curve (corrispondente a  $V_{DD}$  1.0, 1.5 e 2.0V) sono praticamente sovrapposte.



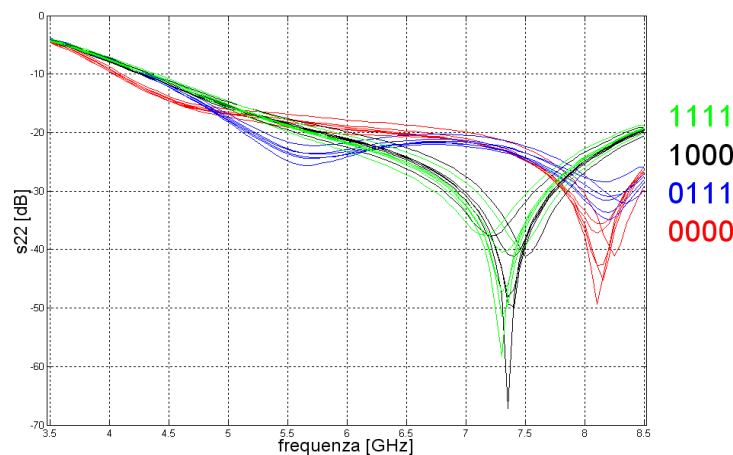
**Fig. 53: Attenuazione differenziale misurata,  $\Delta|S_{21}|$ , in funzione della frequenza per 3 diversi valori di tensioni del VGA 4-BIT in banda-C (VENUS\_A).**

La prossima Fig. 54 mostra l'adattamento alla sezione di ingresso dell'intero sottosistema, per 6 sample diversi dello stesso circuito e in 4 diverse condizioni di attenuazione: 0, 7, 8 e 15dB. La tensione di polarizzazione di drain relativa a questo grafico è quella nominale pari a 2.0V. Sull'intera banda C l'adattamento è praticamente sempre migliore di 10dB. Nella banda di effettivo utilizzo, 5.5-7.0GHz corrispondente a una gamma di frequenza di notevole interesse radioastronomico, l'adattamento è migliore di 15dB.



**Fig. 54: Adattamento di ingresso misurato,  $|S_{11}|$ , in funzione della frequenza per 3 diversi valori di tensioni del VGA 4-BIT in banda-C (VENUS\_A).**

La seguente Fig. 55 mostra l'adattamento alla sezione di uscita dell'intero sottosistema, per 6 sample diversi dello stesso circuito e in 4 diverse condizioni di attenuazione: 0, 7, 8 e 15dB. La tensione di polarizzazione di drain relativa a questo grafico è quella nominale pari a 2.0V. Sull'intera banda C l'adattamento è praticamente sempre migliore di 10dB. Nella banda di effettivo utilizzo, 5.5-7.0GHz corrispondente a una gamma di frequenza di notevole interesse radioastronomico, l'adattamento è migliore di 20dB.



**Fig. 55: Adattamento di uscita misurato,  $|S_{22}|$ , in funzione della frequenza per 3 diversi valori di tensioni del VGA 4-BIT in banda-C (VENUS\_A).**

#### 4.2.2. SECONDO VEICOLO DI PROVA: VGA A 6-BIT

Un amplificatore a guadagno variabile ad N-BIT viene utilizzato per sintetizzare  $2^N$  possibili valori dell'ampiezza del segnale. Le performance elettriche misurate sono in linea con quanto atteso dimostrando la validità delle scelte ingegneristiche effettuate. Alcune criticità emerse a livello di sistema, e non di funzionamento MMIC, sono state evidenziate e sono state affrontate in una seconda riprogettazione (VENUS\_B). Tali criticità riguardano:

- a) una migliore risoluzione e maggiore ampiezza di dinamica
- b) minimizzare il più possibile il numero di tensioni di controllo necessarie

- c) minimizzare ulteriormente la variazione della impedenza di ingresso e di uscita in funzione dello stato di attenuazione
- d) minore consumo di corrente DC

Il secondo run ha dunque affrontato, tentando di risolverle, le criticità precedentemente elencate.

VENUS\_B è un amplificatore a guadagno variabile a 6-BIT che implementa un range dinamico di 31.5dB attraverso 63 passi consecutivi da 0.5dB (soluzione al punto a)). Il MMIC è composto da una cascata di 6 singole celle di attenuazione ed una coppia di amplificatori, uno di ingresso e l'altro di uscita, con il ruolo di adattare il MMIC a 50Ω, recuperare le perdite degli elementi passivi e separare il blocco di sfasamento da quello di attenuazione. Fig. 56 mostra il diagramma a blocchi del chip e la sequenza delle celle.

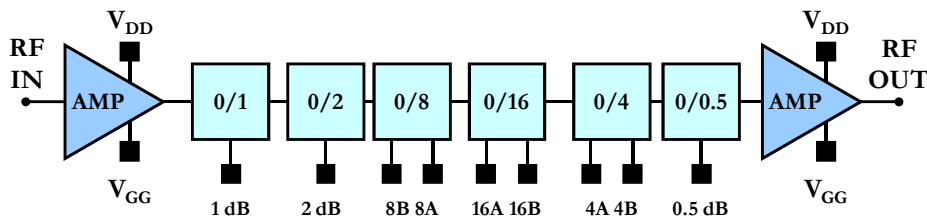


Fig. 56: Schema a blocchi del VGA 6-BIT in banda-C (VENUS\_B).

Per le 3 celle MSB (4, 8 e 16dB) sono necessari due controlli di tensione complementari mentre una solo e necessaria per le 3 celle LSB (soluzione al punto b)). Il numero di controlli è perciò 9 e non 12 come ci si sarebbe aspettato per un 6-BIT progettato seguendo le regole precedenti. Le celle da 8 e 16dB sono realizzate attraverso una rete del tipo “T”, le altre attraverso una topologia “T-ponte” per ottenere il  $\Delta|S_{21}|$  desiderato tra i due stati. La cella da 16dB è stata ottenuta ponendo in cascata due celle da 8dB, per migliorare le prestazioni in frequenza, l'adattamento e la sensibilità alle variazioni parametriche. La sequenza delle celle sul MMIC (1, 4, 16, 8, 2, 0.5dB) è stata ottimizzata per affrontare la richiesta elencata nel punto c). Il gate è polarizzato a  $V_{GG} = -0.3V$  per abbassare la potenza DC totale assorbita dal MMIC

(soluzione al punto d)). Gli altri criteri di progetto sono identici a quelli elencati per il VGA 4-BIT. La prossima Fig. 57 mostra la fotografia a microscopio del monolitico, la dimensione è  $4.0 \times 1.7 \text{ mm}^2$ .

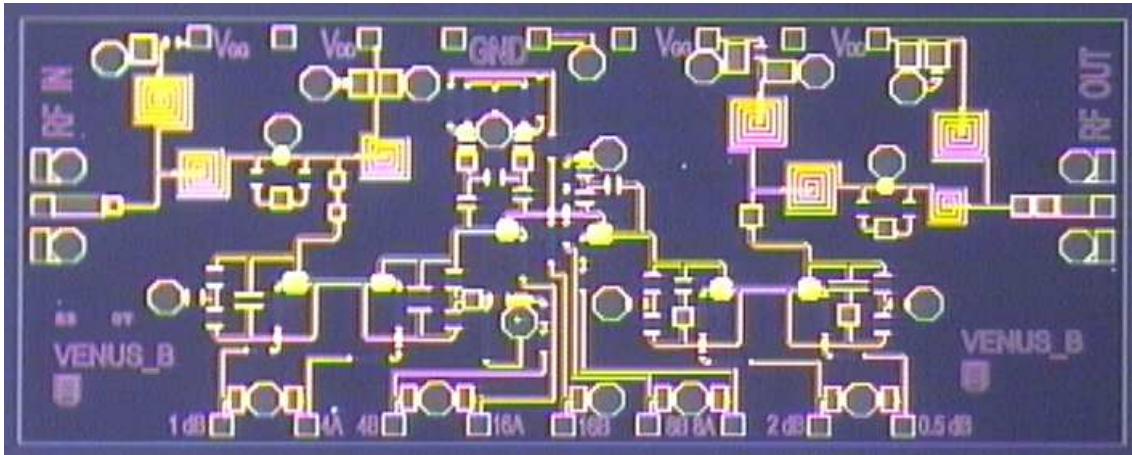


Fig. 57: Fotografia al microscopio del VGA 6-BIT in banda-C (VENUS\_B).

A titolo di esempio è riportata, in Fig. 58, l'attenuazione differenziale misurata,  $\Delta |S_{21}|$ , in funzione dello stato, a centro banda (6.0GHz), del VGA 6-BIT in banda-C (VENUS\_B).

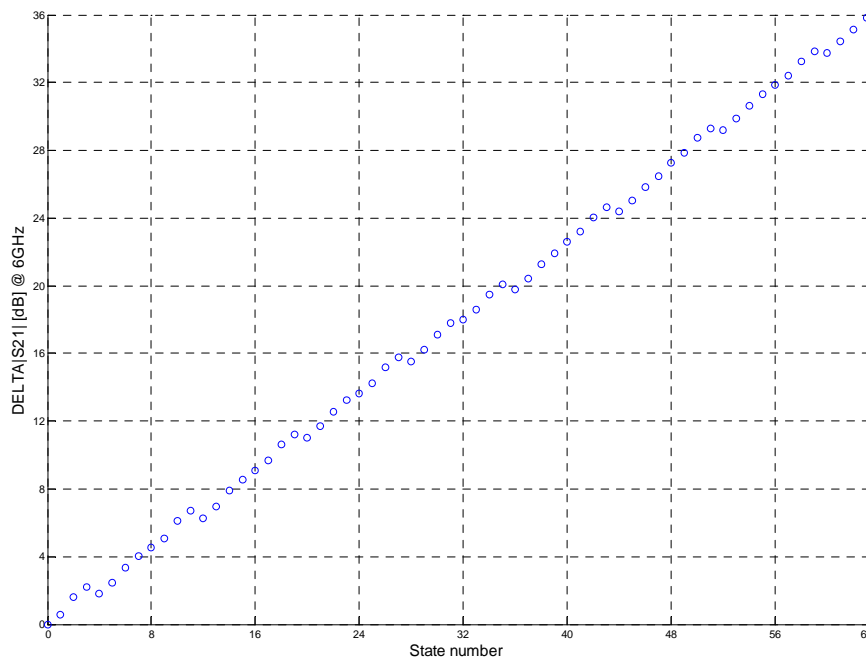
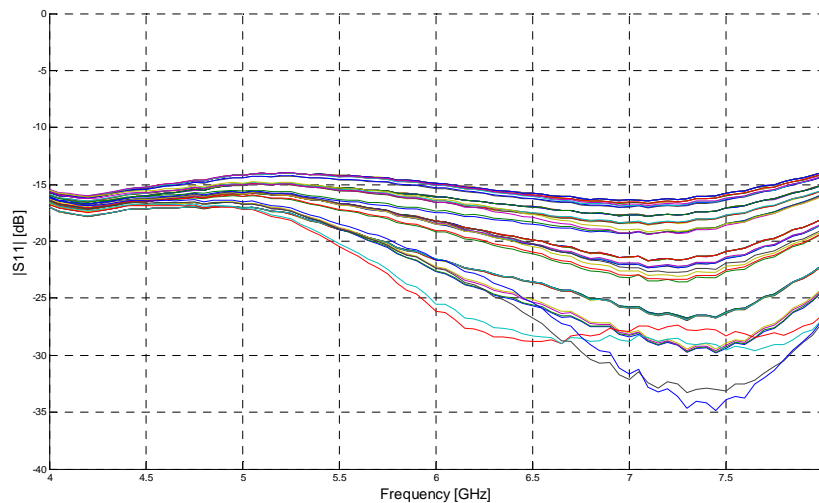


Fig. 58: Attenuazione differenziale misurata,  $\Delta |S_{21}|$ , in funzione dello stato a centro banda (6GHz) del VGA 6-BIT in banda-C (VENUS\_B)

Lo stato preso come riferimento è quello iniziale, ovvero 0dB. In questo caso ci aspettiamo che il range dinamico vada da 0dB a 31.5dB. L'attenuazione misurata, alla frequenza proposta, è molto simile all'andamento atteso dalle teoria. I passi sono abbastanza equispaziati mostrando la risoluzione di 0.5dB.

La prossima Fig. 59 mostra l'adattamento alla sezione di ingresso dell'intero sottosistema, in tutte le 63 diverse condizioni di attenuazione. Sull'intera banda C l'adattamento è praticamente sempre migliore di 15dB ed in particolare risulta meno sensibile allo stato di attenuazione prescelto (soluzione al punto c).



**Fig. 59: Adattamento di ingresso misurato,  $|S_{11}|$ , in funzione della frequenza del VGA 6-BIT in banda-C (VENUS\_B).**

La prossima Fig. 60 mostra l'adattamento alla sezione di uscita dell'intero sottosistema, in tutte le 63 diverse condizioni di attenuazione. Sull'intera banda C l'adattamento di uscita è sempre migliore di 10dB e, come per l'ingresso dello stesso MMIC, risulta meno sensibile allo stato di attenuazione prescelto (soluzione al punto c).



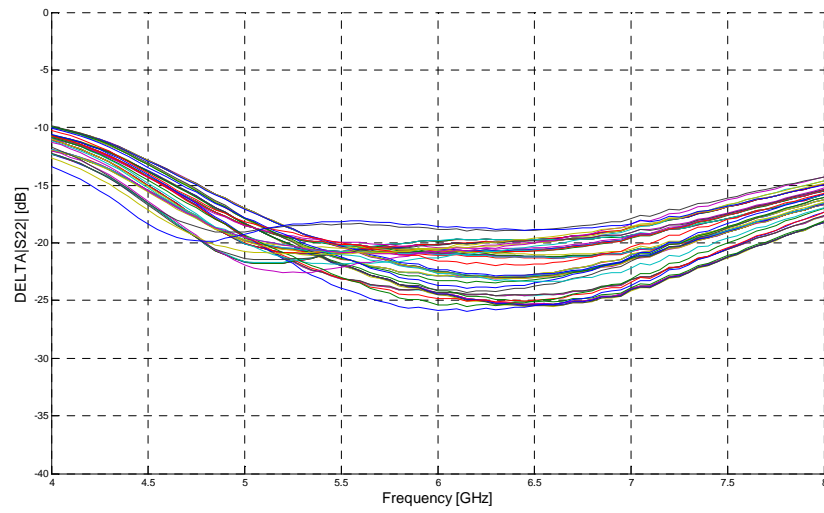


Fig. 60: Adattamento di uscita misurato,  $|S_{22}|$ , in funzione della frequenza del VGA 6-BIT in banda-C (VENUS\_B).

---

### 4.3. REFERENCE DEL CAPITOLO 4

- [4.1] I. D Robertson and S. Lucyszyn, “RFIC and MMIC design and technology,” IEE circuits, devices and systems series (The Institution of Electrical Engineers, London UK, 2001)
- [4.2] A. K Anderson and J. S. Joshi, “Generic constant phase digital attenuators,” *IEE Colloquium on Modelling, Design and Application of MMICs*, June 1994, Vol. 11, pp. 1-7
- [4.3] D. Adler and P. Maritato, “Broadband phase invariant attenuator,” *IEEE MTT-S Digest, 1988*, pp. 673 – 676.
- [4.4] O. V. Stukach, “Variable Attenuator with Low Phase Shift,” *Proc. 9th European Conf. on Wireless Technology, September 2006*, Manchester UK, pp. 241-244
- [4.5] H. Takasu and E. Yamashita, “Impedance Characterization of GaAs FET Switches,” *IEEE Trans. on MTT*, July 1992, Vol. 40, No. 7, pp. 1422-1429
- [4.6] R.C. Hansen, *Phased Array Antennas*, Wiley-Interscience, New York NY, 2002.
- [4.7] H.J. Visser, *Array and Phased Array Antenna Basics*, John Wiley & Sons Ltd, New York NY, 2005.



---

## Capitolo 5

# ***CIRCUITI MULTI-FUNZIONE AD ELEVATA INTEGRAZIONE***

**I** componenti elettronici moderni per applicazioni strategiche richiedono elevata integrazione nonché prestazioni avanzate a ogni sottosistema. E' quindi necessario avere a disposizione sistemi avanzati compatti, in grado di attuare diverse funzionalità a volte complesse. La rete formatrice di fascio di una di antenna *phased array* è un esempio rappresentativo di tale complessità sistemistica. Antenne intelligenti, *smart antennas*, possono essere composte da più di un migliaio di elementi radianti per effettuare la sagomatura e il puntamento elettronico, piuttosto che meccanico, del fascio di antenna. La compattezza di tali sistemi è quindi essenziale per realizzare strutture che risultano di pratica applicabilità.

I Core-chip sono un esempio evidente di tale tendenza. Essi integrano in un unico MMIC molte funzioni: l'amplificazione, il routing del segnale RF (scelta del modo TX o RX), l'impostazione di ampiezza e fase del segnale RF, e occasionalmente, la conversione da seriale a parallelo dei dati digitali di controllo. La complessità del "sistema antenna" è molto mitigata poiché la maggior parte delle funzioni analogiche vengono incaricate ad un unico MMIC, risparmiando così superficie e migliorando la resa della produzione del modulo. Inoltre, la scelta di integrare su unico monolitico un numero consistente delle funzionalità del modulo T/R, riduce i problemi di routing e assemblaggio e migliora la ripetitività del sistema. D'altro canto, la riduzione della complessità al livello di sistema è ottenuta a scapito



---

dell'aumento della complessità a livello MMIC perché la maggior parte delle istanze di cui sopra sono scaricate sul MMIC *designer*.

Questo capitolo affronta il tema della progettazione di circuiti multi-funzione ad elevata integrazione cercando di fornire una successione logica di passi di progettazione utili per l'integrazione delle diverse funzionalità all'interno dello stesso sistema. Nella prima parte del capitolo si riassumeranno i passi per lo studio di fattibilità e realizzazione di un Core-chip MMIC in banda X. Lo scopo è realizzare un sistema a 3 porte RF ad architettura separata, usato sia per la trasmissione sia per la ricezione, contenente diverse funzionalità: controllo dell'ampiezza del segnale, amplificazione, scelta del modo T/R, controllo della fase del segnale e conversione seriale/parallelo dei dati di comando. Verrà mostrata la criticità insita nel processo di integrazione dei vari sottosistemi a causa della ridotta superficie a disposizione e dal rilevante numero di sottosistemi da integrare sul singolo monolitico. Data la complessità dell'integrazione analogica è stato previsto un progetto intermedio di due chip multifunzionali. Questi due chip multifunzionali sono serviti a testare le soluzioni progettuali proposte e le tecniche di integrazione investigate. I risultati ottenuti dai campioni misurati hanno dato un ottimo riscontro con le simulazioni confermando la validità dell'approccio impiegato. Una possibile applicazione che beneficerà delle attività di ricerca descritte in questo capitolo è la tecnica SAR descritta in Sezione 1.2, e più in particolare il Progetto COSMO-SkyMed (Sezione 1.2.1).

## 5.1. INVESTIGAZIONE DELL'ARCHITETTURA DEL CORE CHIP

Tra le architetture possibili, sia presenti in letteratura scientifica sia utilizzate per prodotti commerciali, si è preferito scegliere l'Architettura Separata visibile in Fig. 61. Tale tecnica permette di controllare ciascun modulo tramite un flusso seriale di dati, minimizza il numero di switch necessari per il funzionamento e consente di utilizzare gli attenuatori e sfasatori in maniera bidirezionale.

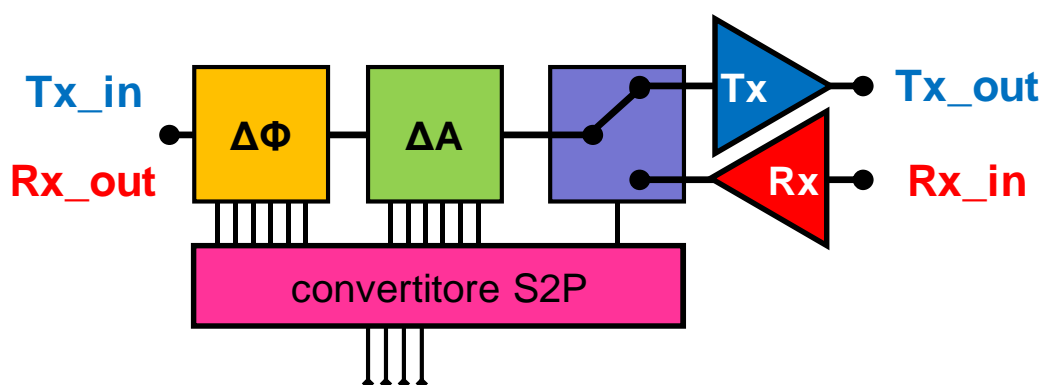


Fig. 61: Schema di principio dell'Architettura Separata.

L'architettura separata si compone delle seguenti funzionalità:

Attenuatore variabile bidirezionale

Sfasatore variabile bidirezionale

Switch T/R

Sezioni di buffer in trasmissione e ricezione

Convertitore Serie/Parallelo

Vista la necessaria bi-direzionalità dell'attenuatore e dello sfasatore, e quindi la necessità di realizzarli con schemi "passivi", diventa critico l'isolamento delle variazioni della fase dalla variazione dell'ampiezza e vice versa. Si manifestano, infatti, delle variazioni di ampiezza e di fase parassite dovute alla non idealità dell'attenuatore e dello sfasatore. Il problema dell'attenuazione a commutazione a fase



costante è stato investigato nella Sezione 4.1 (ATTENUATORE COMPENSATO) proponendo anche una possibile soluzione circuitale.

## 5.2. DIMENSIONAMENTO DEI SOTTOSISTEMI DEL CORE CHIP

Partendo dai requisiti di modulo e da quanto riportato nei paragrafi precedenti, si possono estrarre le caratteristiche minime a livello di Core-chip. Tali caratteristiche sono riassunte nella Tabella 9.

**Tabella 9: Requisiti Core-chip.**

Parametro	Valore	Unità	Note
Frequenza operativa	9.6	GHz	
Banda operativa	250	MHz	
Adattamento in ingresso / uscita	>10	dB	Qualsiasi sia la condizione sulle altre porte.
Dinamica di attenuazione	31.5	dB	
Numero di BIT necessario per il controllo di ampiezza	6	BIT	Step=0.5 dB
Phase setting range	360	° (deg)	
Numero di BIT necessario per il controllo di fase	6	BIT	Step=5.625°
Guadagno di inserzione @ min attenuazione e min fase da porta RX verso porta TX	> 8	dB	Su tutto l'intervallo di temperatura
Potenza di uscita @ 1 dBcp a min attenuazione	10	dBm	Min
Potenza consumata	< 850	mW	Max

A corollario e completamento della stessa tabella vengono riportate alcune considerazioni sulla funzionalità.

**Dinamica di attenuazione e di fase:** è effettuata con un controllo a 6-BIT per ogni funzionalità. È stato controllato, attraverso opportune simulazioni, che la parola a 6-BIT rappresenta un compromesso ottimale tra accuratezza ed interpretazione del BIT meno significativo.

**Livelli logici di interfaccia:** Questi devono essere compatibili con la tecnologia CMOS (0, 5V).

**Flusso dati:** Il flusso dati sarà di tipo seriale, trasformato in parallelo da una interfaccia di traslazione seriale/parallelo con opportuno segnale di abilitazione attraverso il quale vengono trasferite ai blocchi di attenuazione e fase le parole corrispondenti.

Per completezza, sono descritti di seguito i tutti i diversi blocchi funzionali analogici costituenti il Core-chip dove vengono riportati sinteticamente alcune considerazioni progettuali per ogni funzionalità. Nella prossima sezione 5.4, invece, saranno analizzati in maggiori dettaglio solo i sottosistemi di cui ho curato la fase progettuale.

### **Funzioni di controllo dell'Ampiezza**

Quasi tutte le topologie maggiormente utilizzate permettono un funzionamento a banda larga. In generale strutture più compatte, semplici e con meno FET, oltre ad occupare un'area minore hanno meno parassiti, e quindi una risposta maggiormente piatta su un intervallo di frequenze più esteso. Inoltre un minor numero di FET determina tempi di commutazione ridotti. Per questo le topologie che costituiscono le migliori candidate per questo progetto sono quelle che derivano dalle configurazioni a "T" ed a "II".

### **Funzioni di controllo della Fase**

Date le frequenze di progetto soltanto le strutture di tipo Hi-pass Low-pass e quella All-pass, possono essere realizzati utilizzando solo elementi concentrati e pertanto sono quelle da tenersi in considerazione per questo progetto. Nell'ottica di minimizzare l'occupazione di area le strutture a commutazione di circuito sono le più indicate riuscendo a coniugare i vantaggi di compattezza ed ampiezza di banda.

### **Switch T/R**

Sono state prese in considerazione configurazioni di switch sia di tipo "Serie" che "Parallelo". Una soluzione possibile (poi impiegata nel Core-chip) prevede l'utilizzo sia di un FET che di uno parallelo per massimizzare l'isolamento tra i rami dello switch.



## Amplificazione dei Segnali

A bordo del Core-chip dovranno essere presenti almeno due stadi di amplificazione: uno dovrà predisporre il segnale per l'HPA nella modalità di trasmissione, l'altro dovrà essere in grado di ricevere il segnale dall'LNA nella modalità di ricezione. L'HPA dovrà avere 1dBcp intorno 10dBm, mentre all'amplificatore RX non è richiesta una cifra di rumore particolarmente bassa essendo preceduto, nel modulo, da un vero e proprio LNA.

## Controllo digitale su GaAs

E' stata effettuata l'analisi dello stato dell'arte delle sezioni di controllo digitale su GaAs. Tale analisi consente di identificare come soluzione preferita per il convertitore seriale/parallelo di un Core-chip una architettura tradizionale basata su registri a scorrimento (*shift register*) convenzionali implementati mediante flip-flop D (Fig. 62) o master-slave, e una logica E/D di tipo DCFL oppure SBFL. In entrambi i casi il processo tecnologico di elezione è di tipo p-HEMT piuttosto che MESFET, non solo in considerazione della parte analogica del sistema, ma anche dell'aumento del margine di rumore che tale scelta consente. Lo studio completo e la progettazione a livello di dettaglio del sottosistema di conversione seriale/parallelo dei dati è stata svolta dal Dipartimento di Ingegneria Elettronica del Politecnico di Torino.

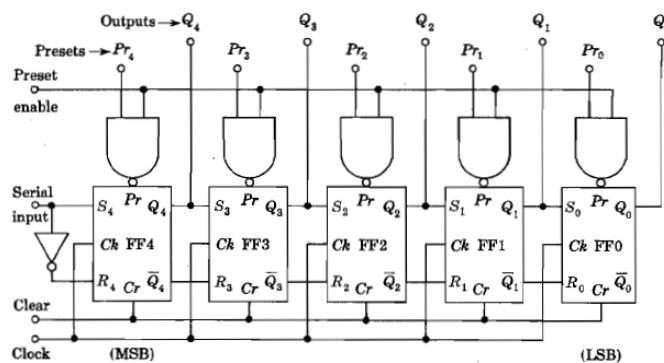


Fig. 62: Schema a blocchi di un shift-register a 5-BIT (Texas Instruments).

### 5.3. FLUSSO PROGETTUALE PROPOSTO PER IL CORE CHIP

Data la complessità insita nel partizionamento e nell'integrazione delle singole funzionalità è stato investigato e proposto un flusso di progetto, schematicamente raffigurato in Fig. 63.

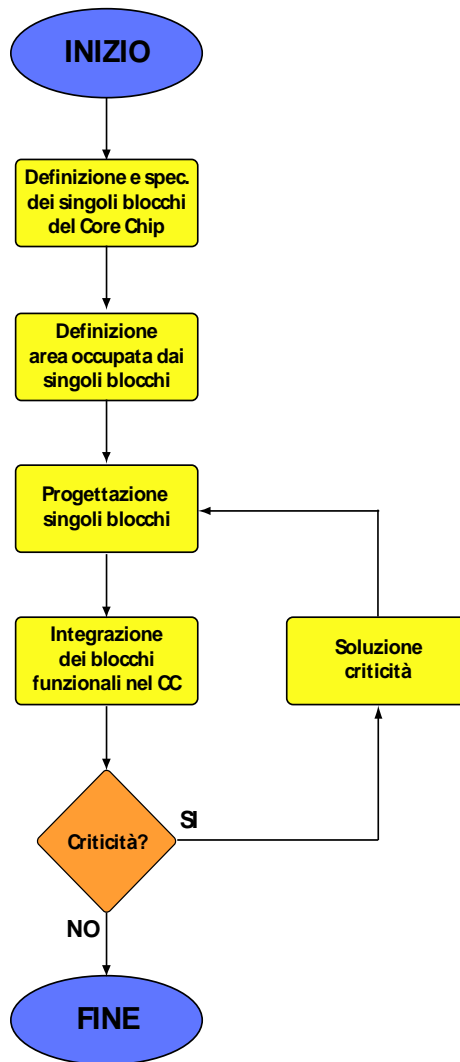


Fig. 63: Diagramma di flusso dell'attività di progettazione del Core-chip

Una volta identificati i sei singoli blocchi funzionali e le loro specifiche questi sono stati posizionati all'interno dell'area del chip da realizzare e per ciascuno di essi si è definita un'area di ingombro di massima da rispettare durante l'attività di progettazione.

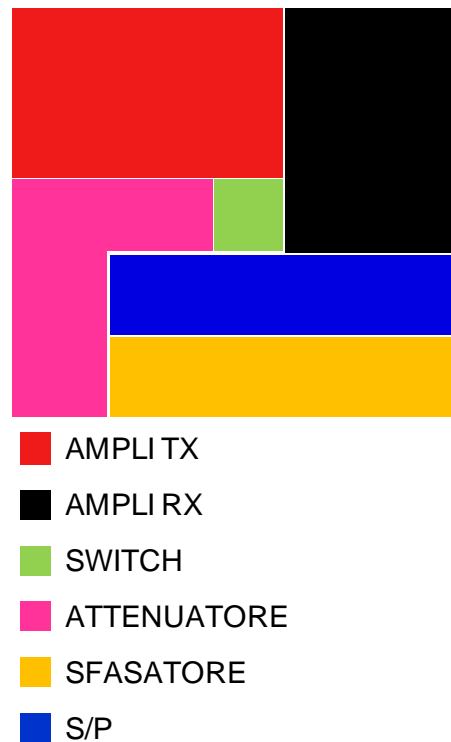


Fig. 64: Partizionamento delle 6 funzionalità all'interno del Core-chip

Le celle di attenuazione e di sfasamento si sviluppano attorno al convertitore seriale/parallelo fino a raggiungere lo switch SPDT e quindi gli amplificatori in trasmissione e ricezione che sono posizionati nell'area superiore del chip.

La fase di integrazione dei singoli blocchi ha permesso di evidenziare le criticità topologiche (punti di prossimità tra blocchi diversi) e di funzionamento (sensibilità del comportamento di alcuni blocchi alla presenza dei blocchi adiacenti). Tali criticità hanno richiesto la necessità di utilizzare la simulazione elettromagnetica per valutarne l'entità e, a volte, sono state effettuate successive riprogettazioni dei blocchi più critici e più sensibili alla presenza dei blocchi adiacenti.

Analizzando il flusso progettuale proposto in Fig. 63 è facile intuire il ruolo centrale che ha avuto la fase di integrazione dei singoli blocchi funzionali. Anche la definizione della sequenza ottima delle celle di attenuazione e sfasamento è stata particolarmente accurata. Infatti, come già accennato l'ordine selezionato per le celle di sfasamento e attenuazione influisce pesantemente sull'adattamento di ingresso

e di uscita della cascata nonché sulle sue prestazioni globali in termini di esattezza del passo implementato.

Gli obiettivi nella ricerca della sequenza ottima sono stati:

Minimizzare attenuazioni e sfasamenti parassiti.

Avere una occupazione di area complessiva compatibile con lo spazio assegnato

Al termine delle prove effettuate, la sequenza ottima individuata è stata la seguente:

**Tabella 10: Sequenza ottima delle celle di attenuazione e sfasamento.**

5°	11°	22°	45°	90°	180°	0.5dB	1dB	2dB	4dB	8dB	16dB
----	-----	-----	-----	-----	------	-------	-----	-----	-----	-----	------

Particolare cura nell'opera di disposizione delle celle, in modo tale che le interconnessioni avessero lunghezza minima, introducendo in tal modo una attenuazione ed uno sfasamento parassita trascurabile.

## 5.4. ALCUNI SOTTOSISTEMI DEL CORE CHIP

In questa sezione sono riportati, in maggiore dettaglio le scelte ingegneristiche, i risultati ottenuti ed il relativo posizionamento all'interno del Core-chip dei singoli sottosistemi investigati con maggiore profondità nel contesto dell'attività di ricerca svolta. Essi sono l'attenuatore (CONTROLLO DELL'AMPIEZZA, Sezione 5.4.1), lo switch (SCELTA DEL MODO T/R, Sezione 5.4.2) e la coppia di amplificatori TX e RX (AMPLIFICAZIONE, Sezione 5.4.3).

### 5.4.1. CONTROLLO DELL'AMPIEZZA

Il blocco che esegue la funzione di controllo dell'ampiezza del segnale è l'attenuatore. Esso è composto da una cascata di N singoli attenuatori digitali. Quest'ultimi sono reti 2-porte progettate per mostrare in ingresso ed in uscita  $50\Omega$ , e per fornire una differenza fissa, espressa in dB, tra la potenza disponibile in uscita nei suoi due stati (riferimento e attenuazione), possibilmente introducendo uno sfasamento indesiderato il più esiguo possibile. Nella seguente Tabella 11 le specifiche che sono state proposte e seguite in fase di progettazione per l'attenuatore.

**Tabella 11: Specifiche di progetto per l'attenuatore**

Parametro	Valore	Unità
Frequenza operativa	9.6	[GHz]
Banda operativa	250	[MHz]
Range dinamico	31.5	[dB]
Risoluzione	0.5	[dB]
MSB	16.0	[dB]
Numero di BIT	6	
Impedenza I/O di riferimento	50	[ $\Omega$ ]
Tensioni di controllo	0/-5	[V]
Fase assoluta	Lineare con la frequenza	
Incertezza su $ S_{21} $	$\pm 0.3$	[dB]
Insertion loss @ min. att.	7.0	[dB]
Max sfasamento inter-stato	10	[ $^\circ$ ]

Per una trattazione completa sulla progettazione delle singole celle attenuatrici si rimanda alla nella precedente sezione 4.1 (ATTENUATORE COMPENSATO). Di seguito saranno mostrati solo i dati relativi alla cascata delle 6 celle di attenuazione (ATTENUATORE 6-BIT).

La seguente Tabella 12 mostra i valori delle resistenze da sintetizzare per ottenere l'attenuazione differenziale desiderata.

**Tabella 12: Valore delle resistenze in funzione dell'attenuazione differenziale desiderata di un attenuatore digitale a T, T-ponte o  $\Pi$**

$\Delta  S_{21} $	T-ponte		T		$\Pi$	
(dB)	$R_1$	$R_2$	$R_1$	$R_2$	$R_1$	$R_2$
0.5	7	337	3	361	7	725
1	12	217	5	240	10	484
2	20	126	8	147	17	302
4	39	64	14	82	30	178
8	91	27	24	41	62	105
16	304	8	38	14	173	66

Le celle evidenziate mostrano la scelta che è stata compiuta in fase di realizzazione della singola cella di attenuazione. In genere è stato scelto il criterio di utilizzare resistenze effettivamente realizzabili che avessero un rapporto d'aspetto (larghezza su lunghezza) tra le scelte possibili il più vicino all'unità. Per di più bisogna notare che la configurazione  $\Pi$  per sua natura necessita della presenza di tre FET invece che due.

Come è stato chiarificato in maggiore dettaglio nella precedente sezione 4.1 (ATTENUATORE COMPENSATO) è stato inserito un condensatore nel ramo shunt. Il valore del condensatore viene determinato per minimizzare, nella banda operativa, lo sfasamento parassita indesiderato. Il suo valore è circa direttamente proporzionale all'attenuazione espressa in dB.

Lo spazio a disposizione dell'attenuatore 6-BIT è risultato essere pari a 2.0 mm<sup>2</sup>. Una significativa criticità risiede nel fatto che la superficie a disposizione non è rettangolare bensì a forma di 'L'. Ciò ha

portato a dovere attentamente considerare la posizione dei punti I/O a RF di ogni singola cella per minimizzare il numero di attraversamenti DC-RF e la lunghezza delle connessioni tra ogni cella e quelle adiacenti. Percorrendo l'attenuatore dallo sfasatore verso lo switch SPDT si osserva che: la cella da 0.5dB ha l'ingresso a destra e l'uscita in alto, le celle da 1 e 2dB hanno l'ingresso in basso e l'uscita in alto, la cella a 4dB ha l'ingresso in basso e l'uscita a destra e infine le celle da 8 e 16dB hanno l'ingresso a sinistra e l'uscita a destra. Ciò si vede dal "Pop-up" del layout in Fig. 65.

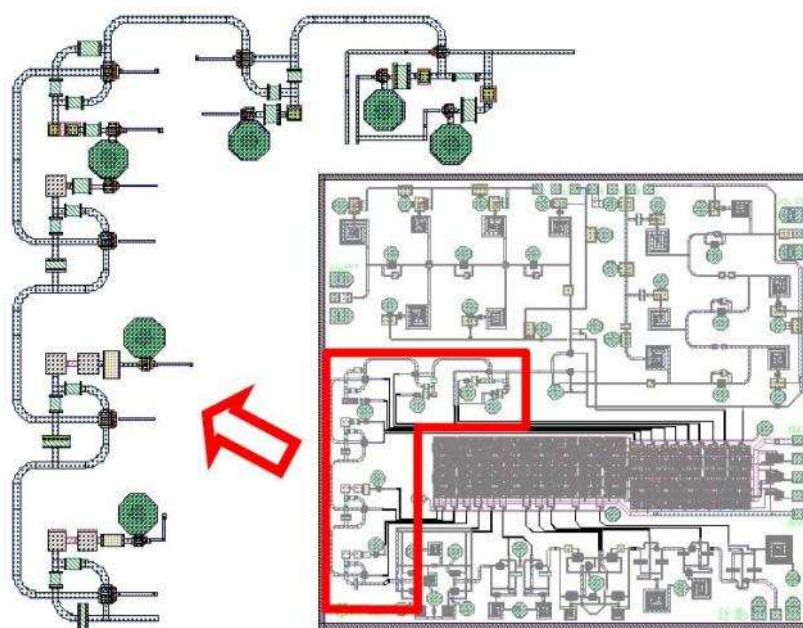


Fig. 65: "Pop-up" dell'attenuatore 6 BIT

Di seguito sono mostrate le prestazioni RF dell'attenuatore 6-BIT. Poiché esso è bidirezionale non esiste una porta univocamente definibile come ingresso ed una definibile come uscita. Nella trattazione seguente la porta 1 è quella collegata allo sfasatore mentre la porta 2 quella collegata allo switch SPDT.

La prossima figura mostra l'andamento del  $|S_{21}|$ , espresso in dB, dell'attenuatore 6-BIT in tutti i suoi  $2^6=64$  stati.

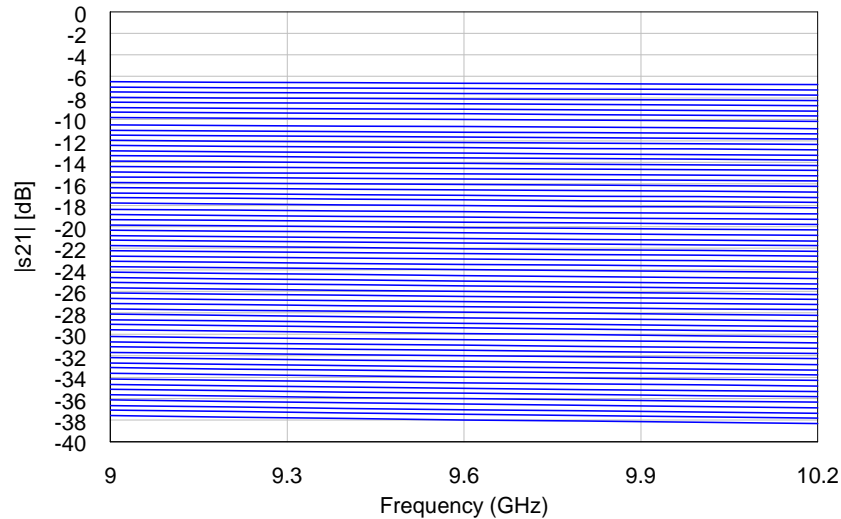


Fig. 66: Guadagno di inserzione dell'attenuatore 6-BIT in tutti i 64 stati.

Dalla Fig. 66 si evince un buon comportamento dell'attenuatore 6-BIT sia in termini di rispetto della risoluzione (0.5dB) sia in termini di *range* dinamico (31.5dB). L'andamento differenziale risulta omogeneo su tutta la banda di progetto e non risultano apparire né *crossing* tra due stati né valori di attenuazione non coperti da alcun stato. La perdita di inserzione nello stato di minima attenuazione è circa 6.5dB su tutta la banda. Il *ripple* su  $|S_{21}|$  del singolo stato su tutta la banda è inferiore a 0.3dB. La prossima figura mostra l'andamento del  $|S_{11}|$  [dB] dell'attenuatore 6 BIT in tutti i suoi  $2^6=64$  stati.

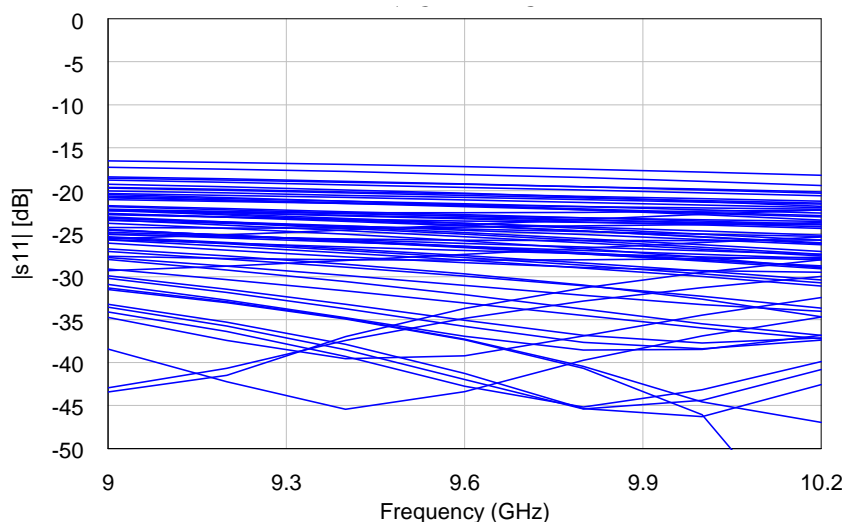
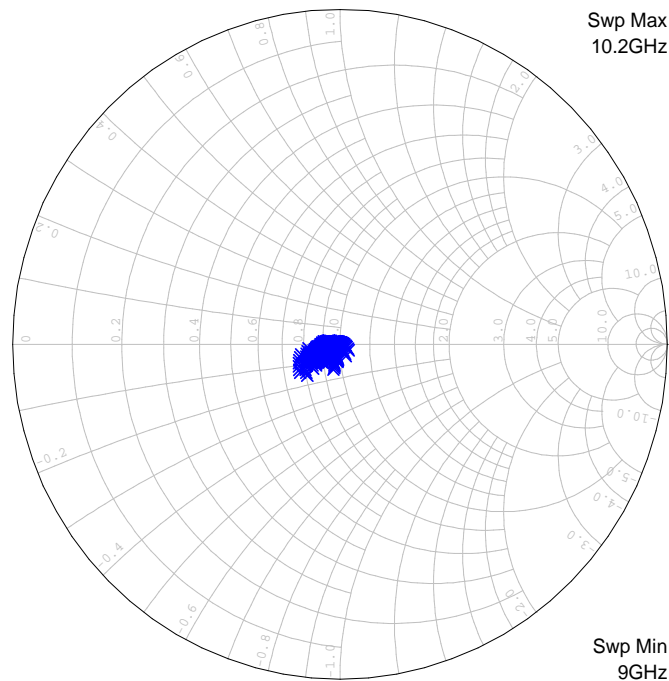


Fig. 67: Adattamento alla porta 1 dell'attenuatore 6-BIT in tutti i 64 stati.



Dalla Fig. 67 si evince un buon comportamento dell'attenuatore 6-BIT in termini di adattamento alla porta 1 sempre migliore di 16.5dB per tutti gli stati. La prossima figura mostra  $S_{11}$  su carta di Smith.



**Fig. 68:  $S_{11}$  su carta di Smith dell'attenuatore 6 BIT in tutti i 64 stati.**

Dalla Fig. 68 si evince un comportamento molto omogeneo dell'attenuatore 6-BIT in termini di  $S_{11}$  per tutti gli stati. Questa condizione era già stata messa in evidenza nel paragrafo precedente per ottenere anche il buon funzionamento dello sfasatore che è collegato a questa porta.

La prossima figura mostra l'andamento del  $|S_{22}|$  [dB] dell'attenuatore 6 BIT in tutti i suoi  $2^6=64$  stati.

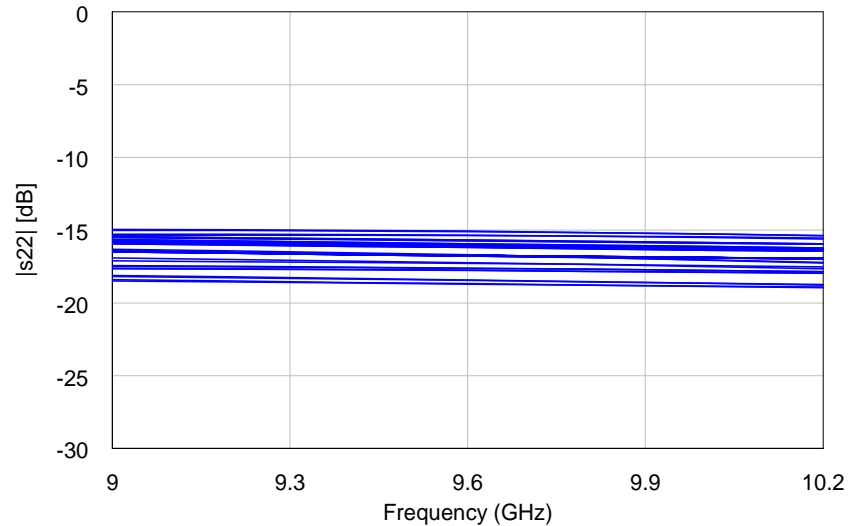


Fig. 69: Adattamento alla porta 2 dell'attenuatore 6-BIT in tutti i 64 stati.

Dalla Fig. 69 si evince un adeguato comportamento dell'attenuatore 6-BIT in termini di rispetto di adattamento alla porta 2 sempre migliore di 15dB per tutti gli stati. La prossima figura mostra  $S_{22}$  su carta di Smith.

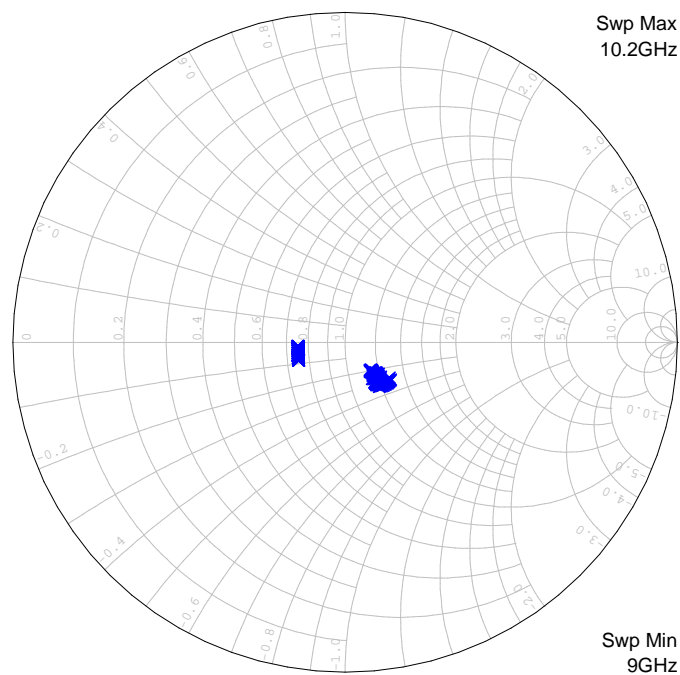


Fig. 70:  $S_{22}$  su carta di Smith dell'attenuatore 6 BIT in tutti i 64 stati.

Dalla Fig. 70 si evince un comportamento meno omogeneo dell'attenuatore 6 BIT in termini di  $S_{22}$  per tutti gli stati rispetto al comportamento di  $S_{11}$ . Sono chiaramente visibili le due zone dove la cella a

16dB è nello stato di riferimento (cluster di sinistra) e nello stato attenuante (cluster di destra). Poiché lo switch SPDT è collegato a questa porta l'effetto diventa meno critico che nel caso dello sfasatore. La prossima figura mostra l'andamento della fase di  $S_{21}$  [deg] dell'attenuatore 6-BIT in tutti i suoi  $2^6=64$  stati.

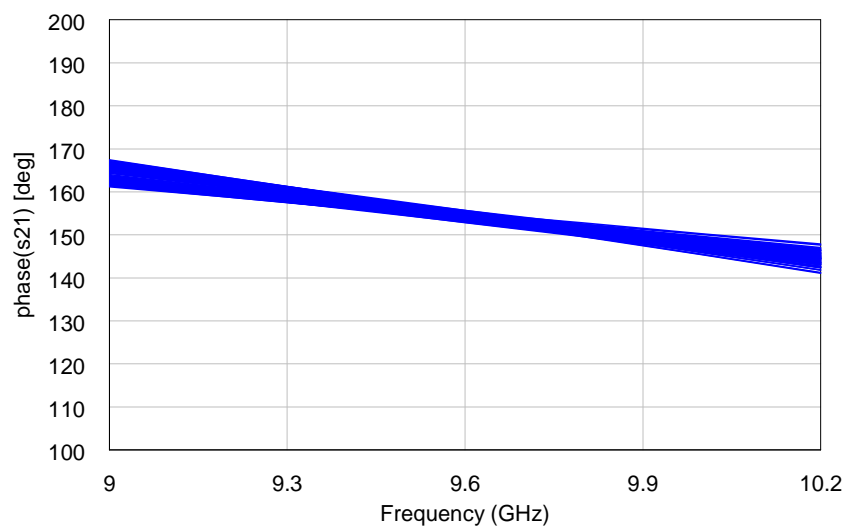


Fig. 71: Sfasamento di inserzione dell'attenuatore 6 BIT in tutti i 64 stati.

Dalla Fig. 71 si evince un buon comportamento dell'attenuatore 6-BIT in termini di sfasamento indesiderato inter-stato per tutti gli stati. Nel caso peggiore vale  $8^\circ$  su tutta la banda.

#### 5.4.2. SCELTA DEL MODO T/R

Uno switch del tipo SPDT viene inserito per scegliere il modo di funzionamento TX o RX. Un buon switch, oltre a presentare basse perdite lungo il percorso abilitato deve anche mostrare un isolamento adeguato lungo il percorso che si è deciso di escludere. Inoltre è molto importante che venga mantenuto un buon adattamento sulle due porte abilitate qualsiasi sia il carico sulla terza porta e che venga garantito l'isolamento tra la porta TX e quella RX. Nella seguente Tabella 13 le specifiche che sono state seguite in fase di progettazione per lo switch SPDT. La scelta della topologia utilizzata è dettata principalmente dal vincolo di produrre un buon isolamento tra la porta TX e quella RX e rendere

l'adattamento alle porte indipendente dallo stato dello switch in modo da caricare in maniera sempre uniforme la coppia attenuatore/sfasatore e i due amplificatori. Le condizioni appena esposte hanno condotto alla scelta di una architettura SPDT con FET serie e FET shunt come mostrato nella seguente Fig. 72. Lo switch è realizzato attraverso due rami simili che mostrano un'alta/bassa impedenza a seconda del percorso selezionato.

**Tabella 13: Specifiche di progetto per l'attenuatore**

Parametro	Valore	Unità
Frequenza operativa	9.6	[GHz]
Banda operativa	400	[MHz]
Insertion loss del ramo passante	1.5	[dB]
Insertion loss del ramo isolato	20	[dB]
Isolamento tra le porte TX e RX	23	[dB]
Impedenza I/O di riferimento	50	[ $\Omega$ ]
Adattamento alle porte (all states)	20	[dB]
Tensioni di controllo	0 / -5	[V]
Fase assoluta	Lineare con la frequenza	

La geometria del FET serie deve essere accuratamente selezionata: FET grandi garantiscono basse perdite di inserzione nello stato passante ma cattivo isolamento nello stato opposto. Viceversa per i FET aventi una piccola geometria di gate. La scelta della dimensione del FET serie scaturisce da un compromesso tra questi due vincoli contrastanti. La dimensione del FET shunt è invece selezionata effettuando un compromesso tra la necessità di ottenere un elevato isolamento nel percorso non selezionato ed un opportuno adattamento alla porta a cui il FET è collegato.

La configurazione circuitale implementata è la 'serie-shunt' come mostrato nella seguente Fig. 72. Quando la tensione di controllo  $V$  è alta il FET serie tra le porte 1 e 2 e il FET in parallelo alla porta 3 mostrano una bassa impedenza tra drain e source. Essendo  $V'$  il complementare di  $V$  allora il FET serie tra le porte 1 e 3 e il FET in parallelo alla porta 2 mostrano una alta impedenza tra drain e source. In questo modo è abilitato il percorso tra le porte 1 e 2 mentre tra le porte 1 e 3 e le porte 3 e 2 è presente

un percorso ad alta impedenza. I FET shunt in parallelo alle porte 2 e 3 servono per migliorare appunto l'isolamento tra le porte non selezionate. Inoltre la loro geometria può essere fissata per mostrare una impedenza vicina ai  $50\Omega$  alla porta disabilitata. Quattro resistenze di circa  $2.5k\Omega$  ciascuna sono state inserite tra il drain ed il source di ogni FET e verso massa per realizzare la condizione di FET usato come resistenza controllata in tensione ( $V_{DS} \approx 0V$ ).

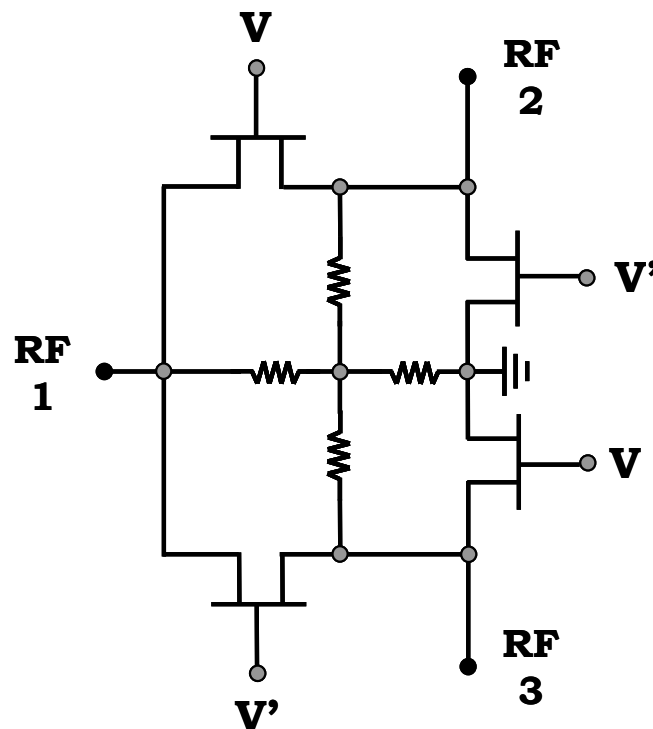
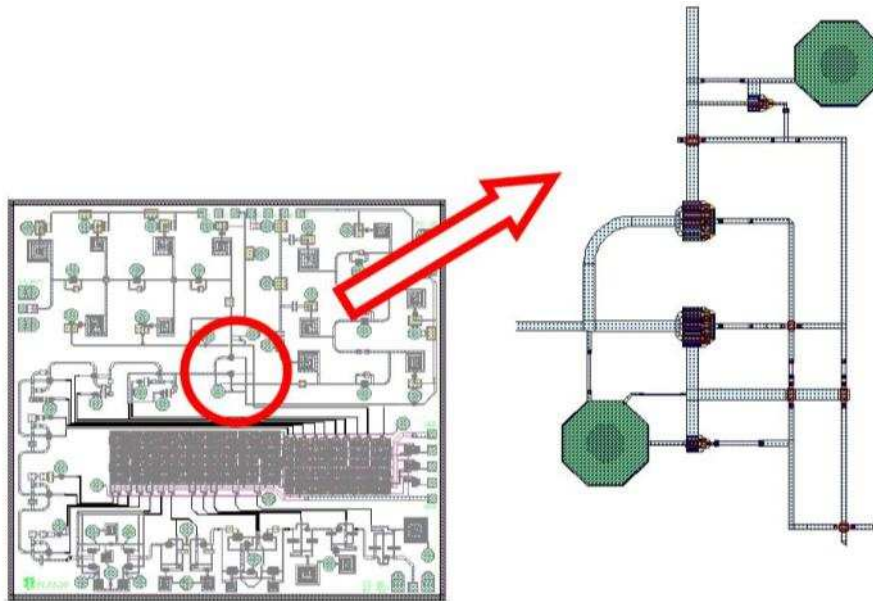


Fig. 72: Schema elettrico di principio di un SPDT.

Lo spazio a disposizione dello switch SPDT è risultato essere pari a  $0.5\text{ mm}^2$ . La criticità risiede nel fatto che una porta deve essere collegata all'attenuatore, che è posizionato sul lato sinistro ed è comune ai percorsi TX/RX, mentre le altre due porte ai punti di accesso degli ampli TX e RX, rispettivamente in alto e a destra. La struttura risulta quindi essere asimmetrica dal punto di vista geometrico essendo il percorso TX da sinistra in alto mentre il percorso RX da destra a sinistra. Ciò ha portato a dovere attentamente considerare la posizione dei quattro FET per minimizzare il numero di attraversamenti DC-RF e la lunghezza delle connessioni tra lo switch SPDT e i blocchi adiacenti. Inoltre,

per poter effettuare lo “spegnimento” dell’amplificatore inutilizzato, come verrà descritto nel paragrafo 5.4.3 (AMPLIFICAZIONE) è necessario ribadire all’esterno dello switch SPDT le due linee che portano la tensione ai due FET shunt dello switch. La prossima Fig. 73 mostra il “Pop-up” dello switch SPDT nel layout.



**Fig. 73: “Pop-up” dello switch SPDT**

Di seguito sono mostrate le prestazioni RF dello switch SPDT. Poiché esso è percorso in direzioni differenti a seconda del modo TX o RX selezionato non esiste una porta univocamente definibile come ingresso ed una definibile come uscita. Nella trattazione seguente la porta 1 è quella collegata all’attenuatore, la porta 2 quella collegata all’ingresso dell’amplificatore TX ed infine la porta 3 quella collegata all’uscita dell’amplificatore RX.

La prossima Fig. 74 mostra il guadagno di inserzione del percorso passante dello switch SPDT sia nel modo TX  $|S_{21}|$ , che nel modo RX  $|S_{13}|$ .

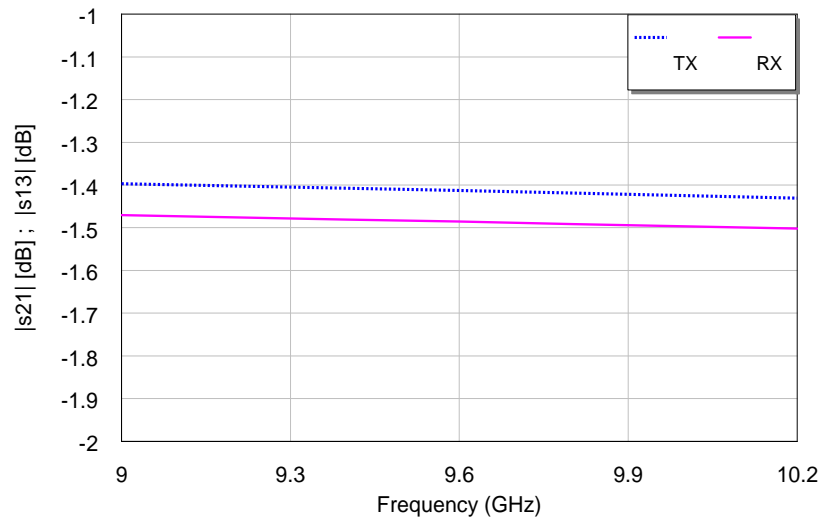


Fig. 74: Guadagno di inserzione del percorso passante del SPDT nei 2 stati TX/RX.

In entrambi i casi la perdita di inserzione del percorso passante del SPDT è migliore di 1.5dB su tutta la banda. Si nota una leggera differenza, inferiore a 0.1dB e tra l'altro ininfluente perché riferito ai due modi diversi TX e RX, tra i due guadagni. Ciò è dovuto al differente layout dei due percorsi, come mostra la precedente Fig. 73. La prossima Fig. 75 mostra il guadagno di inserzione del percorso isolato dello switch SPDT sia nel modo TX  $|S_{21}|$ , che nel modo RX  $|S_{13}|$ .

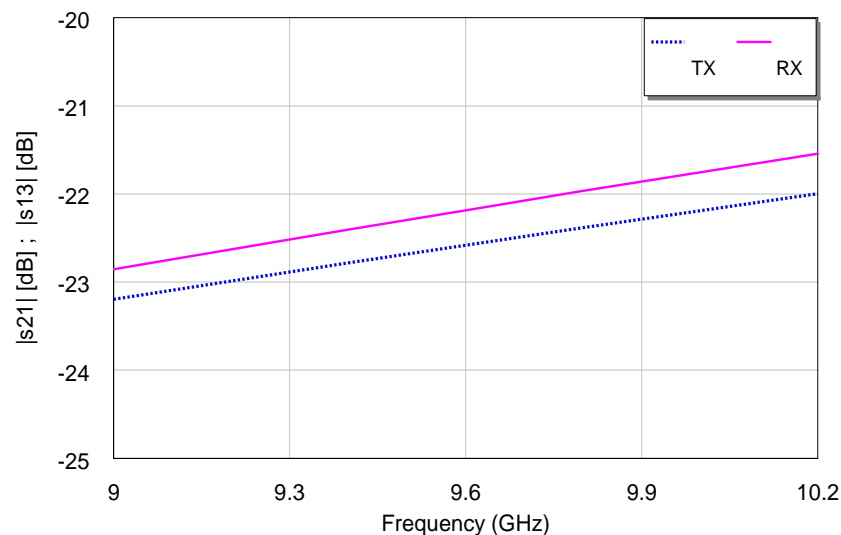


Fig. 75: Guadagno di inserzione del percorso isolato del SPDT nei 2 stati TX/RX.

In entrambi i casi la perdita di inserzione del SPDT del percorso isolato è superiore a 21dB su tutta la banda. Anche in questo caso la differenza è dovuta al diverso layout dei due percorsi, come mostra la

precedente Fig. 73. La prossima Fig. 76 mostra l'isolamento dello switch SPDT tra la porta 2 collegata all'amplificatore TX e la porta 3 collegata all'amplificatore RX, nei due casi possibili (selezione del modo TX o RX).

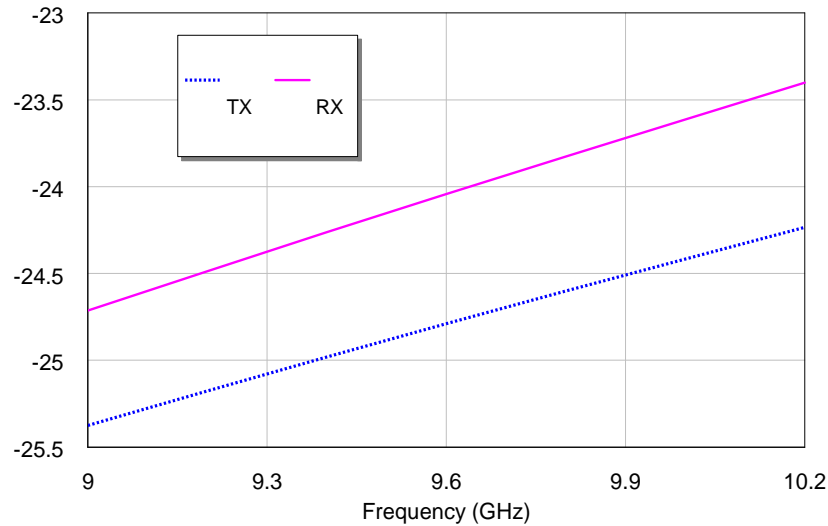


Fig. 76: Isolamento dello switch SPDT tra la porta 2 e la porta 3 nei 2 casi TX/RX.

In entrambi i casi l'isolamento dello switch SPDT tra la porta 2 e la porta 3 è superiore a 23dB su tutta la banda. Anche in questo caso la differenza è dovuta al diverso layout dei due percorsi, come mostra la precedente Fig. 73. La prossima Fig. 77 mostra l'adattamento alla porta 1 (collegata all'attenuatore) dello switch SPDT nei due casi possibili (selezione del modo TX o RX).

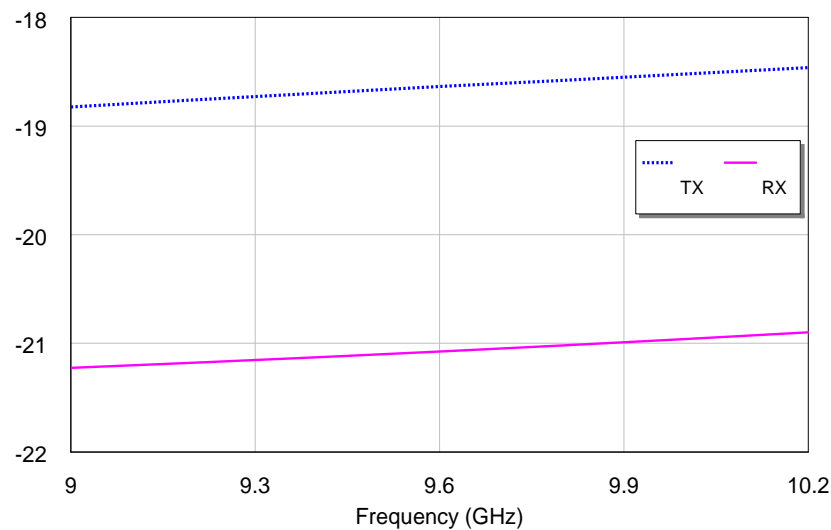


Fig. 77: Adattamento alla porta 1 (collegata all'attenuatore) dello switch SPDT



In entrambi i casi l'adattamento alla porta 1 dello switch SPDT è superiore a 18dB su tutta la banda. Anche in questo caso la differenza è dovuta al diverso layout dei due percorsi, come mostra la precedente Fig. 73. La prossima Fig. 78 mostra l'adattamento alla porta 2 (collegata all'ampli TX) dello switch SPDT nei due casi possibili (selezione del modo TX o RX).

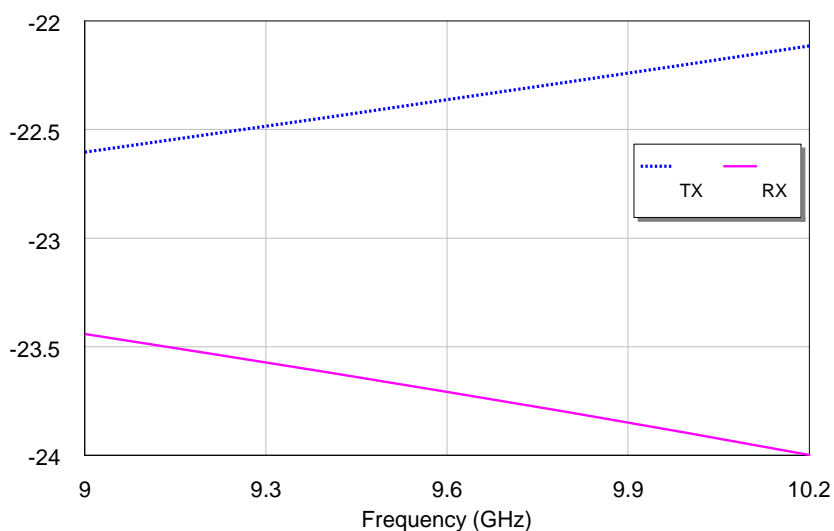


Fig. 78: Adattamento alla porta 2 (collegata all'ampli TX) dello switch SPDT.

In entrambi i casi l'adattamento alla porta 2 dello switch SPDT è superiore a 22dB su tutta la banda. Anche in questo caso la differenza è dovuta al diverso layout dei due percorsi, come mostra la precedente Fig. 73. E' importante sottolineare che la porta rimane adattata anche quando non è selezionato il modo TX. Questa proprietà permette di garantire che l'amplificatore TX sia chiuso sempre in ingresso su un carica adattato qualunque sia il modo T/R di funzionamento del Core-chip. La prossima Fig. 79 mostra l'adattamento alla porta 3 (collegata all'ampli RX) dello switch SPDT nei due casi possibili (selezione del modo TX o RX).

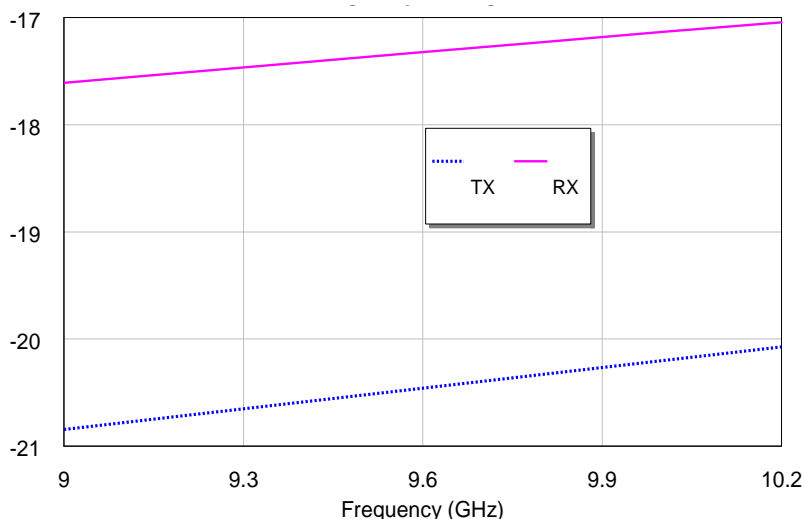


Fig. 79: Adattamento alla porta 3 (collegata all'amplificatore RX) dello switch SPDT.

In entrambi i casi l'adattamento alla porta 3 dello switch SPDT è superiore a 17dB su tutta la banda. Anche in questo caso la differenza è dovuta al diverso layout dei due percorsi, come mostra la precedente Fig. 73. È importante sottolineare che la porta rimane adattata anche quando non è selezionato il modo RX. Questa proprietà permette di garantire che l'amplificatore RX sia chiuso sempre in uscita su un carico adattato qualunque sia il modo T/R di funzionamento del Core-chip.

### 5.4.3. AMPLIFICAZIONE

All'interno del Core-chip uno dei ruoli degli amplificatori è quello di recuperare le perdite introdotte dai blocchi passivi: lo sfasatore, l'attenuatore e lo switch. Le perdite complessive di questi sottoblocchi possono essere stimate in circa 17dB. Poiché è richiesto a livello di specifiche che l'intero Core-chip guadagni almeno 8dB nello stato di minima attenuazione gli amplificatori dovranno mostrare un guadagno superiore, di almeno 8dB alle perdite introdotte dai sottoblocchi passivi. Per questo motivo il guadagno degli amplificatori deve essere almeno 25dB.

Un secondo aspetto significativo degli amplificatori è il carico mostrato alle porte RF, che deve essere, compatibilmente con le altre specifiche, il più possibile vicino a 50Ω.

Un ulteriore elemento riguarda la possibilità, introdotta a livello architetturale, di “spegnere” l’amplificatore connesso al ramo inutilizzato. Ogni amplificatore dissipa infatti circa 100mW in regione lineare di funzionamento. La possibilità di poter spegnere l’amplificatore connesso al ramo inutilizzato, avvalendosi dello stesso comando logico che pilota lo switch SPDT, permette dunque di diminuire la potenza richiesta per il funzionamento del Core-chip; circostanza non del tutto ininfluyente in applicazioni satellitari.

Va sottolineato che i due ampli TX e RX seppur simili non sono identici. Vi è una specifica stringente infatti a livello di Core-chip che fissa a 10dBm la potenza che il Core-chip deve fornire in uscita in condizione di 1dB gain compression. Tale condizione vincola solamente il ramo TX e non quello RX. Lo stadio di uscita del TX sarà quindi progettato tenendo anche in considerazione tale vincolo sulla potenza.

Non vi sono invece specifiche sulla cifra di rumore del sistema, che avrebbero pesantemente influito sulle scelte progettuali applicate all’ampli RX.

Nella seguente Tabella 14 sono riportate le specifiche adottate in fase di progettazione degli amplificatori. Le specifiche sono applicabili sia all’amplificatore TX che all’amplificatore RX tranne dove diversamente specificato. Gli amplificatori sono stati progettati per risultare il più possibile insensibili alle variazioni di impedenza di sorgente e carico. Per questo motivo è stata introdotta una retroazione del tipo R-C shunt/shunt tra il drain ed il gate del FET. Questa soluzione, oltre ad aumentare la banda dell’amplificatore e a rendere il guadagno meno sensibile alle variazioni appena descritte consente anche di stabilizzare ( $k > 1$ ) il dispositivo da poche centinaia di MHz fino ai 40GHz e oltre.

**Tabella 14: Specifiche di progetto per i due amplificatori TX/RX.**

Parametro	Valore	Unità
Frequenza operativa	9.6	GHz
Insertion gain, stato ON	25	[dB]
Insertion gain stato OFF	-30	[dB]
Ripple sull'insertion gain	$\pm 0.3$	[dB]
Impedenza I/O di riferimento	50	[ $\Omega$ ]
Adattamento alle porte stato ON	15	[dB]
Alimentazione del gate, $V_{GG}$	0.6	[V]
Alimentazione del drain, $V_{DD}$	3.0	[V]
Fase assoluta	Lineare con la frequenza	
Output 1 dBcp (per il TX)	10	[dBm]
Potenza max dissipata stato ON	130 TX / 100 RX	[mW]
Potenza dissipata stato OFF	< 1	[mW]

Poiché è richiesto a livello di specifiche che l'intero Core-chip guadagni almeno 8dB nello stato di minima attenuazione gli amplificatori dovranno mostrare un guadagno superiore, di almeno 8dB alle perdite introdotte dai sottoblocchi passivi. Il guadagno degli amplificatori deve essere quindi pari a almeno 25dB.

Per garantire un guadagno dell'intero amplificatore di almeno 25dB assicurando la stabilità incondizionata della rete è stato necessario ricorrere ad una topologia a 3 stadi, sia per il ramo TX che per il ramo RX. Infatti, sebbene il MAG/MSG del p-HEMT sia pari a 16dB nella banda di progetto, la necessità di assicurare la stabilità incondizionata, un buon adattamento alle porte e ripple limitato comporta l'aumento del fattore di stabilità geometrico della rete 2 porte attiva oltre l'unità con la conseguente diminuzione del massimo guadagno disponibile fino a 10dB.

Per consentire una minore dissipazione di potenza nel Core-chip è stato introdotto un circuito che provvede a "spegnere" l'amplificatore del ramo inutilizzato, sfruttando il BIT che fissa il modo TX o RX. Tale tecnica verrà descritta nel paragrafo seguente.

Spegnere un amplificatore comporta due conseguenze: la prima che esso smette di guadagnare a RF, anzi introduce lungo il suo percorso I/O una forte attenuazione, la seconda che smette di assorbire potenza DC dall'alimentazione. Entrambi i risultati sono positivi nel nostro caso poiché si aumenta l'isolamento della sezione TX da quella RX e si riduce significativamente la potenza richiesta ai circuiti di alimentazione.

I sei p-HEMT utilizzati nei due amplificatori del Core-chip sono del tipo “normally OFF”. Applicando a questi p-HEMT una tensione di gate, con source a massa, di circa 0V il FET rimane nella sua regione di interdizione, dissipando quindi una potenza del tutto trascurabile. Viceversa, applicando una tensione  $V_{GG} > V_T > 0V$  il FET entra in regione attiva e assorbe una corrente di drain.

Lo schema del circuito di spegnimento ricorda il tipico ‘inverter’ digitale come mostra la seguente Fig. 80. Utilizzando la tensione Q, una delle due tensioni che regolano lo stato dello switch SPDT, è possibile mostrare alternativamente ai gate dei FET dei due amplificatori la tensione  $V_{GG}$  ovvero 0V.

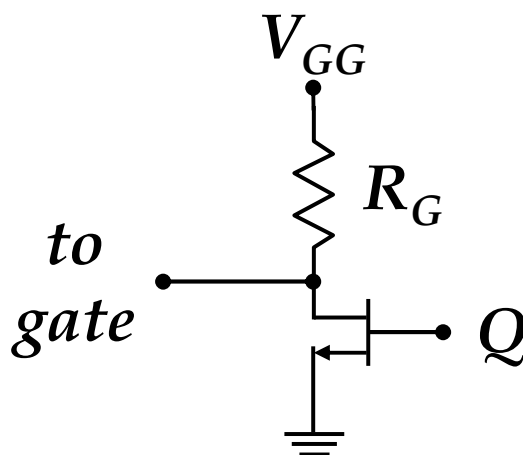
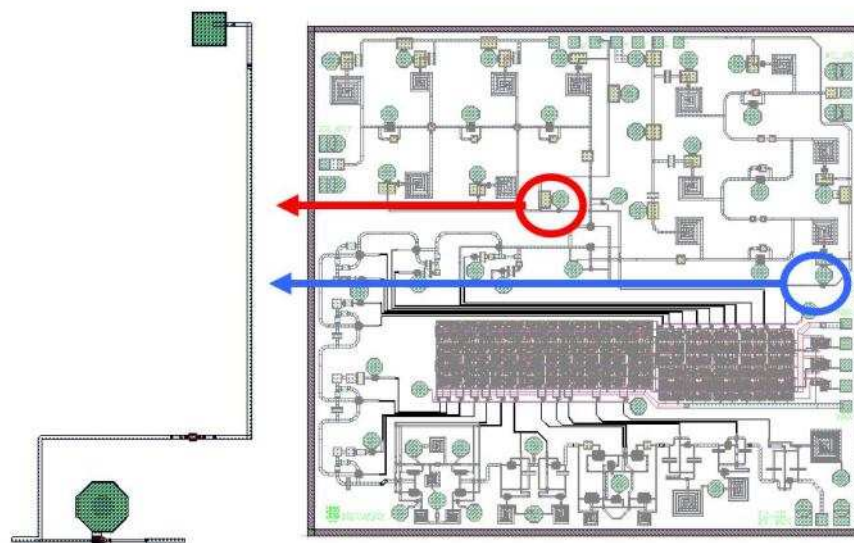


Fig. 80: Schema elettrico di principio di un inverter

La tensione Q è la stessa che comanda il FET shunt dello switch SPDT come illustrato nella precedente sezione 5.4.2 (SCELTA DEL MODO T/R). Quindi se il FET shunt di un ramo è nello stato di alta impedenza (percorso abilitato) il FET dell'inverter è di conseguenza nello stesso stato: la tensione

applicata ai gate dei FET dell'amplificatore è  $V_{GG}$ . Viceversa quando la tensione  $Q$  diventa  $0V$  il FET nell'inverter passa nello stato di bassa impedenza e la tensione 'to gate' diventa praticamente pari a  $0V$  provocando l'interdizione dei FET nell'amplificatore. Il valore della resistenza  $R_G$  deve essere accuratamente selezionato. Infatti in entrambi i casi  $Q=0V$  e  $Q=-5V$ , la tensione 'to gate' è la partizione di  $V_{GG}$  tra  $R_G$  e la resistenza  $R_{DS}$  del FET. Quindi se  $R_G$  fosse troppo grande la tensione 'to gate' difficilmente raggiungerebbe il valore  $V_{GG}$  nello stato ON mentre se fosse troppo piccola non ci sarebbe mai il completo "spegnimento" dei FET dell'amplificatore nello stato OFF. La prossima Fig. 81 mostra la posizione dei FET nel circuito di spegnimento nel Core-chip per il ramo TX (rosso) e RX (blu). I due circuiti sono concettualmente identici, il loro layout differisce per il fatto che agiscono su amplificatori geometricamente dissimili.



**Fig. 81: "Pop-up" dei due FET nei circuiti di spegnimento TX e RX**

E' importante sottolineare che la tensione  $Q$  non è DC, ma è un segnale di tipo digitale fornito dal convertitore seriale/parallelo. Questo segnale, attraverso l'inverter può in qualche modo inserirsi nel circuito che alimenta i gate degli amplificatori. Per evitare che questo segnale entri effettivamente nel

circuito di amplificazione sono state inserite lungo la connessione inverter-amplificatori resistenze serie e condensatori parallelo opportunamente dimensionati per effettuare il filtraggio di tale componente indesiderata.

Sia per il ramo TX che per il ramo RX è stato implementato uno schema comune a tre stadi reazionati, per i motivi descritti in precedenza. Dal punto di vista elettrico i due amplificatori sono pressoché identici. Il loro layout è però notevolmente diverso per poter soddisfare le condizioni geometriche imposte dalla disposizione dei blocchi nel Core-chip.

Gli amplificatori sono stati progettati per risultare il più possibile insensibili alle variazioni di impedenza di sorgente e carico. Per questo motivo è stata introdotta una retroazione del tipo R-C shunt/shunt tra il drain ed il gate del FET. Questa soluzione, oltre ad aumentare la banda dell'amplificatore e a rendere il guadagno meno sensibile alle variazioni appena descritte consente anche di stabilizzare ( $k > 1$ ) il dispositivo da poche centinaia di MHz fino ai 40GHz e oltre. Le reti di adattamento, oltre che a garantire le prestazioni RF (guadagno, *ripple* e adattamento) dell'amplificatore nella banda di progetto devono essere particolarmente compatte e semplici per limitare l'ingombro geometrico dell'amplificatore. Quindi è stata selezionata una topologia del tipo linea di trasmissione serie e induttanza shunt. Oltretutto questa tecnica consente di poter utilizzare tali reti per polarizzare i FET, ponendo un condensatore di DC-block, con ruolo anche di adattamento, a valle del punto di innesto dell'induttanza. Per migliorare l'insensibilità dell'amplificatore rispetto all'alimentazione, comune per i tre stadi, sono stati inseriti dei resistori lungo le linee di polarizzazione di gate e drain. Poiché non scorre corrente sul gate il valore della resistenza su questa linea può essere elevato prevenendo anche l'innescò di oscillazioni di modo dispari attraverso la rete di polarizzazione. Una capacità di circa 5pF è stata inserita tra i punti di alimentazione e massa per rendere il punto di alimentazione, ad RF, una bassa impedenza.

---

La prossima Fig. 82 mostra il layout di uno dei tre stadi di amplificazione del ramo TX. Rispettivamente sono visibili al centro, in Fig. 82, il FET con il source a massa e la reazione shunt/shunt RC tra drain e gate ai lati della Fig. 82, i due tratti di linea stretta (il cui comportamento è assimilabile ad una piccola induttanza serie) con gli induttori shunt verso massa.

I due gruppi R serie-C shunt sono stati inseriti per disaccoppiare la sezione DC da quella RF e realizzare una massa dinamica in serie agli induttori. La piccola resistenza in serie all'induttore di gate, prima della massa dinamica, effettua l'equalizzazione del *ripple* in banda.

Inoltre il layout dei due condensatori di adattamento è stato modificato per permettere la loro utilizzazione lungo il percorso di alimentazione, sfruttando le due metallizzazioni di cui il condensatore è composto. Poiché tale componente non è previsto nella libreria degli elementi fornito dalla fonderia si è dovuto effettuare una simulazione EM per verificare il comportamento elettrico di tale condensatore a 4-porte ( $2R_F + 2DC$ ).

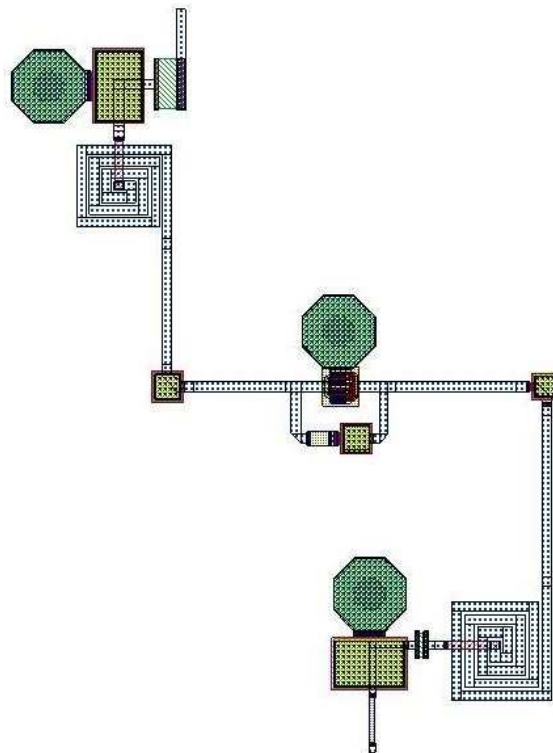


Fig. 82: Layout di uno stadio di amplificazione del ramo TX



Il FET dell'ultimo stadio nel ramo TX ha una geometria circa doppia di quella dei stadi precedenti per far rispettare la condizione di linearità (1dBcp) imposta dalle specifiche di sistema. Anche gli elementi della rete di adattamento di uscita sono stati sintetizzati per effettuare un buon compromesso su guadagno, adattamento e potenza di uscita a 1dBcp.

#### 5.4.3.1. AMPLIFICAZIONE TX

La prossima Fig. 83 mostra l'ingrandimento dell'amplificatore TX e la sua posizione all'interno del Core-chip. Il suo ingombro è pari a 2.3 mm di lunghezza e 1.3 mm di altezza per una superficie totale occupata di 3.0 mm<sup>2</sup>.

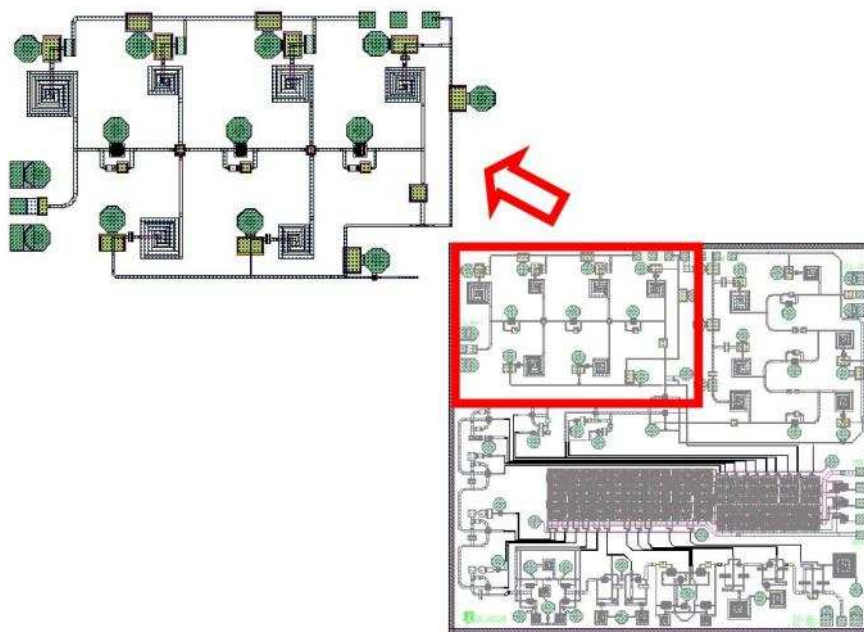


Fig. 83: "Pop-up" dell'ampli TX

La prossima Fig. 84 mostra i parametri [S] espressi in dB dell'amplificatore TX quando esso è accesso.

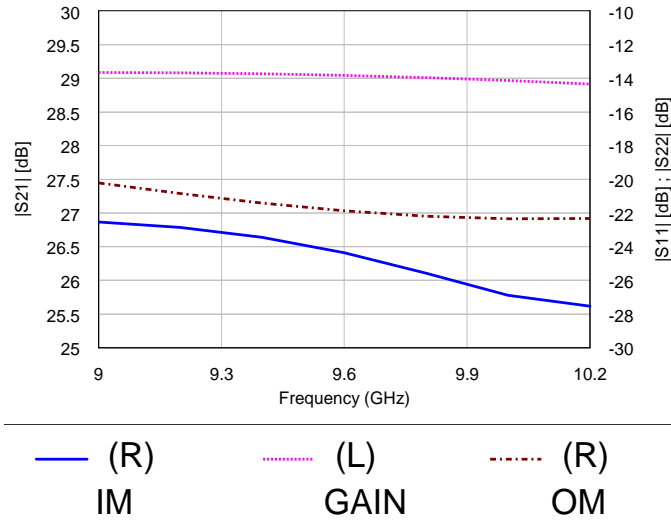


Fig. 84: Guadagno e adattamento dell'ampli TX nello stato ON.

Il guadagno è superiore a 28.5dB su tutta la banda mentre il *ripple* rimane contenuto in 0.2dB. Gli adattamenti delle due porte sono sempre migliore in entrambi i casi a 20dB su tutta la banda. La prossima Fig. 85 mostra i parametri  $S_{11}$  e  $S_{22}$  dell'amplificatore TX ON su carta di Smith.

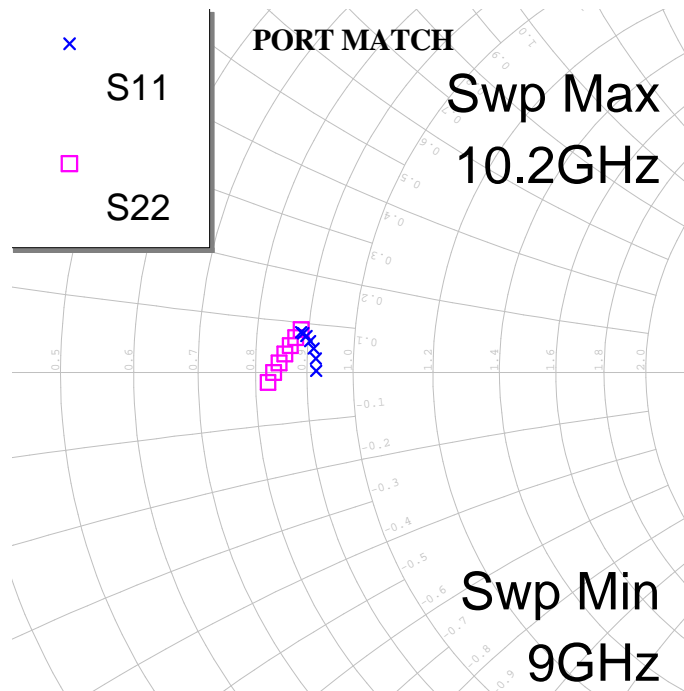


Fig. 85:  $S_{11}$  e  $S_{22}$  dell'amplificatore TX ON su carta di Smith

In entrambi i casi si nota come le impedenze mostrate dall'amplificatore TX ON siano molto vicine a  $50\Omega$ . La prossima Fig. 86 mostra i parametri [S] espressi in dB dell'amplificatore TX quando esso è spento.

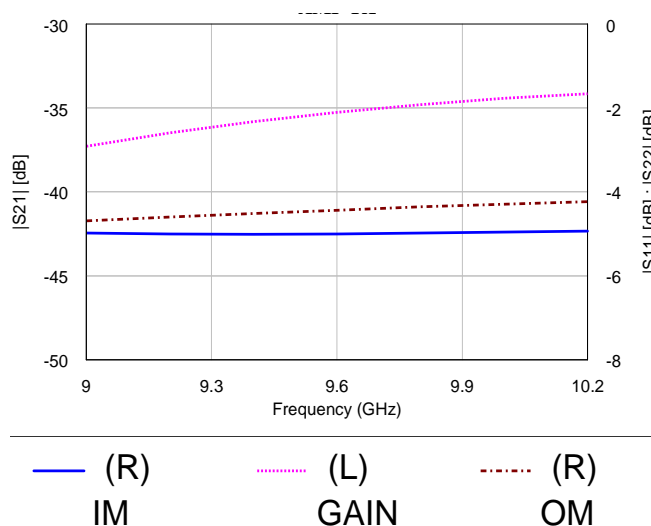


Fig. 86: Guadagno e adattamento dell'ampli TX nello stato OFF.

L'attenuazione è superiore a 34dB su tutta la banda. Gli adattamenti delle due porte valgono all'incirca 5dB su tutta la banda in entrambi i casi. Il motivo di quest'ultimo comportamento è dovuto al fatto che le reti di adattamento sono, ovviamente, progettate per adattare un dispositivo nella sua regione di funzionamento attivo. Nell'istante in cui il dispositivo attivo viene interdetto le reti di adattamento "vedono" una rete diversa, con il conseguente peggioramento del carico visto dall'esterno. La prossima Fig. 88 mostra i parametri  $S_{11}$  e  $S_{22}$  dell'amplificatore TX nello stato OFF su carta di Smith.

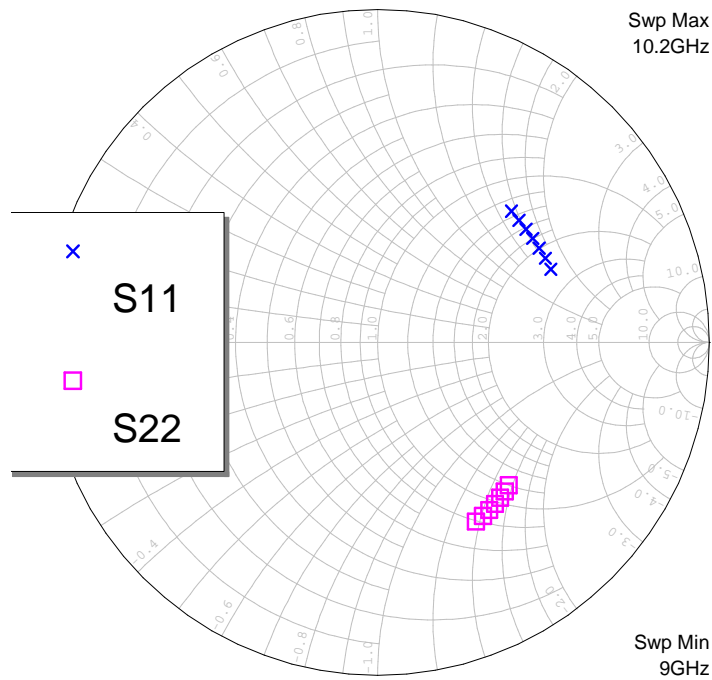


Fig. 87:  $S_{11}$  e  $S_{22}$  dell'amplificatore TX OFF su carta di Smith.

L'amplificatore TX OFF mostra in ingresso un andamento di tipo induttivo mentre in uscita un comportamento capacitivo. Bisogna sottolineare che questi [S] si riferiscono al caso in cui l'amplificatore è spento.

La prossima Fig. 88 mostra il comportamento dell'amplificatore TX in regime di non-linearità. E' da rimarcare il fatto che la specifica di 1dBcp è riferita all'intero Core-chip e non al singolo amplificatore TX. Purtroppo, essendo una simulazione non-lineare improponibile sull'intero Core-chip, abbiamo ripiegato su una simulazione non-lineare del solo ampli TX. D'altronde, essendo gli altri blocchi passivi, il loro punto di 1dBcp dovrebbe essere senz'altro superiore a quello dell'amplificatore TX, rendendo quest'ultimo il vero "collo di bottiglia" del comportamento non lineare.

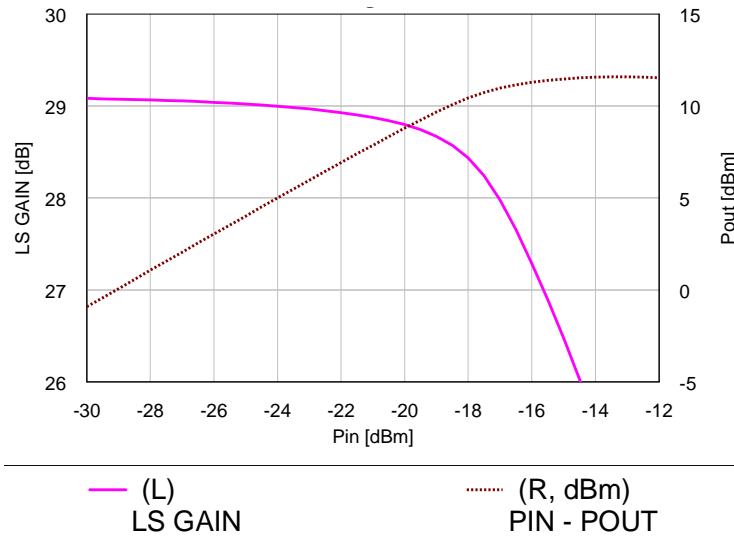


Fig. 88: Performance non-lineari dell'ampli TX @ 9.6GHz

Partendo da un guadagno in condizione di piccolo segnale pari a 29.1dB a centro banda si desume che il input 1dBcp corrisponde alla potenza di ingresso per cui il rapporto  $P_{out}/P_{in}$  vale, in dB, 28.1. Per questa potenza di ingresso la corrispondente potenza di uscita vale circa 11dBm, rispettando così la specifica posta sull'intero Core-chip.

#### 5.4.3.2. AMPLIFICAZIONE RX

La prossima Fig. 89 mostra l'ingrandimento dell'amplificatore RX e la sua posizione all'interno del Core-chip. Il suo ingombro è pari a 1.7 mm di lunghezza e 1.7 mm di altezza per una superficie totale occupata di 2.9 mm<sup>2</sup>.

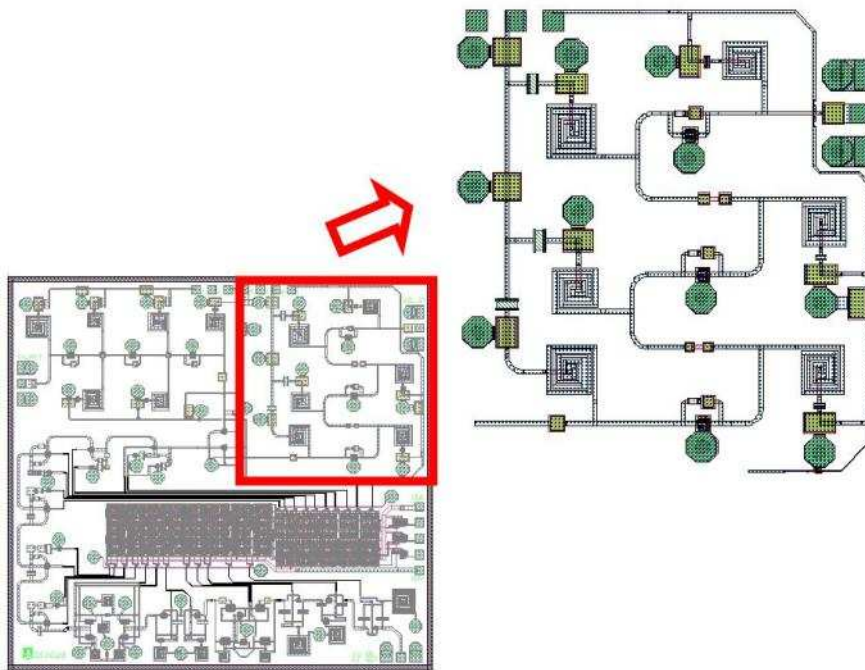


Fig. 89: “Pop-up” dell’ampli RX

La prossima Fig. 90 mostra i parametri [S] espressi in dB dell’amplificatore TX quando esso è accesso.

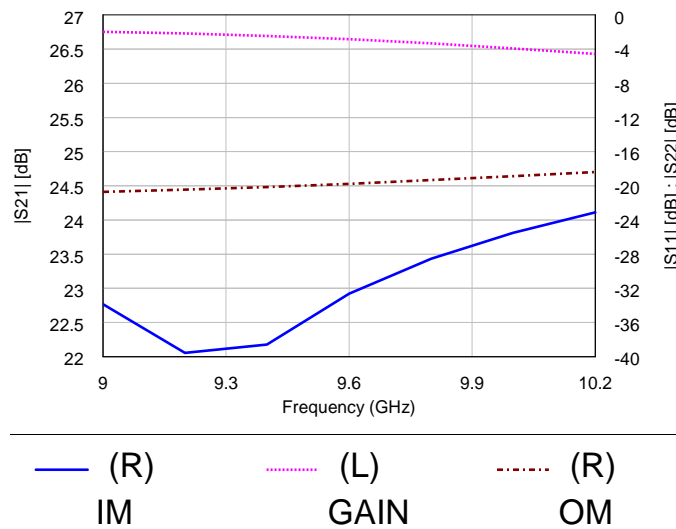


Fig. 90: Guadagno e adattamento dell’ampli RX nello stato ON.

Il guadagno è superiore a 26.5dB su tutta la banda mentre il *ripple* rimane contenuto in 0.3dB. Gli adattamenti delle due porte sono sempre migliori, in entrambi i casi, di 18dB su tutta la banda. L’ingresso, a cui si accede direttamente dall’esterno, di questo amplificatore mostra un comportamento

in termini di adattamento molto buono, pari a 24dB. La prossima Fig. 91 mostra i parametri  $S_{11}$  e  $S_{22}$  dell'amplificatore RX ON su carta di Smith.

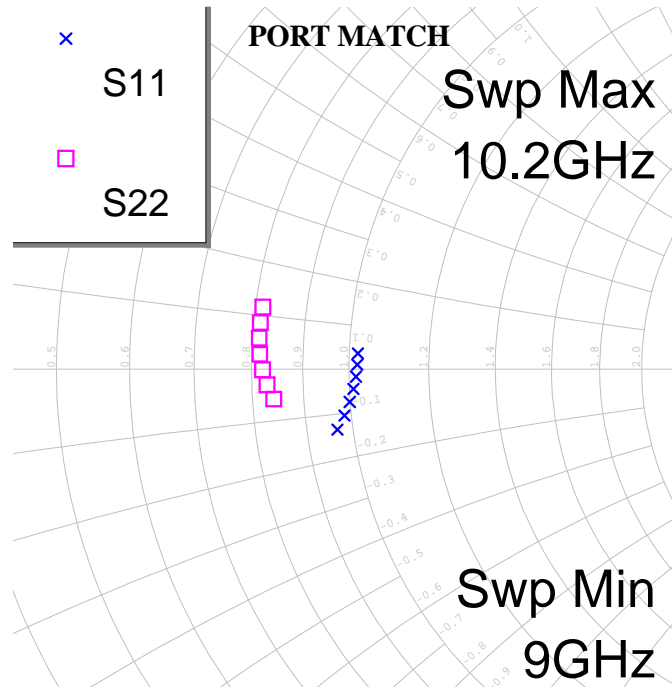


Fig. 91:  $S_{11}$  e  $S_{22}$  dell'amplificatore RX ON su carta di Smith

In entrambi i casi si nota come le impedenze mostrate dall'amplificatore siano prossime a  $50\Omega$ . La prossima Fig. 92 mostra i parametri [S] espressi in dB dell'amplificatore RX quando esso è spento.

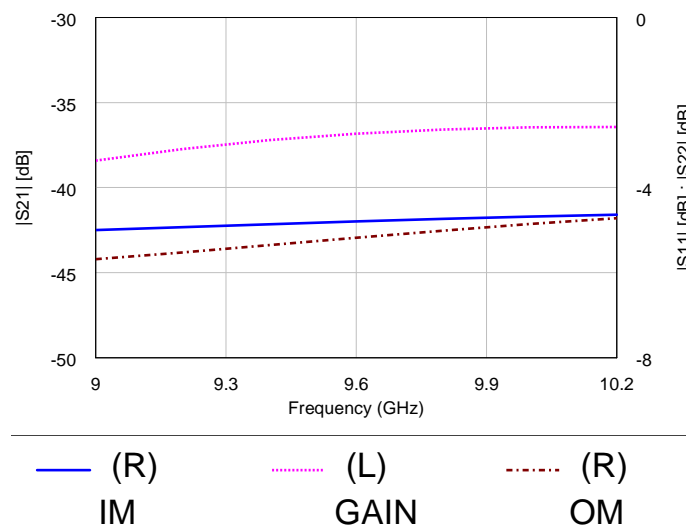


Fig. 92: Guadagno e adattamento dell'ampli RX nello stato OFF.

L'attenuazione è superiore a 36dB su tutta la banda. Gli adattamenti delle due porte valgono all'incirca 5dB in entrambi i casi. Il motivo di questo comportamento è dovuto al fatto che le reti di adattamento sono, ovviamente, progettate per adattare un dispositivo nella sua regione di funzionamento attivo. Nell'istante in cui il dispositivo attivo viene interdetto le reti di adattamento “vedono” una rete diversa, con il conseguente peggioramento del carico visto dall'esterno. La prossima Fig. 93 mostra i parametri  $S_{11}$  e  $S_{22}$  dell'amplificatore RX nello stato OFF su carta di Smith.

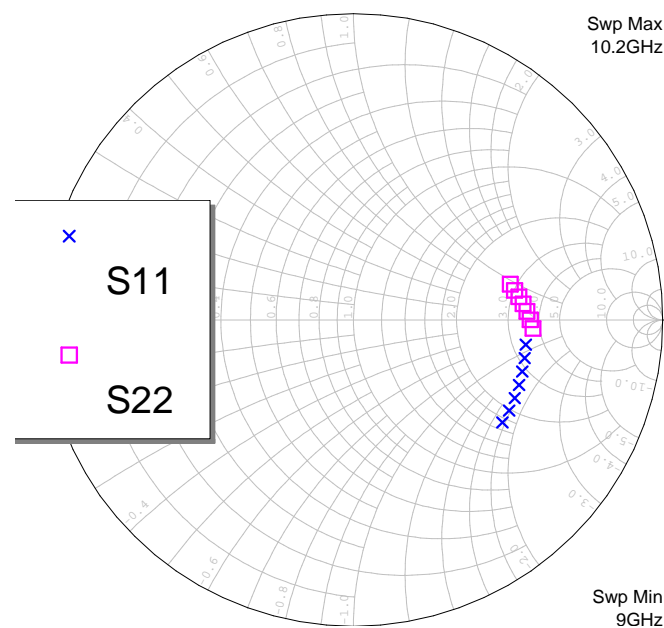


Fig. 93:  $S_{11}$  e  $S_{22}$  dell'amplificatore RX OFF su carta di Smith

L'amplificatore mostra in ingresso un andamento di tipo capacitivo mentre in uscita un comportamento simile ad un alta impedenza resistiva. Bisogna mettere in risalto che questi [S] si riferiscono al caso in cui l'amplificatore è spento.



## 5.5. PROCESSO DI INTEGRAZIONE E PRESTAZIONI ELETTRICHE ATTESE.

Il processo di integrazione delle singole funzionalità è quasi importante quanto alla progettazione delle singole funzionalità stesse. Infatti, un processo di integrazione approssimativo, rischia di deteriorare in maniera inaccettabile il comportamento RF del Core-chip anche se il comportamento RF dei sottosistemi di partenza è in specifica. Di seguito verrà analizzato il processo di integrazione dei singoli blocchi funzionali sopra descritti insieme al metodo utilizzato per la simulazione complessiva della sezione RF del Core-chip. Il layout di tutto il Core-chip è visibile in Fig. 94. L'ingombro totale è inferiore ai  $15\text{mm}^2$  ( $W=4.0\text{mm}$ ;  $H=3.7\text{mm}$ ) risultando all'epoca della progettazione il più piccolo Core-chip ad architettura separata contenente a bordo sia tutte le funzioni RF richieste sia il convertitore seriale/parallelo.

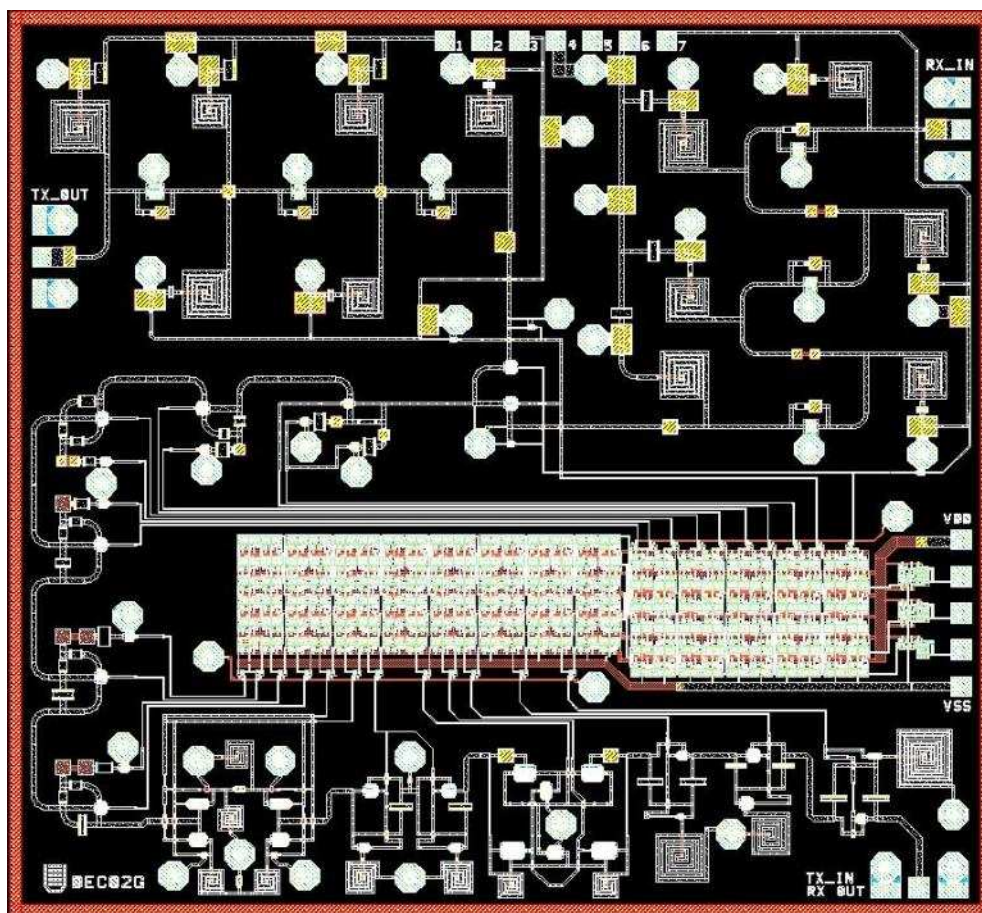


Fig. 94: Layout del Core-chip

Di seguito in Tabella 15, per ogni pad è indicata la tensione di alimentazione nominale, o i livelli di controllo, e l'assorbimento di corrente previsto.

**Tabella 15:** Tensione di alimentazione nominale, o i livelli di controllo, e l'assorbimento di corrente previsto per ogni pad del Core-chip

Nome Pad	Tensione [V]	Corrente Assorbita [mA]	Impiego
1	+3	< 50	Drain Amplificatore TX
3	+0.6	~ 0	Gate Amplificatore TX
6	+3	< 40	Drain Amplificatore RX
7	+0.6	~ 0	Gate Amplificatore RX
VDD	-3.6	~ 180	Alim. Seriale-Paralelo
VSS	-5		Alim. Seriale-Paralelo
DATA	0, +5	~ 0	Dati
CLK	0, +5	~ 0	Clock
LENB	0, +5	~ 0	Latch Enable

Il valore della tensione di gate degli amplificatori, nominalmente posto a +0.6V, potrà poi essere variato in fase di misura per ristabilire il corretto valore degli assorbimenti, recuperando eventuali variazioni di processo. In Fig. 95 è indicata la distribuzione di tutti i blocchi funzionali componenti. Ovviamente il layout è stato generato partendo dalla partizione proposta in Fig. 64.

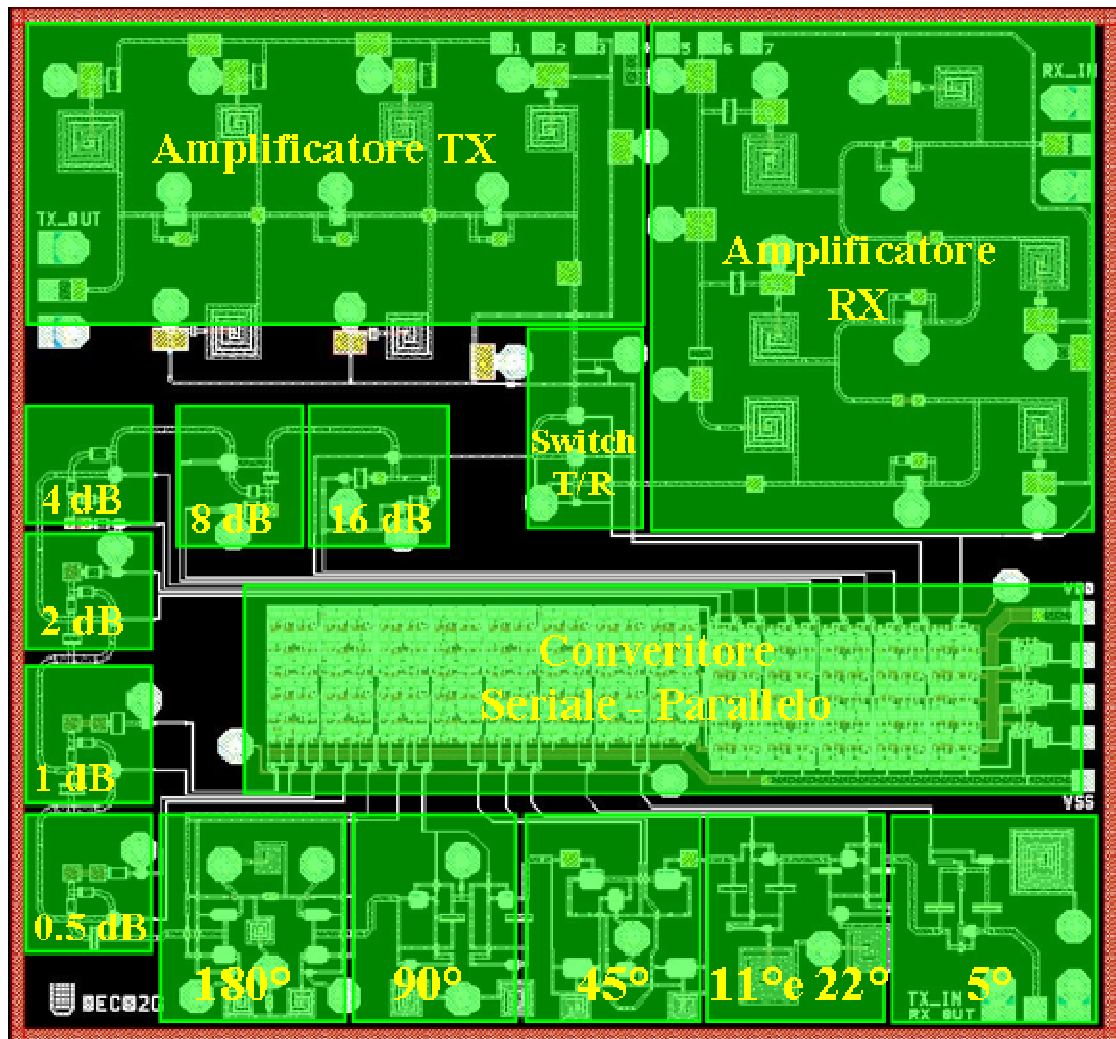


Fig. 95: Disposizione dei blocchi funzionali del Core-chip

Per semplificare il processo di simulazione delle prestazioni RF dell'intero sistema Il Core-chip è stato suddiviso in 4 blocchi fondamentali.

Modulatore vettoriale a controllo digitale (12 BIT)

6 BIT per il controllo della fase

6 BIT per il controllo dell' ampiezza

SPDT (1 BIT)

Amplificatore TX

Amplificatore RX

Per quanto riguarda i blocchi sfasatori sono state utilizzate co-simulazioni EM/Circuitali mentre per i blocchi restanti ovvero attenuatori, SPDT ed amplificatori TX/RX sono stati utilizzati i parametri [S] dei singoli sottosistemi a sé stanti.

Inoltre è stato tenuto conto dell'interconnessione tra i vari blocchi mediante tratti di linea a modelli circuitali OMMIC (vedi la prossima Fig. 96).

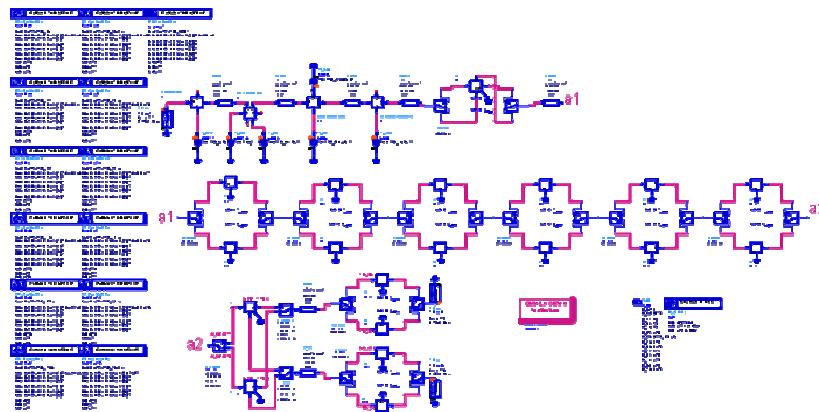


Fig. 96: Schematico ADS di simulazione del Core-chip

Relativamente ai blocchi critici, dove l'elevata integrazione comporta la attiguità di diversi elementi, sono state effettuate tutta una serie di simulazioni elettromagnetiche volte ad identificare possibili accoppiamenti tra celle e ad effettuare eventuali aggiustamenti sugli sfasamenti e attenuazioni voluti.

Il chip ha una frequenza operativa di 9.6 GHz e una banda di funzionamento di 400MHz. Le simulazioni effettuate sul progetto definitivo e considerando tutti gli stati funzionali del chip sono commentate di seguito.

L'adattamento di ingresso e di uscita in tutti gli stati di attenuazione e di sfasamento e per la configurazione in trasmissione e ricezione è sempre migliore di 11dB su tutta la banda operativa. Vi è quindi 1dB di margine rispetto a quanto chiesto in specifica.

La dinamica di attenuazione è di 31.5dB, il valore di attenuazione, sia in modalità TX che in modalità RX, è impostabile attraverso 6 BIT di controllo permettendo uno *step* minimo di incremento di attenuazione di 0.5dB.

La dinamica di fase è di circa 354°, anche in questo caso il valore di sfasamento, sia in modalità di funzionamento TX che in modalità di funzionamento RX, è impostabile attraverso 6 BIT di controllo, lo *step* minimo di incremento di fase è di circa 5.5°.

### 5.5.1. PRESTAZIONI DI GUADAGNO TX/RX

Il guadagno di inserzione nella configurazione di minima attenuazione in modalità di funzionamento RX è maggiore di 8dB; nella modalità di funzionamento TX il guadagno di inserzione è maggiore di 9dB con una potenza di uscita a 1dB di compressione maggiore di 10dBm.

E' stata effettuata anche la simulazione della stabilità di fase al variare del guadagno del chip, intervenendo dunque esclusivamente sui controlli dell'attenuatore digitale variabile, e la prestazione ottenuta evidenzia una variazione di poco superiore ai 2° a centro banda (9.6GHz) per tutti gli *step* di fase, che ne evidenzia una adeguata stabilità.

L'andamento del guadagno del Core-chip nello stato di riferimento è riportato in Fig. 97.

Si apprezza una ottima piatezza in banda: inferiore a 0.3 dB per entrambi gli stati di riferimento. Il valore del guadagno è pari a circa 8.7 dB per la modalità TX e 7.6 per la modalità RX.

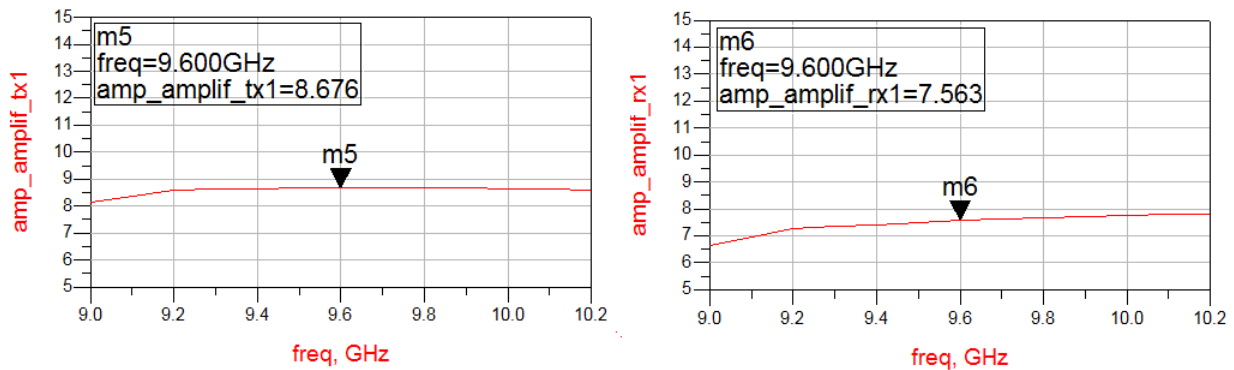


Fig. 97: Andamento del Guadagno del Core-chip nello stato di riferimento.

Definiamo lo stato di riferimento, rispetto al quale valutare gli sfasamenti e le attenuazioni differenziali, lo stato di minima attenuazione e minimo sfasamento. Questa definizione è molto semplice dal punto di vista sistemistico ma svantaggiosa dal punto di vista dei risultati graficati. Infatti, se si fosse scelto come riferimento il valore dell'errore RMS, si sarebbero ottenuti dei grafici aventi comportamenti RF più uniformi. Ovviamente. Tale scelta non significa che il sistema si comporta meglio dal punto di vista RF, semplicemente utilizzare come riferimento il valore dell'errore RMS, è un modo più astuto di presentare i dati. Si analizzano di seguito le prestazioni simulate di fase e di ampiezza dell'intero Core-chip al variare della configurazione dei BIT di controllo dello stesso.

### 5.5.2. PRESTAZIONI DI ATTENUAZIONE DIFFERENZIALE

L'immagine in Fig. 98 mostra l'andamento nella banda 9.0–10.2GHz del valore dell'attenuazione differenziale, calcolata rispetto allo stato nominale definito in precedenza, per tutte le possibili combinazioni di valore dei controlli digitali dell'attenuatore. In questa simulazione il valore dei segnali di controllo digitale dello sfasatore è quello relativo allo stato nominale di riferimento (a sfasamento minimo). Il comportamento in ricezione ed in trasmissione del chip risulta molto simile, per cui è riportata esaustivamente la simulazione del chip in trasmissione.

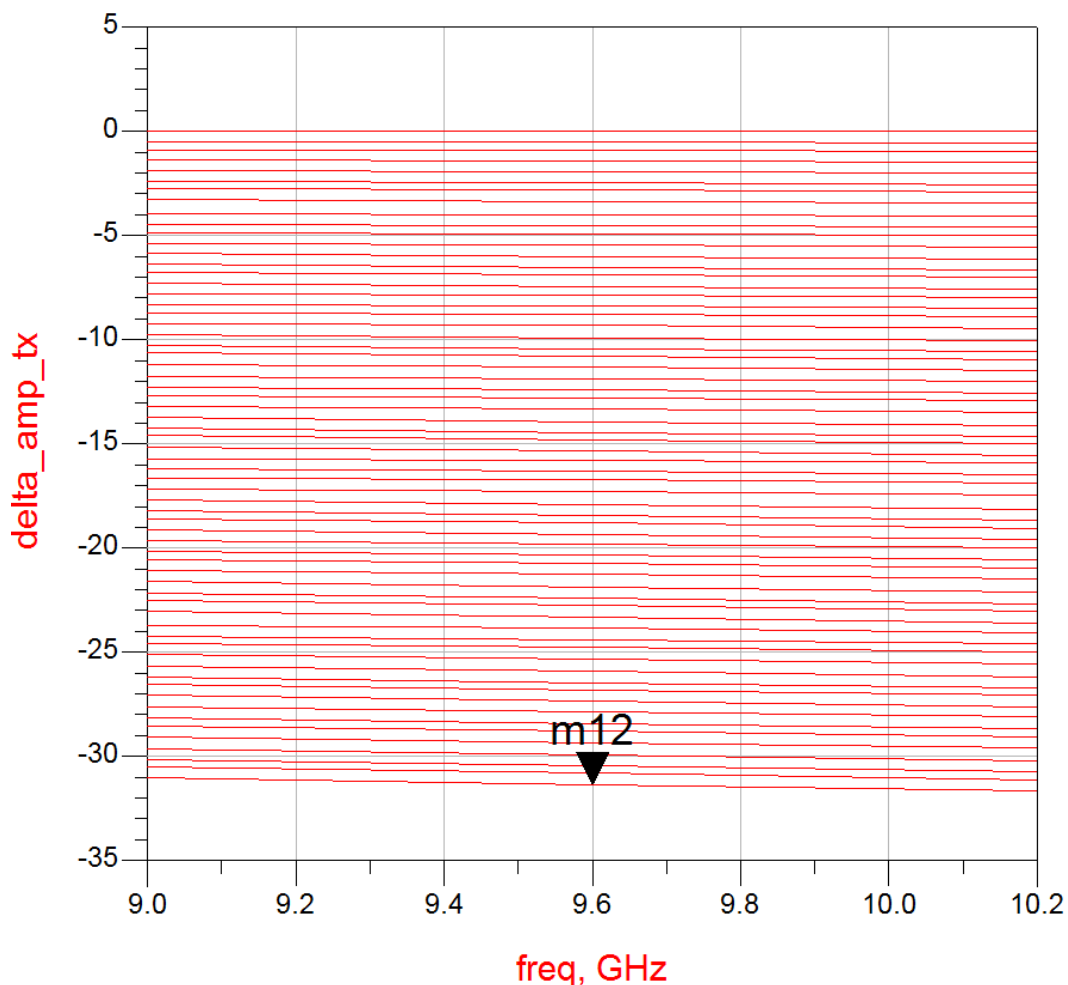


Fig. 98: Prestazioni di attenuazione riferite allo stato nominale nella configurazione TX

Gli stati di attenuazione risultano uniformemente spazati tra loro a passi di 0.5dB come da specifica e l'andamento in banda dell'attenuazione differenziale riferita allo stato nominale è pressoché costante. Come evidenziato dai *marker* presenti nella figura, la dinamica di attenuazione risulta essere di 31.4dB confermando l'eccellente prestazione rispetto alla specifica che è di 31.5dB.

### 5.5.3. PRESTAZIONI DI SFASAMENTO DIFFERENZIALE

L'immagine in Fig. 99 mostra l'andamento nella banda 9.0–10.2GHz del valore dello sfasamento differenziale, calcolato rispetto allo stato nominale, per tutte le possibili combinazioni di valore dei controlli digitali dello sfasatore.



I valori di sfasamento ottenuti in simulazione sono distanziati in maniera pressoché omogenea con *step* di fase di circa  $5.5^\circ$  e la dinamica di sfasamento prossima ai  $355^\circ$  di specifica, confermando l'ottimo comportamento atteso dal chip.

L'andamento in banda dello sfasamento differenziale rispetto allo stato nominale risulta molto piatto e comunque entro le tolleranze richieste in specifica.

Anche per lo sfasamento differenziale, il comportamento in ricezione ed in trasmissione del chip risulta molto simile, per cui è riportata esaustivamente la sola simulazione del chip in trasmissione.

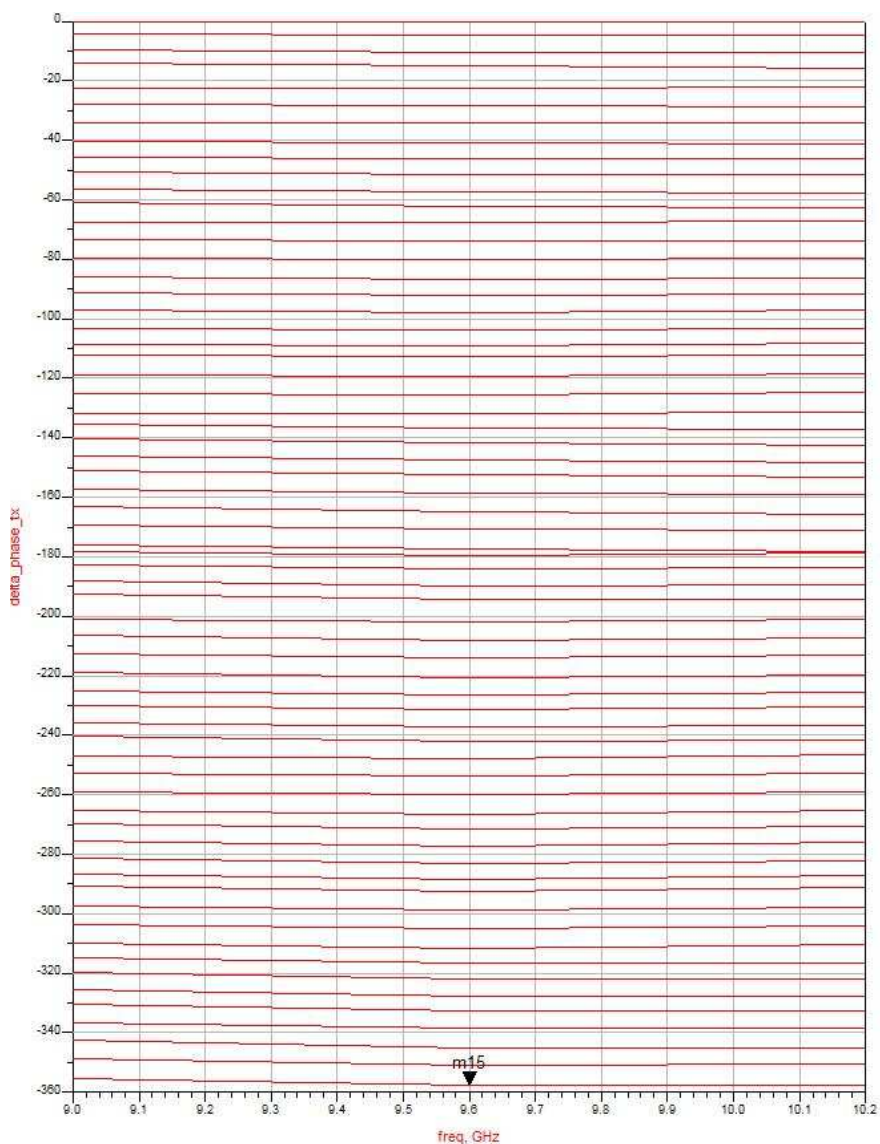


Fig. 99: Prestazioni di sfasamento riferite allo stato nominale nella configurazione TX



Nell'immagine in Fig. 100 è rappresentata la variazione di fase, relativa allo stato di riferimento, modificando anche quando l'attenuazione introdotta dall'attenuatore è variabile in configurazione TX. In pratica sono mostrati tutti gli sfasamenti per ogni possibile stato dello sfasatore e ogni possibile stato dell'attenuatore. Idealmente ci aspetteremo che i grafici in Fig. 100 e Fig. 99 coincidessero, in altre parole, che un cambio nello stato dell'attenuatore non produca alcun cambio nello sfasamento globale del sistema. Il comportamento reale si avvicina molto a quello ideale, poiché specialmente a centro banda, è ancora possibile riconoscere i 64 stati di sfasamento possibile anche quando gli attenuatori variano il loro stato. Tale effetto elettrico è stato ottenuto con la configurazione e le tecniche riportate nella precedente sezione 4.1(ATTENUATORE COMPENSATO).

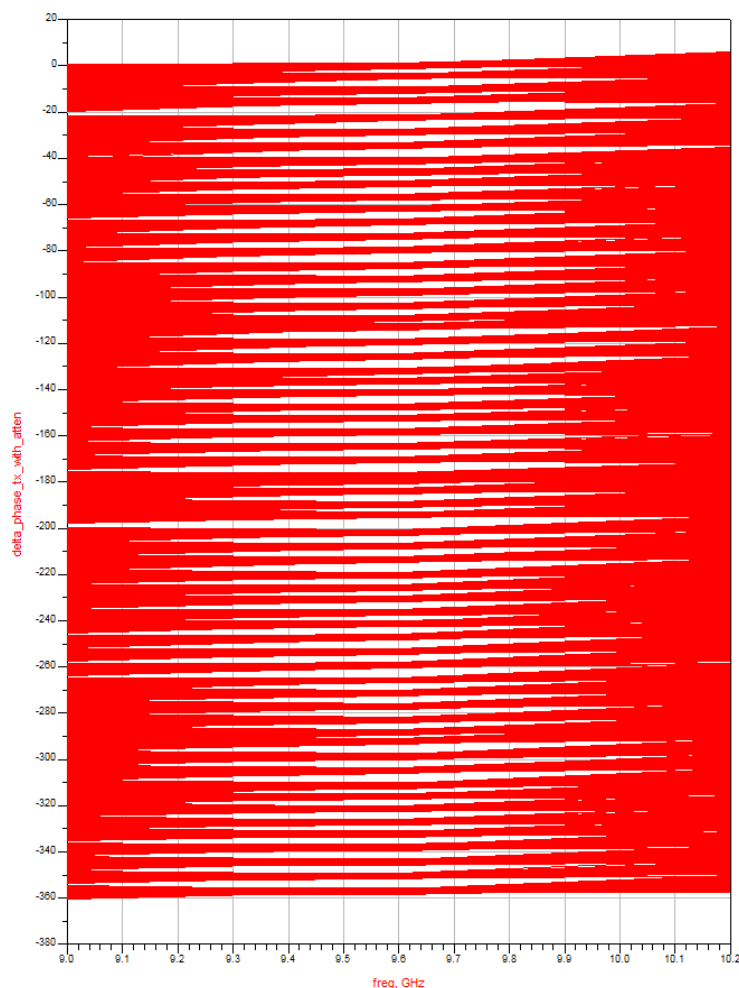


Fig. 100:Variazione di fase introdotta dalla variazione di attenuazione nella configurazione TX

Risulta evidente una minima oscillazione attorno al valore nominale del valore di sfasamento introdotto, per ogni stato dello sfasatore. Ciononostante tale oscillazione risulta limitata e quindi non penalizzante ai fini della prestazione del sistema. A completamento dell'analisi delle prestazioni del Core-chip sarà analizzato l'adattamento di ingresso ed uscita per tutti gli stati di ampiezza e fase.

#### 5.5.4. ADATTAMENTO ALLE 3 PORTE RF

Nelle figure seguenti sono riportati gli adattamenti per le tre porte a radio frequenza:

RX\_OUT/TX\_IN:        indicata come  $S(1,1)$  nei grafici.

TX\_OUT:                indicata come  $S(2,2)$  nei grafici.

RX\_IN:                 indicata come  $S(3,3)$  nei grafici.

In Fig. 101 e Fig. 102 è riportato l'adattamento della porta RX\_OUT/TX\_IN al variare di tutti gli stati di fase ed ampiezza e per le due modalità di funzionamento. Il valore massimo dell'adattamento in banda è di circa -11dB. Si nota una fascia di stati che hanno adattamento minore di -30dB, sono gli stati corrispondenti ad attenuazione massima. L'ampia variabilità dell'adattamento è legata alla sensibilità delle celle di fase ed, in misura molto più ridotta, di quello di attenuazione alla variazione dello stato di tutto il Core-chip. Le celle di fase risentono della variazione del carico presentato alle loro porte. Specifici accorgimenti sono stati presi per minimizzare tale sensibilità che non si è comunque potuta annullare. Come risultato ne deriva una variabilità dell'adattamento alla porta RX\_OUT/TX\_IN che, essendo direttamente collegata con la cella di sfasamento a  $5^\circ$ , ne soffre più delle altre.

Si nota inoltre come il cambiamento di stato TX/RX non influenzi l'adattamento a questa porta essendo lo switch TX/RX posizionato dopo le celle di attenuazione che schermano hanno un effetto di schermo per le celle di sfasamento.

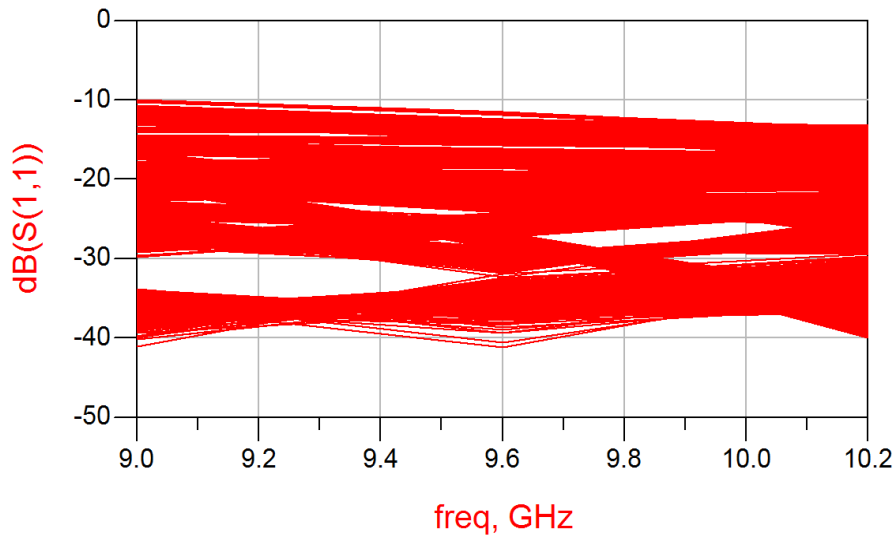


Fig. 101: Variazione dell'adattamento alla porta TX\_IN/RX\_OUT

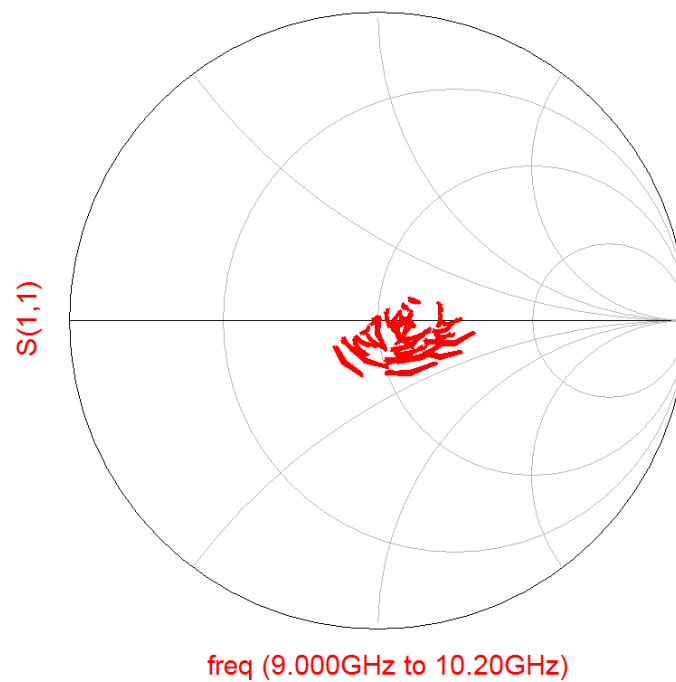


Fig. 102: Variazione su carta di Smith dell'adattamento alla porta TX\_IN/RX\_OUT

In Fig. 103 e Fig. 104 è riportato l'adattamento della porta RX\_IN al variare di tutti gli stati di fase ed ampiezza e per le due modalità di funzionamento. Osservando la figura si nota che in modalità RX, l'adattamento è superiore a 20dB, con una variazione minima al variare dello stato di ampiezza e fase del Core-chip. Il risultato è legato sia all'ottimo adattamento in ingresso dell'amplificatore RX, sia al fatto che questo è poco influenzato dalle variazioni di fase ed ampiezza che si presentano alla sua uscita. Di



fatto, quando fase ed ampiezza variano, varia il carico all'uscita dell'amplificatore; essendo l'adattamento di ingresso l'amplificatore praticamente insensibile alle variazioni del carico in uscita, l'adattamento del Core-chip alla porta RX\_IN è praticamente costante. Riguardo al livello di adattamento della porta quando il ramo RX è spento (ed il Core-chip è nello stato TX) si è già discusso in 5.4.3 il perché raggiunge i -5 dB. Va considerato che, nel momento in cui il Core-chip è in modalità TX, è ininfluente, a livello di modulo T/R, il valore dell'adattamento offerto alla porta RX. Questo perché tutto il ramo in ricezione del modulo T/R è inattivo.

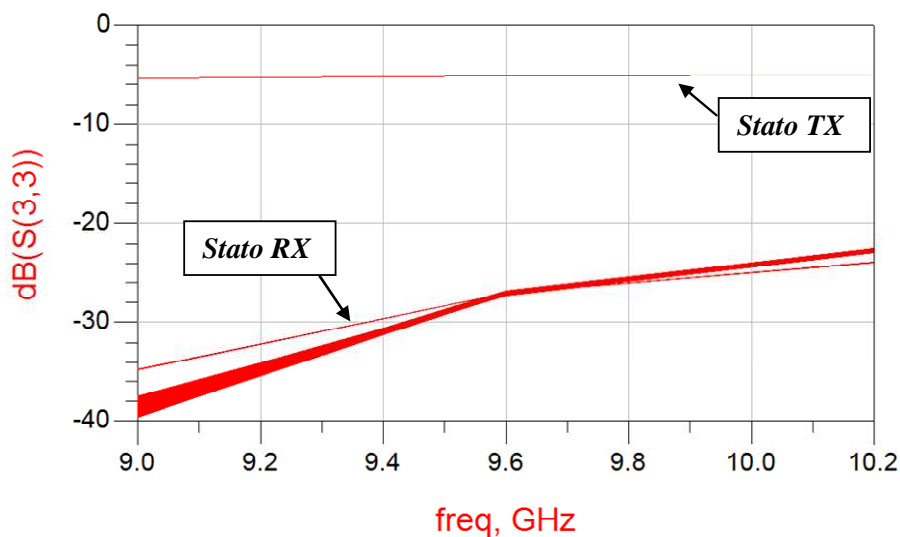


Fig. 103:Variazione dell'adattamento alla porta RX\_IN

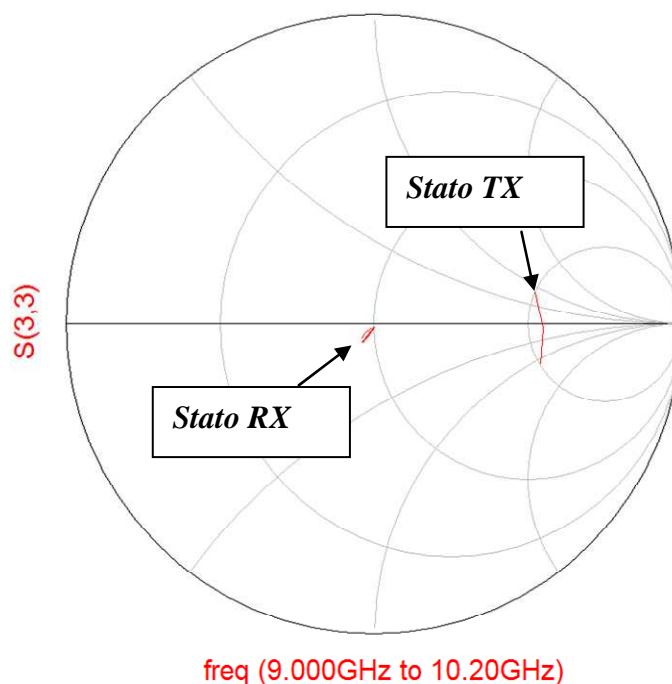


Fig. 104: Variazione su carta di Smith dell'adattamento alla porta RX\_IN

In Fig. 105 e Fig. 106 è riportato l'adattamento della porta TX\_OUT al variare di tutti gli stati di fase ed ampiezza e per le due modalità di funzionamento.

Osservando la figura si nota che in modalità TX, l'adattamento è superiore a 20 dB, con una variazione minima al variare dello stato di ampiezza e fase del Core-chip. Il risultato è legato sia all'ottimo adattamento in uscita dell'amplificatore TX, sia al fatto che questo è poco influenzato dalle variazioni di fase ed ampiezza che si presentano al suo ingresso.

In modo analogo a quanto accade per la porta RX\_IN, l'amplificatore TX presenta un adattamento in ingresso praticamente non influenzato dalle variazioni del carico, che avvengono nei diversi stati di ampiezza e fase del Core-chip, alla porta di uscita.

Nello stato Rx l'adattamento della porta si porta a circa -5 dB, i motivi di tale valori sono stati discussi in 5.4.3. L'impatto di ciò a livello di modulo T/R è nullo, visto che quando il Core-chip è nello stato RX, tutto il ramo TX è spento.

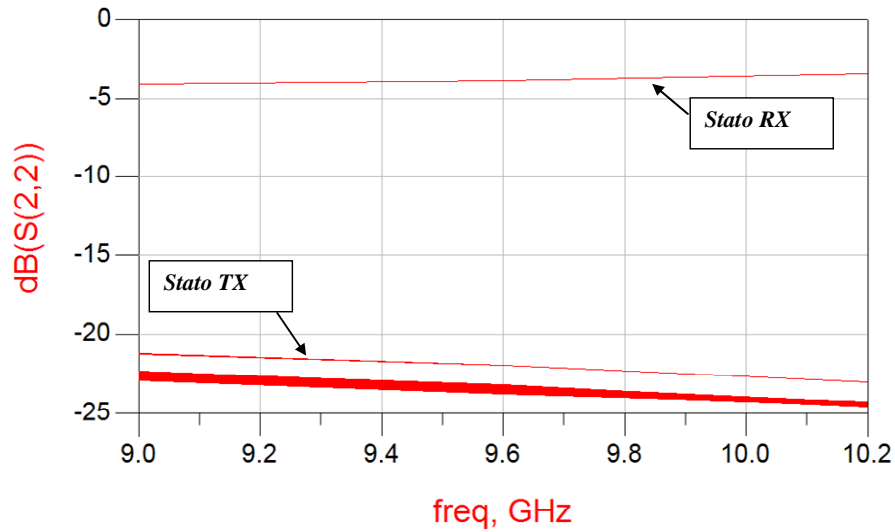


Fig. 105:Variazione dell'adattamento alla porta TX\_OUT

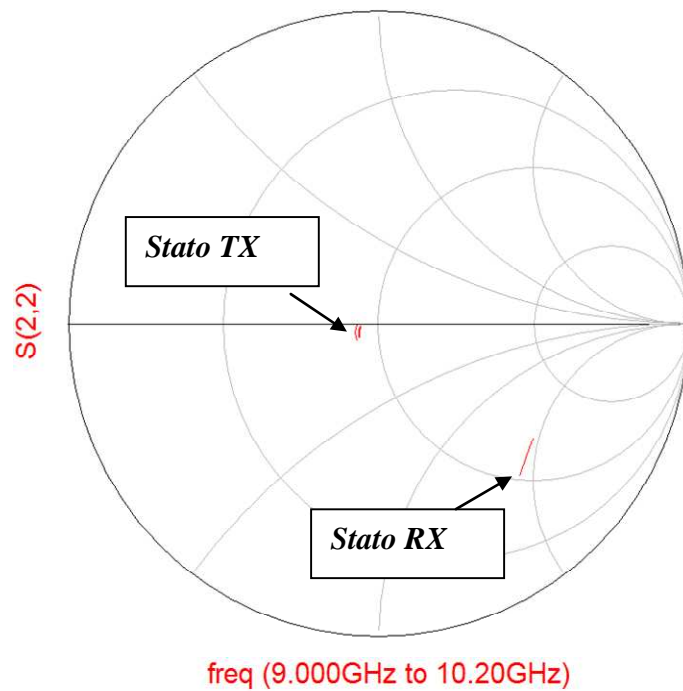
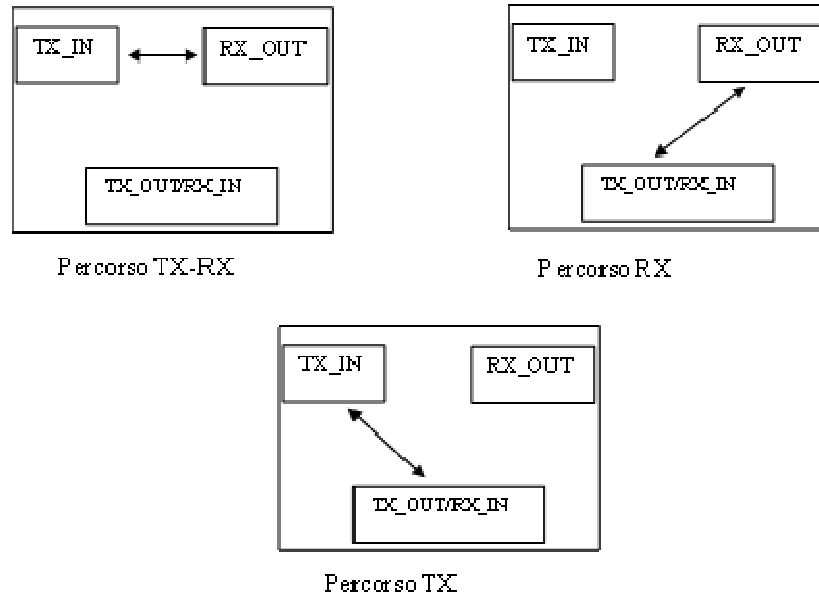


Fig. 106:Variazione su carta di Smith dell'adattamento alla porta TX\_OUT

### 5.5.5. ISOLAMENTO

Nella valutazione dell'isolamento dobbiamo tenere in conto 3 percorsi per cui valutare l'isolamento:



**Fig. 107:** Percorsi su cui valutare l'isolamento

In particolare, gli isolamenti simulati sono stati:

Isolamento del percorso TX-RX

Isolamento del percorso RX quando il Core-chip è in modalità TX

Isolamento del percorso TX quando il Core -chip è in modalità RX

Isolamento del percorso TX\_RX

Questo isolamento è indicativo di quanto le due porte RX\_IN e TX\_OUT siano isolate quando in una delle due sta transitando segnale. L'isolamento va valutato sia per lo stato RX che per quello TX. I risultati sono visibili in Fig. 108, Fig. 109 e Fig. 110.

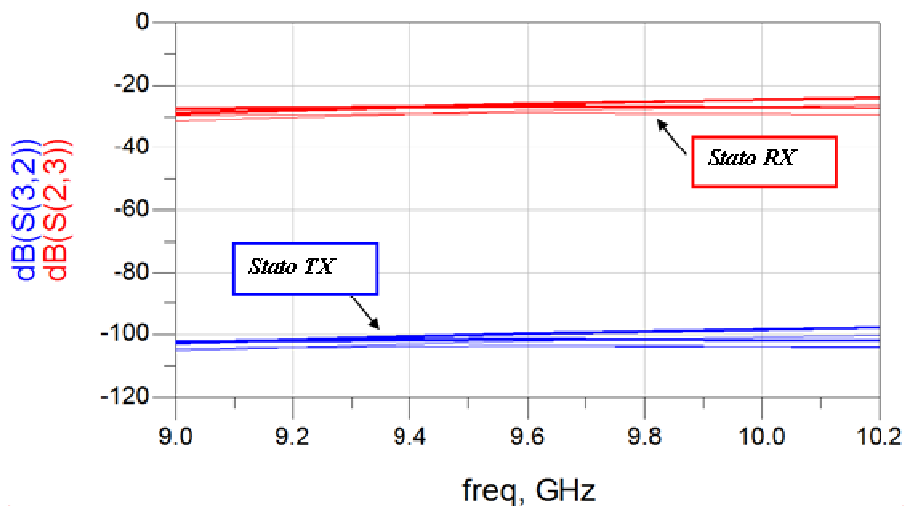


Fig. 108: Isolamento del percorso TX-RX in entrambi gli stati del Core-chip

La profonda differenza tra i valori ottenuti è giustificata dal fatto che, nello stato RX, l'isolamento viene peggiorato dal guadagno dell'amplificatore RX che è acceso.

Isolamento percorsi TX ed RX.

L'isolamento di questi due percorsi è già stato discusso.

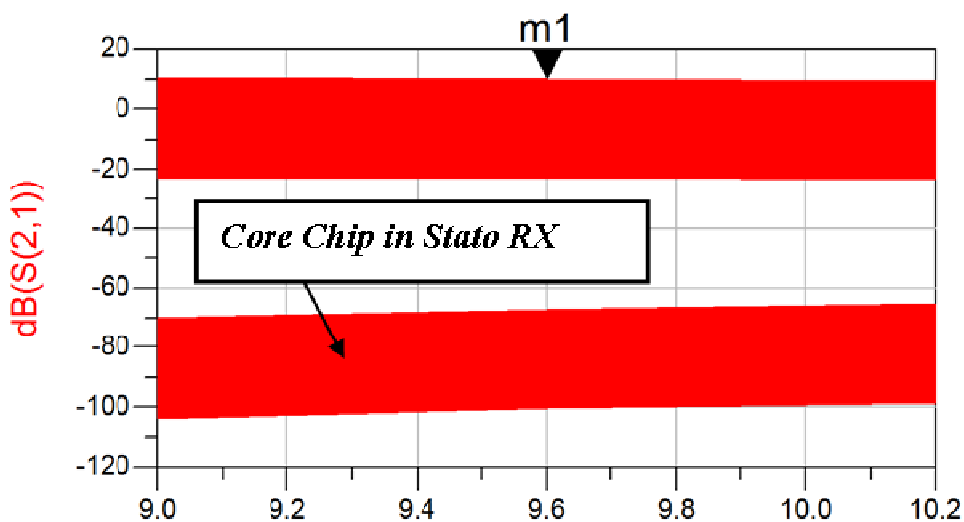


Fig. 109: Isolamento percorso TX con il Core-chip nello stato RX



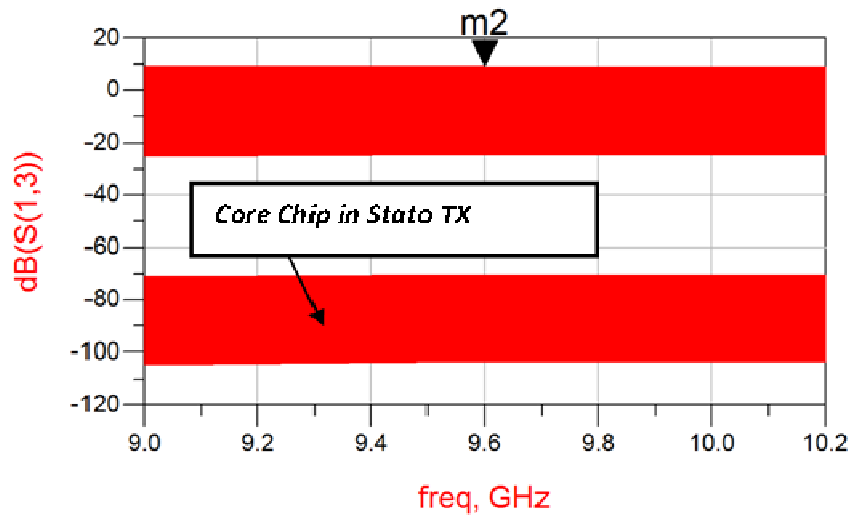


Fig. 110: Isolamento percorso RX con il Core-chip nello stato TX

I valori di isolamento sono sempre superiori ai 60dB, valore che mette a riparo da possibili segnali spuri che transitino dal percorso attivo alla porta “spenta” all’interno del Core-chip.

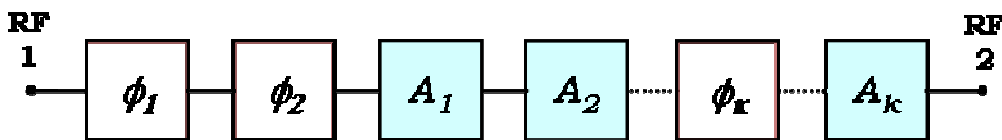
## 5.6. VEICOLI DI PROVA

Per dimostrare fin da subito le scelte ingegneristiche proposte nelle sezioni precedente si è proceduto alla progettazione e caratterizzazione di due veicoli di prova, nella stessa tecnologia utilizzata per la realizzazione futura del Core-chip. Ogni veicolo di prova deve contenere almeno due funzioni per essere multi-funzione e le 5 funzioni RF presente nel Core-chip dovranno essere contenute in almeno uno dei due veicoli di prova. Le funzionalità scelte per ciascuno dei due chip sono riportate nella tabella seguente:

**Tabella 16: Funzionalità integrate nei 2 chip multifunzionali**

CHIP	FUNZIONI INTEGRATE
MF1	Sfasatore variabile a 5-BIT
	Attenuatore variabile a 2-BIT
MF2	Attenuatore variabile a 3-BIT
	Switch SPDT
	Amplificatori TX/RX

Poiché l'architettura proposta per il Core-chip finale è di tipo "separata", la scelta per i due chip multifunzionali è stata quella mostrata nelle prossime Fig. 111 e Fig. 112.



**Fig. 111: Schema di principio del primo chip multifunzionale (CHIP\_MF1).**

Il primo chip (Fig. 111) contiene sia blocchi per il controllo della fase che controllo dell'ampiezza del segnale.

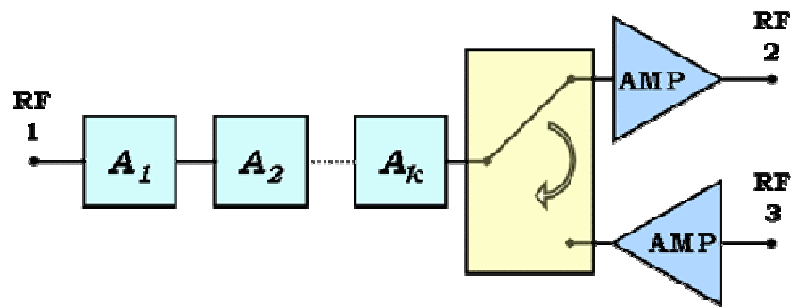


Fig. 112: Schema di principio del secondo chip multifunzionale (CHIP\_MF2).

Il secondo chip multifunzionale (Fig. 112) contiene le altre due funzioni logiche richieste dal Core-chip (amplificazione e commutazione) e alcuni sottoblocchi per il controllo dell'ampiezza del segnale.

In base alla topologia dei due chip multifunzionali e ai comportamenti elettrici tipici dei singoli blocchi funzionali in banda X è possibile determinare prestazioni desiderate per i due chip in questione

Di seguito, in Tabella 17 e Tabella 18 sono riportate le specifiche di progetto per i due veicoli di test realizzati e caratterizzati

Tabella 17: Prestazioni desiderate del primo chip multifunzionale (CHIP\_MF1).

Dimensioni	3 mm x 2 mm	
Frequenza centrale e banda percentuale	9.6 [GHz] ; 10%	
Insertion loss nello stato di minima attenuazione	< 9.0 [dB]	
Adattamento di ingresso e di uscita	>10 [dB]	Qualunque sia la condizione sulle altre porte
Numero di BIT di sfasamento	5	
Numero di BIT di attenuazione	2	
Risoluzione di fase	5.625°	
Risoluzione di attenuazione	0.5±0.2 [dB]	Qualunque sia lo stato di sfasamento

Tabella 18: Prestazioni desiderate del secondo chip multifunzionale (CHIP\_MF2).

Dimensioni	3 mm x 2 mm	
Frequenza centrale e banda percentuale	9.6 [GHz] ; 10[%]	
Guadagno nello stato di minima attenuazione	> 3 [dB]	Entrambe le direzioni
Adattamento di ingresso e di uscita	>10 [dB]	Qualunque sia la condizione sulle altre porte
Potenza di alimentazione	≤30 [mW]	Per ogni blocco di amplificazione acceso
Numero di BIT di attenuazione	3	
Output 1dBcp (dalla porta 1 alla 2, modo TX)	≥5 [dBm]	
Risoluzione di attenuazione	2.0±0.3 [dB]	

### 5.6.1. CHIP\_MF1

Lo schema a blocchi del CHIP\_MF1 è riportato nella seguente figura.

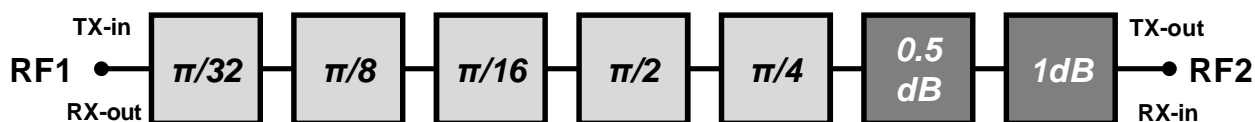


Fig. 113: Schema a blocchi del CHIP\_MF1.

Come si nota, il CHIP\_MF1 è composto da 5 celle di sfasamento, disposte nell'ordine  $5^\circ$ ,  $22^\circ$ ,  $11^\circ$ ,  $90^\circ$  e  $45^\circ$  seguite da due celle di attenuazione rispettivamente da 0.5dB ed 1dB.

Una richiesta del progetto MMIC CHIP\_MF1 è il suo ingombro, che deve essere inferiore ai  $3 \times 2$  mm<sup>2</sup>. Questa richiesta, insieme a quella della frequenza operativa, esclude l'uso di sfasatori che impiegano linee di trasmissione per realizzare lo sfasamento, la scelta si è quindi orientata verso celle sfasatrici di tipo Hi/Lo.

Riguardo le celle di attenuazione, è stata selezionata una configurazione a T-ponte, per la loro caratteristica di compattezza, semplicità di realizzazione e per i motivi riportati nella sezione 4.1 (ATTENUATORE COMPENSATO)

Il circuito elettrico per le celle da 5°, 11° e 22° usate nel CHIP\_MF1 hanno tutte uno schema che può ricondursi a quanto esposto nella seguente Fig. 114.

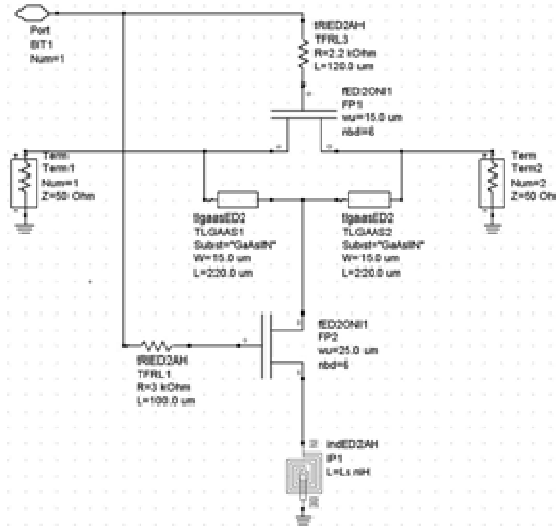


Fig. 114: Schema elettrico per le celle da 5°, 11°, 22°.

Il circuito elettrico per la cella da 45° usata nel CHIP\_MF1 consiste nella serie di due celle da 22.5°, ed è indicato nella seguente Fig. 115.

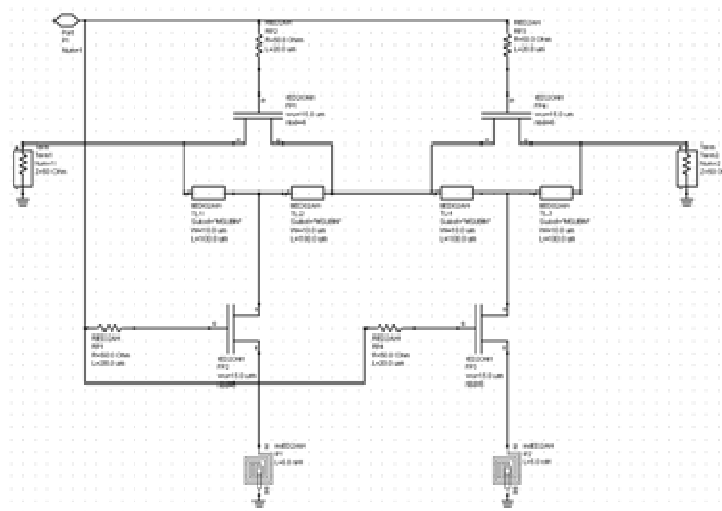


Fig. 115: Circuito elettrico semplificato per la cella da 45°

Si noti come questa cella è attuata con un solo comando, al pari delle celle da  $5^\circ$ ,  $11^\circ$  e  $22^\circ$  analizzate in precedenza. Anche in questo caso, resistenze di compensazione sono inserite nella linea serie che il segnale RF percorre quando la cella è nel funzionamento passa basso.

Il circuito elettrico per la cella da  $90^\circ$  usata nel CHIP\_MF1 è indicato nella seguente Fig. 116.

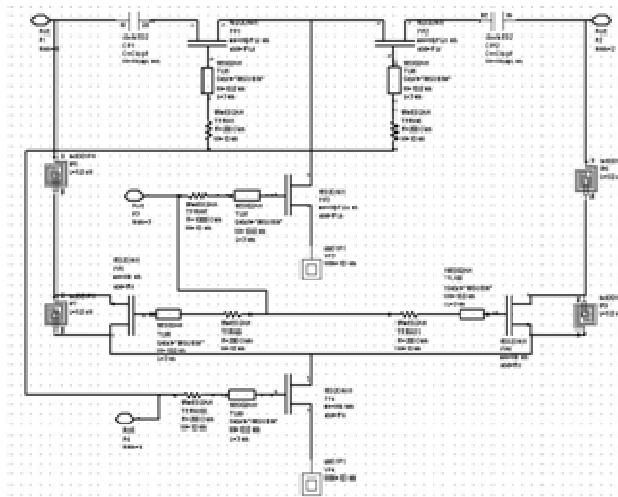


Fig. 116: Circuito elettrico semplificato per la cella da  $90^\circ$

Come già indicato in precedenza le celle di attenuazione sono state progettate utilizzando le tecniche introdotte nella sezione 4.1 (ATTENUATORE COMPENSATO). Diversi sono i punti critici del progetto del CHIP\_MF1: di seguito si trattano i più importanti.

La piatezza di fase è poi interessata, ovviamente, dalla variazione di fase inserita dagli attenuatori. In generale, nel caso dei modulatori vettoriali dove sono presenti anche variazioni desiderate d'ampiezza, l'incremento di fase è il parametro maggiormente controllato e desiderato ottimale: in questi casi, la variazione d'ampiezza desiderata ed inserita dalle celle attenuatrici è considerata come aggiustamento del valore d'attenuazione inserito da una cella sfasatrice.

Le celle sfasatrici sono assai sensibili ai carichi di chiusura. Durante una connessione di molte celle, ciascuna soggetta a variazione di stato ottenuta con comandi, accade che ogni cella in pratica vede dei

carichi di terminazione che variano a seconda dello stato del CHIP\_MF1, ossia della parola digitale di controllo.

Nelle seguenti Fig. 117 e Fig. 118 sono riportati il layout e una fotografia al microscopio del MMIC realizzato.

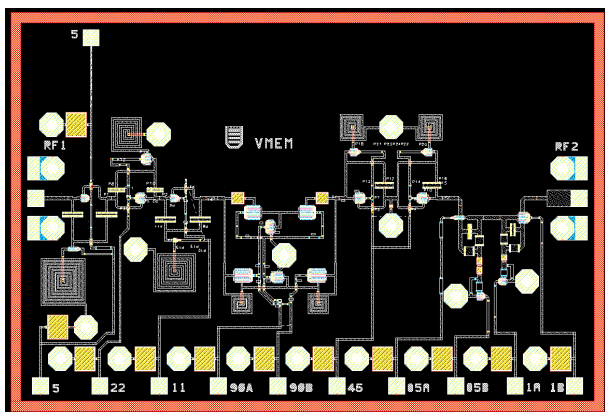


Fig. 117: Layout del CHIP\_MF1

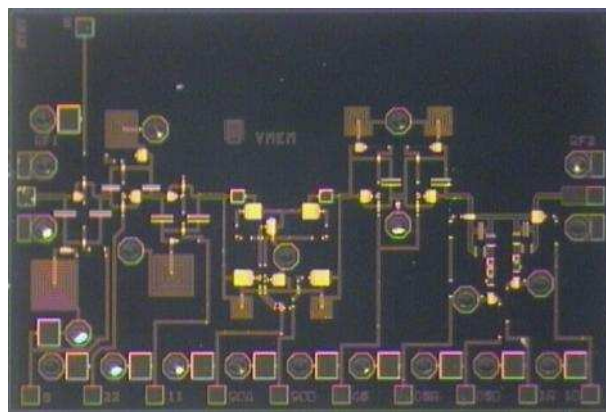


Fig. 118: Fotografia al microscopio del CHIP\_MF1

I CHIP\_MF1 e CHIP\_MF2 sono stati realizzati mediante run multiproject della fonderia OMMIC utilizzando il processo ED02AH, e successivamente misurati bare die con l’analizzatore di rete vettoriali HP-8510C.

Il risultato complessivo delle misure è in linea con quanto atteso dalla fase di progettazione e, insieme agli assorbimenti, sono in accordo con le simulazioni. Le misure sui tre sample dei MMIC realizzati CHIP\_MF1 evidenziano le seguenti prestazioni sintetizzate in Tabella 19:

Tabella 19: Prestazioni misurate del primo chip multifunzionale (CHIP\_MF1).

<b>Frequenza centrale e banda percentuale</b>	9.6 [GHz], 10%	
<b>Insertion loss nello stato di minima attenuazione</b>	8.0 [dB]	
<b>Adattamento di ingresso e di uscita</b>	>10 [dB]	Qualunque sia la condizione sulle altre porte
<b>Dinamica di Attenuazione</b>	0-1.5 [dB]	
<b>Risoluzione dello sfasamento</b>	6° [deg]	
<b>Risoluzione di Attenuazione</b>	0.5[dB]	

Il confronto con le caratteristiche elettriche attese evidenzia una buona riuscita del progetto.

L'analisi dell'uniformità delle prestazioni dei vari chip realizzati evidenzia un'ottima ripetibilità dei risultati ottenuti, fornendo una buona indicazione sulla qualità del processo tecnologico selezionato (OMMIC ED02AH). A titolo di esempio della attività di caratterizzazione svolta, nelle prossime Fig. 119 e Fig. 120 sono riportati lo sfasamento differenziale misurato e l'attenuazione differenziale misurata del CHIP\_MF1 nella sua banda operativa.

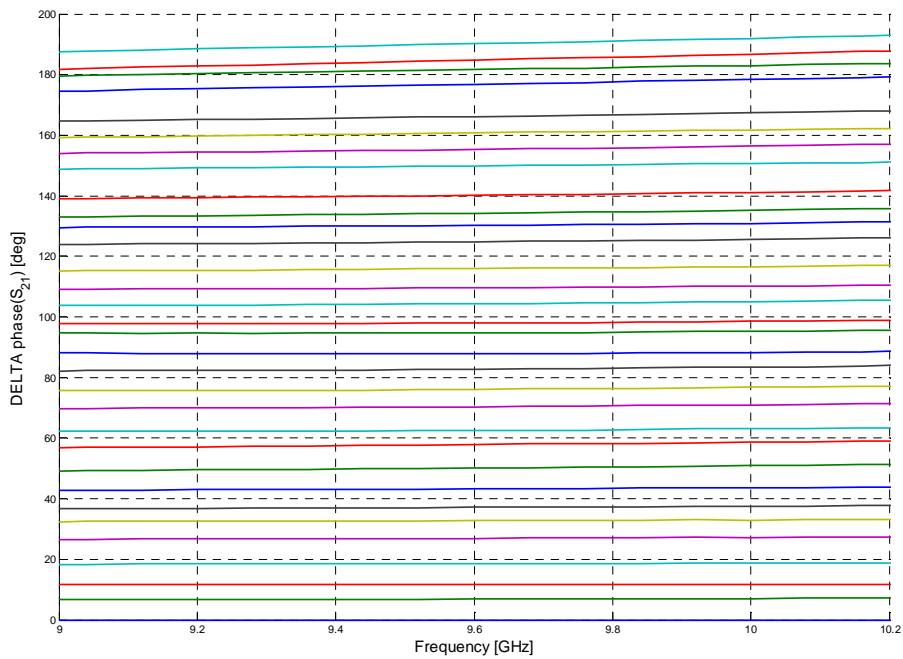


Fig. 119: Misure dello sfasamento differenziale al variare del valore dei BIT di fase del CHIP\_MF1.



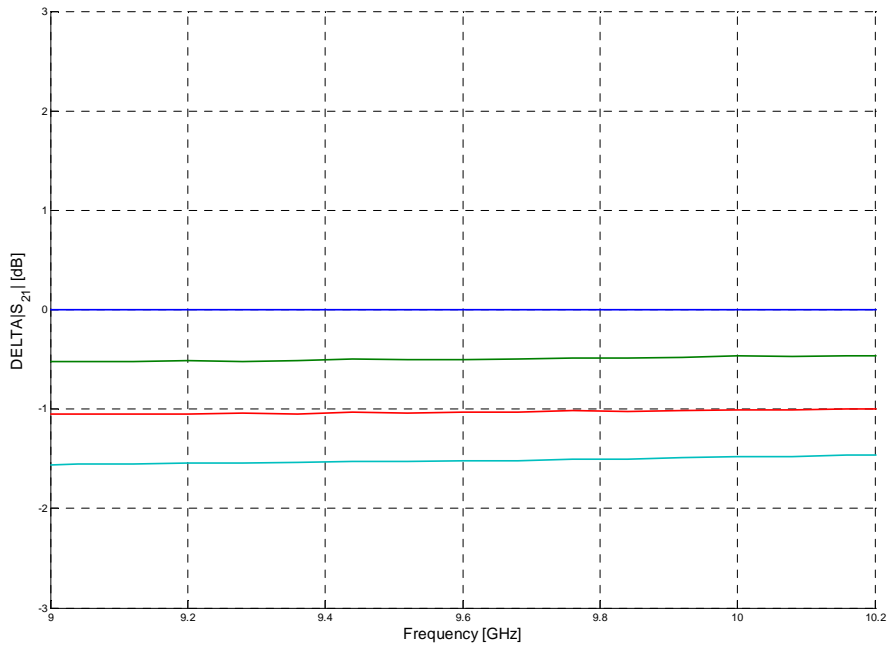


Fig. 120: Misura dell'attenuazione differenziale del CHIP\_MF1.

### 5.6.2. CHIP\_MF2

Come mostrato nella seguente Fig. 121 il MMIC CHIP\_MF2 è composto da una cascata di  $k=3$  attenuatori digitali bidirezionali, uno switch SPDT, che seleziona il modo TX/RX, ed una coppia di amplificatori. Quest'ultimi vengono montati in modo che uno amplifichi il segnale quando è attivo il modo TX mentre l'altro nel modo RX. Quando un modo è disabilitato il corrispondente amplificatore può essere spento riducendo il consumo totale del MMIC. In questo caso però vi è un forte disadattamento (ca. -4dB) alla porta del MMIC disabilitata ed al corrispondente ingresso del SPDT.

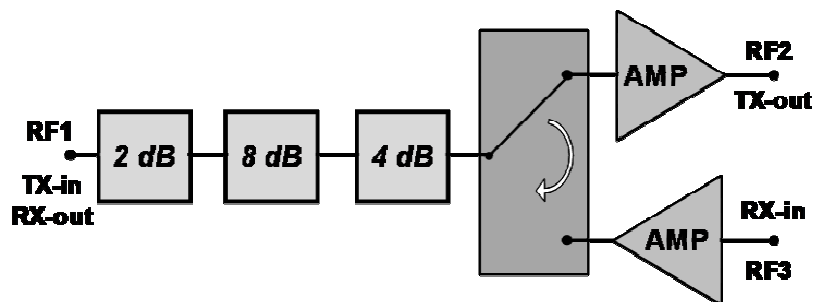


Fig. 121: Schema a blocchi del CHIP\_MF2.

I passi progettuali seguiti per la progettazione dei singoli sottoblocchi ricalca le tecniche proposte nelle precedenti sezioni 5.4.1 (ATTENUATORI), 5.4.2 (SWITCH) e 5.4.3 (AMPLIFICATORI) e pertanto non verranno ripresentati in questa sezione. Anche il flusso di integrazione delle singole funzionalità ricalca quanto presentato in 5.5 (FLUSSO PROGETTUALE DEL CORE-CHIP).

Nelle seguenti Fig. 122 e Fig. 123 sono riportati il layout e la fotografia al microscopio del MMIC CHIP\_MF2 realizzato.

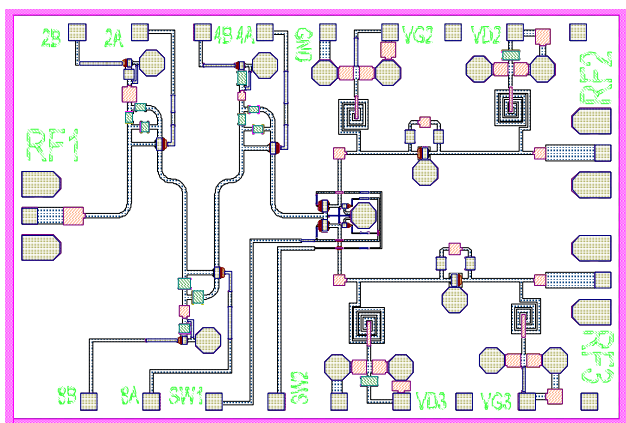


Fig. 122:CHIP\_MF2 layout

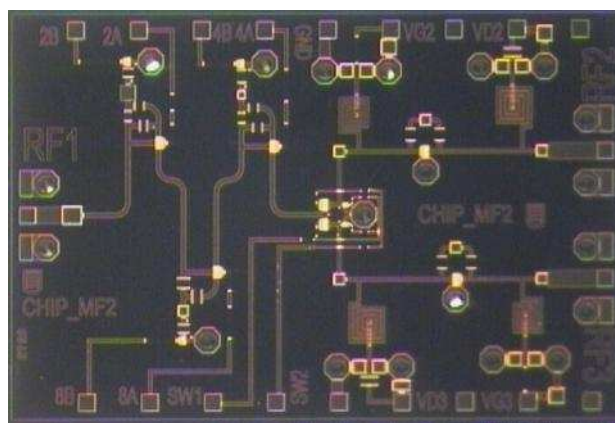


Fig. 123:Fotografia al microscopio del CHIP\_MF2

Il risultato complessivo delle misure è in linea con quanto atteso dalla fase di progettazione e, insieme agli assorbimenti, sono in accordo con le simulazioni. Le misure sui tre sample dei MMIC realizzati CHIP\_MF2 evidenziano le seguenti prestazioni sintetizzate in Tabella 20.

Tabella 20: Prestazioni misurate del secondo chip multifunzionale (CHIP\_MF2).

Frequenza centrale e banda percentuale	9.6 [GHz], 10%	
Insertion gain nello stato di minima attenuazione	6.5 [dB]	
Adattamento di ingresso e di uscita	>15 [dB]	Qualunque sia la condizione sulle altre porte
Dinamica di Attenuazione	0-14 [dB]	
Sfasamento indesiderato	$\pm 5^\circ$ [deg]	
Risoluzione di Attenuazione	2 [dB]	
Isolamento	45 [dB]	
Pout @ 1 dB compression point	8 [dBm]	

Il confronto con le caratteristiche elettriche attese evidenzia una buona riuscita del progetto.

L'analisi dell'uniformità delle prestazioni dei vari chip realizzati evidenzia un'ottima ripetibilità dei risultati ottenuti, fornendo una buona indicazione sulla qualità del processo tecnologico selezionato (OMMIC ED02AH). A titolo di esempio della attività di caratterizzazione svolta, nelle prossime Fig. 124 e Fig. 125 sono riportati i guadagni di inserzione misurati al variare dello stato di attenuazione sia per il modo TX sia per il modo RX del CHIP\_MF2 nella sua banda operativa.

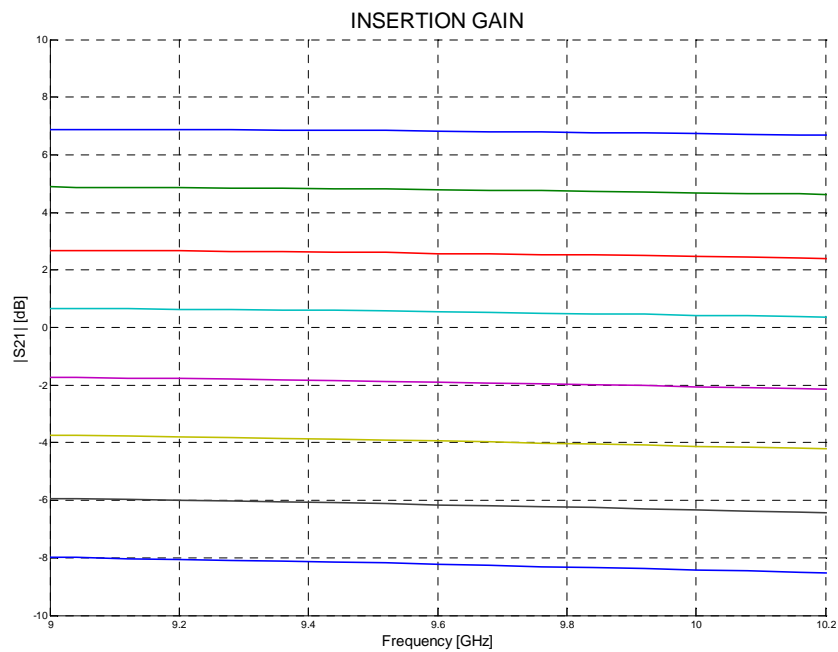


Fig. 124: Guadagno differenziale in modalità TX del CHIP-MF2

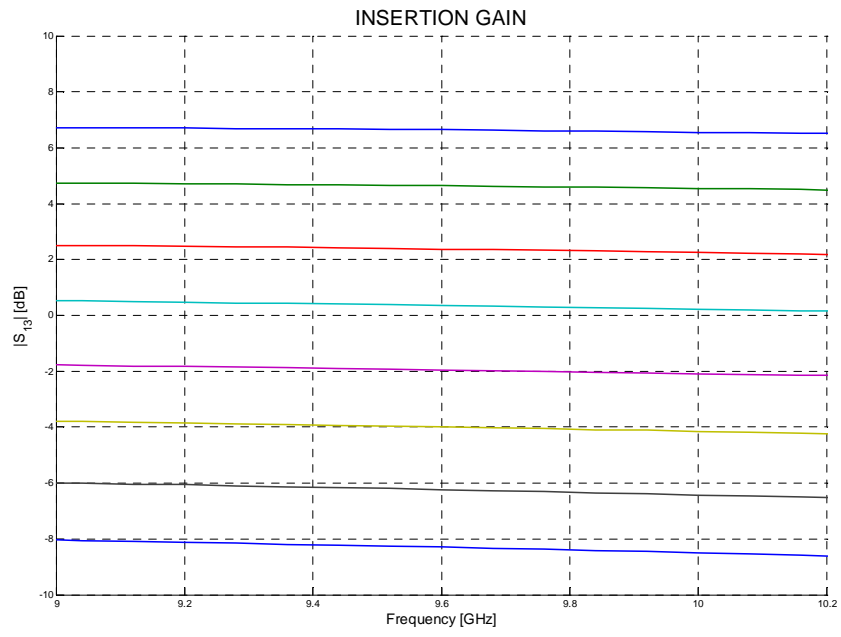


Fig. 125: Guadagno differenziale in modalità RX del CHIP-MF2



---

# CONCLUSIONI

Nel corso dell'attività triennale di ricerca ho principalmente affrontato gli aspetti riguardanti le metodologie e tecniche di analisi e progettazione per alcune funzionalità in *front-end* ricevitori a radiofrequenza ad elevata sensibilità e riconfigurabili. Tali funzionalità sono: ***l'amplificazione a basso rumore ed il controllo dell'ampiezza di un segnale a RF***. Infine, un'ulteriore investigazione ha focalizzato gli aspetti e le criticità in ***circuiti multi-funzione ad elevata integrazione***.

Nella prima parte della Tesi sono state descritte alcune applicazioni che hanno beneficiato dei sottosistemi progettati e realizzati utilizzando le tecniche investigate durante l'attività di ricerca e riportate in questa Tesi. Si è voluto sottolineare che tali sottosistemi si configurano come elementi abilitanti per poter ottenere elevate prestazioni a livello del sistema complessivo. In particolare sono state presentate due applicazioni che hanno giovato specificatamente dai circuiti realizzati: l'osservazione radioastronomica e il telerilevamento con la tecnica SAR. Bisogna rimarcare che le tecniche e metodologie di analisi e sintesi derivate durante l'attività di ricerca sono sufficientemente generali affinché applicazioni diverse da quelle presentate, come le telecomunicazioni mobili e satellitari, possano beneficiare dei sottosistemi progettati con le metodologie proposte.

Dopo aver fornito una breve panoramica e analisi delle ***metodologie di progettazione per amplificatori a basso rumore a microonde*** presente nella letteratura scientifica, è stata mostrata una metodologia per progettazione che ha portato a definire le relazioni di adattamento simultaneo in

ingresso ed uscita ottenibile in un LNA. Il principale risultato di tale investigazione è l'individuazione di un grafico che permette di valutare in modo sinottico il guadagno di trasduzione e gli adattamenti I/O di una rete 2-porte amplificatrice una volta fissata l'impedenza di sorgente, e quindi il fattore di rumore del LNA. Sono state anche fornite delle formule che permettono di sintetizzare il carico di uscita che realizza le summenzionate proprietà elettriche. Per verificare la metodologia di progetto proposta è stato realizzato e misurato un veicolo di prova di cui viene riportata la caratterizzazione. La metodologia proposta è stata anche estesa al caso di LNA a doppio-stadio con il relativo dimostratore in tecnologia MMIC. Il risultato dell'attività di ricerca sulla progettazione di LNA a microonde è stato parzialmente riportato in [P.1]. E' ancora in fase di stesura il compendio di tale attività di ricerca da sottomettere a *IEEE Trans. on Microw. Theory and Tech.* Gli sviluppi futuri di tale attività riguardano l'estensione della metodologia proposta al caso multi-stadio insieme ad una verifica dei limiti di applicabilità in frequenza della metodologia proposta, in termini di larghezza di banda ottenibile.

Sull'argomento ***amplificatori a basso rumore ad onde millimetriche*** è stato proposto un insieme di metodi analitici e sintetici che coprono le tematiche dalla scelta della tecnologia del dispositivo attivo al test del LNA realizzato. E' stato ripreso il significato della Misura di Rumore nella progettazione a basso rumore ad onde millimetriche investigando anche le tematiche della simulazione EM planare e 3D ad onde millimetriche [P.2]. Come veicolo di test delle metodologie adottate e delle soluzioni proposte è stato realizzato un LNA per applicazioni in banda-W (75-110GHz) in tecnologia sperimentale europea da 70nm (OMMIC D007IH). L'amplificatore è stato assemblato e caratterizzato in un *test jig* con connettori esterni in guida d'onda del tipo WR-10. La fase di test sul LNA *bare-die* ha mostrato risultati, in termini di rumore, uniformati con lo stato dell'arte ed, in termini di guadagno, superiori a quanto riportato in letteratura scientifica all'epoca della realizzazione. Gli sviluppi futuri di tale lavoro riguardano la verifica dell'applicabilità delle stesse metodologie di progetto alle bande di

---

frequenza più elevate (i.e. banda G: 140-240GHz e oltre) in aggiunta ad un test completo (prestazioni lineari e di rumore) in ambiente criogenico (25K) del LNA realizzato.

All'interno della tematica sul **controllo dell'ampiezza di un segnale a RF** è stato investigato in profondità lo sfasamento parassita connesso al cambio di stato in **attenuatori digitali a commutazione**. E' stata suggerita una tecnica circuitale e sono state ricavate equazioni di progetto che permettono di compensare tale sfasamento indesiderato, fornendo una relazione che consente di dimensionare l'elemento reattivo che compensa tale effetto sgradito. Utilizzando il metodo proposto è stato realizzato un attenuatore a 5-BIT in banda-X come veicolo di prova. Il risultato di questa attività di ricerca è stato riportato in [P.7] e [P.11]. Nella seconda parte del Capitolo 4 sono state presentate le tematiche riguardanti gli **amplificatori a guadagno variabile** sottolineando alcuni vantaggi prestazionali che si possono ottenere a livello di sistema quando si utilizza un VGA invece di un attenuatore passivo [P.8]-[P.10]. Gli sviluppi futuri di tale attività riguardano l'estensione della metodologia proposta ad un più ampio *range* di attenuazione (0-16dB) contro gli attuali 0-8dB, insieme ad una verifica dei limiti di applicabilità in frequenza della metodologia proposta, in termini di larghezza di banda ottenibile.

Infine, sulla materia della **progettazione di circuiti-multi funzione ad elevata integrazione** è stata investigata la realizzabilità di un modulo contenente diverse funzionalità: controllo dell'ampiezza del segnale, amplificazione, scelta del modo T/R, controllo della fase del segnale e conversione seriale/parallelo dei dati di comando. Sono state presentate le procedure di progetto di alcuni sottosistemi nonché i criteri ed i passi seguiti nella fase di integrazione. Il Core-chip progettato con i metodi e le tecniche proposte occupa solo 15mm<sup>2</sup> risultando il più piccolo Core-chip prodotto o pubblicato all'epoca della progettazione, di conseguenza sono stati illustrati i vantaggi ottenibili sia dalla riduzione di ingombro sia dal fatto di integrare 6 funzionalità su un singolo monolitico. Come veicoli di

---



prova per le soluzioni ideate e proposte sono stati realizzati e testati due MMIC: il primo contenente le funzioni di controllo della fase e dell'ampiezza, il secondo contenente le funzioni di controllo dell'ampiezza, scelta del modo T/R e amplificazione [P.13]. Le attività future riguardano la completa caratterizzazione del Core-chip insieme ad una necessaria fase di *reverse engineering* data la complessità del sistema progettato e realizzato.





---

# LISTA DELLE PUBBLICAZIONI

## *SOTTOSISTEMI A BASSO RUMORE*

- [P.1] W. Ciccognani, F. Giannini, E. Limiti, P.E. Longhi, “Determining optimum load Impedance for a noisy active 2-port network,” Proceedings of the 37th European Microwave Conference, Munich (GER), 9-12 Oct. 2007. Pages:1393 – 1396. Digital Object Identifier 10.1109/EUMC.2007.4405464.
- [P.2] W. Ciccognani, F. Giannini, E. Limiti, P.E. Longhi, “Full W-Band High-Gain LNA in mHEMT MMIC Technology,” Proceedings of the 38th European Microwave Conference, Amsterdam (NED), 27-31 Oct. 2008.
- [P.3] W. Ciccognani, F. Di Paolo, F. Giannini, E. Limiti, P.E. Longhi, A. Serino, “GaAs cryo-cooled LNA for C-band radioastronomy applications,” Electronics Letters Volume 42, Issue 8, 13 April 2006. Pages:471–472. Digital Object Identifier 10.1049/el:20060710.
- [P.4] W. Ciccognani, F. Giannini, E. Limiti, P.E. Longhi, “Analysis, Design and Measurement of Active Low- Noise Terminations,” Proceedings of the 14th Conference on Microwave Techniques, Prague (CHZ), 23- 24 April 2008 Pages:1–4. Digital Object Identifier 10.1109/COMITE.2008.4569921.
- [P.5] W. Ciccognani, F. Di Paolo, F. Giannini, E. Limiti, P.E. Longhi, A. Serino, “Front-end criogenici per array di piano focale per applicazioni di Radioastronomia,” Atti della Fondazione Ronchi, Arcetri (FI), Volume 63, No. 1-2, Anno 2008. Pagine: 149-152.
- [P.6] W. Ciccognani, F. Giannini, E. Limiti, P.E. Longhi and A. Serino, “Design and Measurement of an active cold load,” Proceedings of the 11th International

---

Symposium on Microwave and Optical Technology (formerly ISRAMT), Rome (ITA),  
17-21 Dec 2007.

### **ATTENUATORI & VGA**

- [P.7] W. Ciccognani, F. Giannini, E. Limiti, P.E. Longhi “Compensating Parasitic Phase Shift in Microwave Digitally Controlled Attenuators,” *Electronics Letters* Volume 44, Issue 12, June 5 2008 Pages:743–744 Digital Object Identifier 10.1049/el:20080987.
- [P.8] W. Ciccognani, F. Di Paolo, F. Giannini, E. Limiti, P.E. Longhi, A. Serino, “Beam Forming Network GaAs modules for Radioastronomy Focal Plane Arrays,” *Proceedings of the the 1st European Microwave Integrated Circuits Conference (formerly GaAs), Manchester (UK), 11 September 2006. Pages:406–409. Digital Object Identifier 10.1109/EMICC.2006.282668.*
- [P.9] W. Ciccognani, F. Di Paolo, F. Giannini, E. Limiti, P.E. Longhi, A. Serino, “GaAs front-end receiver for radioastronomy applications,” *Proceedings of the IEEE Mediterranean Electrotechnical Conference, Malaga (ESP), 16-19 May 2006. Pages:549–552. Digital Object Identifier 10.1109/MELCON.2006.1653160.*
- [P.10] W. Ciccognani, F. Di Paolo, F. Giannini, E. Limiti, P.E. Longhi, A. Serino, “GaAs MMIC chipset for focal plane array,” *Proceedings of the 13th Conference on Microwave Techniques, Prague (CHZ), 13-17 April 2005.*
- [P.11] W. Ciccognani, F. Giannini, E. Limiti, P.E. Longhi, “Compensating Digital Attenuator Differential Phase Shift,” *Proceedings of the 14th Conference on Microwave Techniques, 23-24 April 2008. Pages: 1–4. Digital Object Identifier 10.1109/COMITE.2008.4569947.*
- [P.12] W. Ciccognani, F. Di Paolo, F. Giannini, E. Limiti, P.E. Longhi and A. Serino, “GaAs MMICs for a C-Band Focal PlaneArray,” *Proceedings of the Focused Session on Focal Plane Arrays, Proceedings of the 11th International Symposium on Microwave and Optical Technology (formerly ISRAMT), Rome (ITA), 17-21 Dec 2007.*

### **CIRCUITI MULTI-FUNZIONE AD ELEVATA INTEGRAZIONE**

- [P.13] F. Giannini, E. Limiti, P.E. Longhi, A. Serino, “X-band multi function GaAs MMIC for T/R modules in smart antenna applications,” *Wiley Interscience Microwave and Optical Technology Letters*, Volume 50, Issue 6, June 2008. Pages: 1667-1673.

- [P.14] P. Colantonio, F. Giannini, E. Limiti, G. Orenco, L. Scucchia, A. Serino, W. Ciccognani, F. Di Paolo, R. Giofrè, P.E. Longhi, A. Nanni, M. Rossi, A. Ticconi, “Microelettronica a Radiofrequenza per Applicazioni Spaziali,” Quaderni della Società Italiana di Elettromagnetismo, Volume 1, No. 3, Settembre 2005.
- [P.15] W. Ciccognani, F. Di Paolo, F. Giannini, E. Limiti, P.E. Longhi and A. Serino, “A C-Band MMIC chipset for phase and amplitude modulation,” International Journal of Microwave and Optical Technology special issue containing selected papers of ISMOT-2007, Volume 3, No. 3, Part I. Pages: 268-274.

### ***ALTRE ATTIVITA' DI RICERCA***

- [P.16] W. Ciccognani, F. Giannini, E. Limiti, P.E. Longhi, A. Nanni, A. Serino, C. Lanzieri, M. Peroni, P. Romanini, V. Camarchia, M. Pirola, G. Ghione, “GaN Device Technology: Manufacturing, Characterization, Modelling and Verification,” Proceedings of the 14th
- [P.17] M.Jankowsky, E.Limiti, P.Longhi, “Freitag Method Application to PA Stability Test”, Proceedings of the Workshop on Integrated Nonlinear Microwave and Millimetre-wave Circuits, INMMiC Malaga, Malaga, Spain, November 2008, pp.149-152.
- [P.18] W.Ciccognani, E.Limiti, P.Longhi, L.Scucchia, “Harmonic Matching Design for Triplers,” Proceedings of the Workshop on Integrated Nonlinear Microwave and Millimetre-wave Circuits, INMMiC Malaga, Malaga, Spain, November 2008, pp.141-144.