



UNIVERSITÀ DEGLI STUDI DI ROMA
TOR VERGATA

DIPARTIMENTO DI INGEGNERIA
ELETTRONICA

Dottorato di Ricerca in Sistemi e Tecnologie per lo Spazio

XIX° Ciclo

**TECNICHE DI LINEARIZZAZIONE PER
TRASMETTITORI AD ELEVATE PRESTAZIONI:
SVILUPPO DI UN TRASMETTITORE LINC
INTEGRATO**

Ing. Massimiliano Rossi

Relatore:
Prof. Paolo Colantonio

Coordinatore:
Prof. Gian Carlo Cardarilli

APRILE 2007

RINGRAZIAMENTI

Il primo ringraziamento va al Prof. Paolo Colantonio per avermi dato la possibilità di lavorare a questa tesi (rendendomi quindi un soggetto ideale della legge 180 ☺).

Nel corso del tempo non sono ovviamente mancati momenti di sconforto, talvolta degenerati in baleni “Bensoniani”, seguiti da lampi di soddisfazione. A questi ultimi hanno contribuito, in modo decisivo, i miei colleghi di lavoro cui rinnovo la mia stima e che desidero ringraziare in modo scherzoso: Walter Ciccognani (l'appassionato, sono ormai convinto che ADS l'abbia scritto lui); Sergio Arena e Tommaso Cavanna (H & J oppure I e Q a seconda delle specifiche), coraggiosi imprenditori; Andrea Cremonini (lupo ezechiele), maestro di low noise e poi: Franco Di Paolo (il saggio), fulgido esempio di abilità tecnica unita alla passione ed alla sete di conoscenza; Mauro Ferrari (l'elettromagnetico). Un ringraziamento va anche a Marco Imbimbo (il piccoletto), Rocco Giofrè (frank poncherello), Patrick Ettore Longhi, Antonio Nanni, la cui simpatia è stata sempre fonte di nuovo ottimismo. Un ringraziamento va al mio amico Massimo, fonte inesauribile di senso pratico.

Un ringraziamento, speciale ovviamente, è diretto ai miei genitori, ad Elena e alle persone che occupano un posto speciale nel mio cuore e che, purtroppo, non ci sono più.

Introduzione

Il panorama delle telecomunicazioni si sta evolvendo con un ritmo estremamente accelerato che ha portato, negli ultimi dieci anni, alla nascita di prodotti e servizi assolutamente innovativi. Si pensi agli standard che si sono succeduti nel campo della telefonia cellulare terrestre: dal sistema analogico italiano E-TACS (1990) al sistema digitale GSM 900/1800 (1995) al sistema a larga banda UMTS (2003). Il passaggio dall'uno all'altro sistema ha cambiato il modo di concepire la telefonia mobile e con essa le tecnologie associate, che hanno beneficiato in modo evidente dei progressi dell'elettronica digitale e del VLSI (Very Large Scale of Integration). In questo contesto dobbiamo ormai abituarci a convivere con nuove sigle tipiche del mondo delle telecomunicazioni ma indici di nuove e sempre più avanzate tecnologie; non ultime ricordiamo la televisione digitale terrestre (DVB-T) e quella mobile (DVB-H). E' inoltre impossibile non pensare al debutto (2003) ed al prepotente rapido sviluppo delle reti locali wireless (WLAN), oggi considerate praticamente insostituibili, che hanno consentito

la diffusione di servizi quali il VoIP (Voice over IP) e la connettività nomadica. Altre tecnologie, con le quali conviviamo quotidianamente hanno preso vita in meno di dieci anni: dal bluetooth all'UWB (Ultra WideBand). Lo sviluppo vertiginoso delle telecomunicazioni, del quale noi tutti siamo testimoni, è ancora lungi dal rallentare e, se osservato a livello di architettura dei sistemi elettronici, non è stata del tutto pacifico. Ciò è stato ed è particolarmente vero per le sezioni a radiofrequenza di un qualunque moderno apparato, in modo particolare per quelle di potenza. L'introduzione di sofisticate tecniche di codifica di canale e multiplazione, di complessi schemi di modulazione multilivello e di requisiti stringenti riguardanti sia la potenza emessa che la sua distribuzione spettrale, hanno comportato la nascita di nuovi e pressanti problemi da risolvere, giungendo spesso all'assurdo ovvero pretendendo specifiche per gli stadi di potenza, difficili, se non impossibili, da raggiungere. Gli stadi di amplificazione non consentono di ottenere contemporaneamente alta efficienza ed alta linearità. Il primo requisito, che qualifica l'amplificatore di potenza (PA) quale convertitore di energia, aumenta proprio all'aumentare della non linearità del PA stesso, al contrario del secondo. Se si pensa ad un apparato mobile, magari portatile, nel quale la maggior parte dell'energia è dissipata dalla sezione di potenza a RF, risulta intuibile quale importanza possa avere una buona efficienza del PA per aumentare l'autonomia dell'apparato e diminuirne gli stress termici. A maggior ragione, risulta chiara l'importanza di una buona efficienza di conversione del PA in un ambiente nel quale sia la dissipazione termica che la disponibilità di energia siano entrambe ridotte, ovvero all'interno di un satellite. Nello stesso momento, la minimizzazione delle interferenze, soprattutto tra canali adiacenti, ha condotto alla ricerca di

stadi di potenza di grande linearità. Il soddisfacimento di questi requisiti viene conseguito, di norma, affiancando all'amplificatore stesso degli opportuni sottosistemi di linearizzazione. Il campo dei linearizzatori è in realtà un settore molto attivo della ricerca, aperto a livello mondiale e coinvolgente, di fatto, sia le università sia le aziende.

Il presente lavoro si inserisce in un contesto quale quello tratteggiato poch'anzi. Saranno quindi trattate non solo alcune delle maggiori tecniche di linearizzazione oggi maggiormente in uso, ma saranno presentati sia la teoria sia i risultati conseguiti nello sviluppo di un prototipo operativo di un linearizzatore LINC (Linear Amplification with Nonlinear Components), completamente analogico ed operante direttamente a radiofrequenza. La scelta della tecnica LINC è stata dettata dalla possibilità offerta da tale schema (a dire il vero unica nel suo genere) di poter garantire simultaneamente ottime prestazioni sia in termini di linearità che di efficienza. La sfida ha riguardato soprattutto lo sviluppo di una tecnica innovativa per la realizzazione della sezione di separazione delle componenti (SCS), operando direttamente a radiofrequenza. Si è cercato di perseguire l'obiettivo rinunciando volutamente all'ausilio offerto dalle tecnologie digitali (che potrebbero comunque essere impiegate), sviluppando dapprima la teoria di base, per poi passare alla realizzazione di un prototipo a componenti discreti. La realizzazione del prototipo ha rappresentato una doppia sfida: la prima a livello personale, nella quale le difficoltà e le prove da superare sono state non poche, la seconda a livello scientifico, ove si è dimostrata la validità dell'idea pur non beneficiando delle accuratezze ottenibili con la tecnologia integrata. La complessità del sistema e la necessità di investigare le singole sottosezioni, ha fatto sì che in

questa fase il progetto terminasse in un prototipo a componenti discreti. Il passo successivo, doveroso, sarà quello di passare alla tecnologia integrata per ottenere una sezione di amplificazione di potenza compatta e dalle prestazioni potenzialmente ottime.

Sommario

Introduzione	5
Capitolo 1. Considerazioni preliminari	21
Capitolo 2. Principali tecniche di Linearizzazione	32
2.1 Feedback.....	33
2.2 Envelope Feedback.....	35
2.3 Envelope Elimination & Restoration (EER)	38
2.4 Polar Loop	40
2.5 Cartesian Loop.....	43
2.6 Feedforward.....	47
2.7 Predistorsione	49
2.7.1 Predistorsione polinomiale	51
Capitolo 3. Predistorsione in Banda Base	54
3.1 Principio di funzionamento della predistorsione in banda base	55
3.1.1 Predistorsione digitale non adattativa	57
3.1.2 Verifica dell'algoritmo	63
3.1.3 Predistorsione adattativa	65
3.1.4 Principio di funzionamento di un predistorsore digitale in banda base ad interpolanti spline cubiche	68
Capitolo 4. Architetture di Trasmettitori Lineari	76
4.1 LINC.....	77

4.2 Tecnica EER – Envelope Elimination and Restoration.....	83
4.3 Callum	87
4.3.1 Generatore delle componenti	89
Capitolo 5. Teoria del LINC	93
5.1 Soluzioni proposte con circuiterie analogiche.....	94
5.2 Approccio a radiofrequenza	101
5.2.1 Effetti del ritardo.....	109
5.2.2 Minimizzazione degli effetti generati dalla conversione di fase del VGA.....	115
5.2.3 Effetti degli sbilanciamenti di ampiezza e fase a livello di trasmettitore LINC. Stima dell'ACPR tramite test a due toni...	122
5.2.4 Effetti degli sbilanciamenti di ampiezza e fase a livello di trasmettitore LINC. Stima dell'ACPR tramite segnale a modulazione complessa	128
5.2.5 Simulazione del blocco SCS.....	130
Capitolo 6. Risultati sperimentali.....	143
6.1 Prototipo realizzato.....	144
6.1.1 Strutture passive - Ibrida a 90° di ingresso	146
6.1.2 Strutture Passive – Ibrida a 180° di uscita	149
6.1.3 Envelope detector	155
6.1.4 Scheda di controllo	173
6.1.5 Scheda di interconnessione.....	181
6.1.6 Compensazione del ritardo di gruppo	192
6.2 Prestazioni ottenute dallo stadio SCS.....	193
6.2.1 Test del sistema LINC- connessione dell'SCS con gli amplificatori di potenza	206

Conclusioni	222
Bibliografia	225

Indice delle figure

FIGURA 1. SCHEMA A BLOCCHI DI UN TIPICO TRASMETTITORE.	22
FIGURA 2. MODELLO DI UN PA DEL TIPO BLACK-BOX.	23
FIGURA 3. CURVE DI CONVERSIONE DI AMPIEZZA E FASE PER UN GENERICO PA.	28
FIGURA 4. EFFETTI DELLA CONVERSIONE AM/AM E AM/PM SU UN SEGNALE A MODULAZIONE 64-QAM. NELLA COLONNA DI SINISTRA (A) SONO RIPORTATE LE COSTELLAZIONI RICEVUTE SENZA BACK-OFF DEL PA (ROSA) E CON BACK-OFF DI 15 DB (BLU) (NEL RICEVITORE È PRESENTE UN CONTROLLO AUTOMATICO DI GUADAGNO). NELLA COLONNA DI DESTRA (B) SONO CONFRONTATI GLI SPETTRI (NORMALIZZATI) DEI SEGNALE EMESSI SENZA BACK-OFF (ROSA) E CON BACK-OFF DI 15 DB (BLU).	28
FIGURA 5. FEEDBACK.	33
FIGURA 6. SCHEMA ENVELOPE FEEDBACK.	35
FIGURA 7. INVILUPPO RISULTANTE DOPO STABILIZZAZIONE DEL SISTEMA (IN ROSSO) E RELATIVO SEGNALE D'ERRORE (BLU).	38
FIGURA 8. SCHEMA ENVELOPE ELIMINATION & RESTORATION.	39
FIGURA 9. POLAR LOOP.	40
FIGURA 10. SEMPLIFICAZIONE DELLO SCHEMA POLAR LOOP.	41
FIGURA 11. SCHEMA CARTESIAN LOOP.	44
FIGURA 12. SCHEMA FEEDFORWARD.	47
FIGURA 13. CARATTERISTICA INGRESSO-USCITA (IN AMPIEZZA) TIPICA DI UN PA.	50
FIGURA 14. PRINCIPIO DI FUNZIONAMENTO DI UN PREDISTORSORE.	50
FIGURA 15. ESEMPIO DI LINEARIZZATORE A PREDISTORSIONE POLINOMIALE OPERANTE A RF.	52

FIGURA 16. SCHEMA DI PRINCIPIO DI PREDISTORSORE IN BANDA BASE	55
FIGURA 17. SCHEMA A BLOCCHI DI PREDISTORSORE DIGITALE NON ADATTATIVO.	57
FIGURA 18. CARATTERISTICHE DIRETTA ED INVERSA (PER IL MODULO) DEL MODELLO NORMALIZZATO DI SALEH.	61
FIGURA 19. SCHEMA DI PREDISTORSORE A LIVELLO DEI SEGNALI.....	61
FIGURA 20. ANDAMENTO DELLA TOTAL DEGRADATION IN FUNZIONE DEL BACKOFF.	64
FIGURA 21. ANDAMENTO DELLA MINIMUM TOTAL DEGRADATION IN FUNZIONE DELLA FREQUENZA DI CAMPIONAMENTO NORMALIZZATA, AL VARIARE DELLA LUNGHEZZA DI PAROLA.....	65
FIGURA 22. SCHEMA DI PREDISTORSORE DEI SEGNALI ADATTATIVO.....	66
FIGURA 23. RELAZIONE TRA CURVA AM/AM REALE, IDEALE E PREDISTORSIONE.	69
FIGURA 24. DEFINIZIONI DELLE RETTE RELATIVE AI GUADAGNI NEI PUNTI: PREDISTORTO ED ORIGINALE.	70
FIGURA 25. PREDISTORSORE DIGITALE IN BANDA BASE AD INTERPOLANTI SPLINE CUBICHE.	74
FIGURA 26. SCHEMA LINC	78
FIGURA 27. RELAZIONI VETTORIALI TRA I SEGNALI NELLO SCHEMA LINC.	79
FIGURA 28. IMPLEMENTAZIONE DI UNO SCHEMA LINC CON TECNICHE DIGITALI.	81
FIGURA 29. SCHEMA EER.	83
FIGURA 30. HARD-LIMITER IDEALE.....	84
FIGURA 31. ESEMPIO: SEGNALE AD INVILUPPO VARIABILE (FUCSIA) IN INGRESSO AD UN LIMITATORE IDEALE E RELATIVO SEGNALE USCENTE (BLU).	85
FIGURA 32. SCHEMA CALLUM.....	88
FIGURA 33. MODULO SCS PROPOSTO DA COX.	95
FIGURA 34. SCS A FREQUENZA INTERMEDIA.	98
FIGURA 35. SCHEMA A BLOCCHI DELLA SEZIONE SCS PROPOSTA.	102
FIGURA 36. PRINCIPIO DI FUNZIONAMENTO DELL'SCS.....	103
FIGURA 37. SCHEMA A BLOCCHI DELL'SCS.....	104
FIGURA 38. APPLICAZIONE DEL TEOREMA DI PITAGORA.....	105

FIGURA 39. CARATTERISTICA IDEALE GUADAGNO-TENSIONE DI CONTROLLO DI UN VGA ADATTO AD ESSERE IMPIEGATO NEL SOTTOSISTEMA SCS.	106
FIGURA 40. SCHEMA A BLOCCHI DELL'SCS MODIFICATO.	107
FIGURA 41. SCHEMA SCS MODIFICATO CON UN ELEMENTO DI RITARDO (CERCHIATO IN ROSSO).	110
FIGURA 42. ANDAMENTO DELL'INVILUPPO DELLE COMPONENTI GENERATE DALL'SCS IN PRESENZA DI RITARDO, SECONDO I PARAMETRI INDICATI IN (5.49).	115
FIGURA 43. SCHEMA DI PRINCIPIO DELL'SCS CON L'AGGIUNTA DI UN SECONDO VGA NON CONTROLLATO.	118
FIGURA 44. ANDAMENTO DELLA MISURA DELL'ERRORE.	121
FIGURA 45. SCHEMA A BLOCCHI DEL TRASMETTITORE LINC COMPLETO.	123
FIGURA 46. TEST A DUE TONI: ANDAMENTO DELLA FASE DELL'INVILUPPO COMPLESSO ASSOCIATO.	124
FIGURA 47. ACPR TEORICA IN CASO DI SBILANCIAMENTI DI AMPIEZZA E FASE.	127
FIGURA 48. GUADAGNO IN POTENZA IN FUNZIONE DELLA TENSIONE DI CONTROLLO.	131
FIGURA 49. CONVERSIONE DI FASE IN FUNZIONE DELLA TENSIONE DI CONTROLLO.	131
FIGURA 50. ANDAMENTO DEL PARAMETRO $ S_{11} $ AL VARIARE DELLA TENSIONE DI CONTROLLO.	132
FIGURA 51. ANDAMENTO DEL PARAMETRO $ S_{22} $ AL VARIARE DELLA TENSIONE DI CONTROLLO.	133
FIGURA 52. MODELLO SIMULINK® DEL LINEARIZZATORE.	134
FIGURA 53. ANDAMENTO DEL GUADAGNO DEL VGA A 2.1 GHZ.	135
FIGURA 54. CARATTERISTICA DI FASE DEL VGA A 2.1 GHZ.	136
FIGURA 55. ANDAMENTO DELLA FUNZIONE DI PREDISTORSIONE.	137
FIGURA 56. ANDAMENTO DELLA FUNZIONE DI PREDISTORSIONE E APPROSSIMAZIONE LINEARE TENENDO CONTO DELLA POLARIZZAZIONE DEL PIN DI CONTROLLO.	138
FIGURA 57. ANDAMENTO DELLE FUNZIONI DI ERRORE PER IL VGA MAX2057.	140
FIGURA 58. ANDAMENTO DELLA FUNZIONE INTEGRALE D'ERRORE E PUNTO DI MINIMO (PALLINO BLU).	140

FIGURA 59. ANDAMENTO DELL'INVILUPPO DEL SEGNALE DI TEST UTILIZZATO.	141
FIGURA 60. ANDAMENTO DELL'INVILUPPO DEL SEGNALE USCENTE DALL'SCS.	142
FIGURA 61. VISIONE D'INSIEME DEL PROTOTIPO.	145
FIGURA 62. FOTOGRAFIA DELL'IBRIDA A 90°.	146
FIGURA 63. PARAMETRI $ S_{XX} $ DELL'IBRIDA.	147
FIGURA 64. ANDAMENTO DI $ S_{x1} $	148
FIGURA 65. ANDAMENTO DELLA DIFFERENZA DI FASE DEI PARAMETRI S_{21} E S_{31}	149
FIGURA 66. IBRIDA A 180° KRYTAR MOD. 10124.	150
FIGURA 67. SCHEMATIZZAZIONE DI SISTEMA DI UN'IBRIDA A 180°.	150
FIGURA 68. ANDAMENTO DEI PARAMETRI $ S_{21} $ E $ S_{31} $	152
FIGURA 69. ANDAMENTO DELLA DIFFERENZA DI FASE TRA I PARAMETRI S_{12} E S_{13}	153
FIGURA 70. ANDAMENTO DEI PARAMETRI $ S_{42} $ E $ S_{43} $	153
FIGURA 71. ANDAMENTO DEI PARAMETRI S_{42} E S_{43}	154
FIGURA 72. ISOLAMENTO TRA LE PORTE 1,4 E 2,3.	154
FIGURA 73. SCHEMA DI PRINCIPIO DI UN RIVELATORE DI INVILUPPO.	156
FIGURA 74. ANDAMENTO DELLA TENSIONE AI CAPI DELLA CELLA RC.	157
FIGURA 75. MODELLO CIRCUITALE EQUIVALENTE DEL DIODO HP 5082-2207.	159
FIGURA 76. CARATTERISTICA IV DEL DIODO A 25°.	159
FIGURA 77. SCHEMA ELETTRICO DEL RIVELATORE D'INVILUPPO.	161
FIGURA 78. ADATTAMENTO DEL RIVELATORE DI INVILUPPO.	162
FIGURA 79. RISPOSTA NEL DOMINIO DEL TEMPO.	162
FIGURA 80. VISIONE 3D DEL RIVELATORE D'INVILUPPO.	163
FIGURA 81. ENVELOPE DETECTOR DI TIPO DIFFERENZIALE.	164
FIGURA 82. SCHEMA DI PRINCIPIO DEL CHIP LTC5535.	166
FIGURA 83. ESEMPIO APPLICATIVO DEL CHIP LTC5535.	167
FIGURA 84. ADATTAMENTO.	169
FIGURA 85. SCHEMA ELETTRICO DEL RIVELATORE D'INVILUPPO.	170
FIGURA 86. LAYOUT DEL RIVELATORE D'INVILUPPO.	170
FIGURA 87. VISIONE 3D DELLA SCHEDA.	171

FIGURA 88. FOTOGRAFIA DEL RIVELATORE DI INVILUPPO.....	171
FIGURA 89. INVILUPPI ACQUISITI TRAMITE HP54503A AL VARIARE DELLA POTENZA MEDIA A RF INDICATA IN LEGENDA.....	172
FIGURA 90. BANDA DI RIVELAZIONE DELL'ENVELOPE DETECTOR (MISURATA).....	173
FIGURA 91. SCHEMA ELETTRICO DELLA SCHEDA DI CONTROLLO.....	175
FIGURA 92. RISPOSTA IN FREQUENZA DELLO STADIO DI EQUALIZZAZIONE.....	178
FIGURA 93. LAYOUT DEL PCB DELLA SCHEDA DI CONTROLLO.....	179
FIGURA 94. VISIONE 3D DELLA SCHEDA.....	180
FIGURA 95. FOTOGRAFIA DELLA SCHEDA REALIZZATA.....	180
FIGURA 96. LAYOUT DELLA SCHEDA DI INTERCONNESSIONE.....	181
FIGURA 97. ADATTAMENTO STIMATO CON MODELLO CIRCUITALE.....	182
FIGURA 98. PERDITE STIMATE.....	183
FIGURA 99. SFASAMENTI NEI RAMI.....	183
FIGURA 100. LAYOUT DELLA SCHEDA MODIFICATO ITERATIVAMENTE TRAMITE SIMULATORE ELETTROMAGNETICO ED EFFETTIVAMENTE REALIZZATA.....	184
FIGURA 101. PARAMETRI $ S_{xx} $ OTTENUTI TRAMITE SIMULAZIONE ELETTROMAGNETICA DELLA STRUTTURA.....	185
FIGURA 102. PERDITE STIMATE DA SIMULAZIONE ELETTROMAGNETICA.....	185
FIGURA 103. SFASAMENTO TRA LE PORTE 2,1 E 4,3.....	186
FIGURA 104. ISOLAMENTO TRA LE PORTE 3,1 E 4,2.....	186
FIGURA 105. FOTOGRAFIA DELLA SCHEDA REALIZZATA.....	187
FIGURA 106. MISURE DELLE TRASMETTENZE TRA LE PORTE 2,1 E 4,3 DELLA SCHEDA DI INTERCONNESSIONE.....	188
FIGURA 107. MISURE DEGLI SFASAMENTI TRA LE PORTE 2,1 E 4,3 SCHEDA DI INTERCONNESSIONE.....	188
FIGURA 108. MISURE DEI PARAMETRI $ S_{11} $, $ S_{22} $, $ S_{33} $, $ S_{44} $	189
FIGURA 109. ISOLAMENTO MISURATO TRA LE PORTE 3,1 E 4,2.....	189
FIGURA 110. MATCHING IN AMPIEZZA TRA LE PORTE 2- Δ E 4- Δ	190
FIGURA 111. MATCHING IN AMPIEZZA TRA LE PORTE 2- Σ E 4- Σ	191

FIGURA 112. RELAZIONI DI FASE TRA LE PORTE 2- Σ , 4- Σ E 2- Δ , 4- Δ	191
FIGURA 113. MISURA DEL RITARDO DI GRUPPO DI UNO DEI CAVI SELEZIONATI.	193
FIGURA 114. FOTOGRAFIA RAVVICINATA DEL PROTOTIPO.	199
FIGURA 115. SEGNALE A RF RILEVATO IN INGRESSO AL VGA.	200
FIGURA 116. VISIONE D'INSIEME DEL PROTOTIPO E DI PARTE DELLA STRUMENTAZIONE UTILIZZATA.....	201
FIGURA 117. ACQUISIZIONI (XY) DEI SEGNALE RF IN USCITA DALLE PORTE Σ E Δ AL VARIARE DELLA TENSIONE DI CONTROLLO DEL SECONDO VGA.....	203
FIGURA 118. SEGNALE ACQUISITO IN INGRESSO ALLA PORTA DI CONTROLLO DEL GUADAGNO DEL VGA.	204
FIGURA 119. SEGNALE AD RF ACQUISITO IN USCITA DALL'IBRIDA A 180° (BLU) E SEGNALE IN INGRESSO AL VGA (INGRANDITO 10 VOLTE PER MAGGIORE VISIBILITÀ)..	205
FIGURA 120. FOTOGRAFIA DEL SAMPLING OSCILLOSCOPE TEKTRONIX 11801B IN FASE DI ACQUISIZIONE.....	206
FIGURA 121. PARTICOLARE DELLA EVALUATION BOARD TB-294 E DEL CHIP MERA-533 MONTATO.....	207
FIGURA 122. GRAFICO DELLE POTENZE D'USCITA E D'INGRESSO, PER IL PRIMO AMPLIFICATORE, IN CORRISPONDENZA DEI PUNTI DI COMPRESSIONE AD 1 DB, RILEVATE PER DIFFERENTI FREQUENZE.....	209
FIGURA 123. GRAFICO DELLE POTENZE D'USCITA E D'INGRESSO, PER IL SECONDO AMPLIFICATORE, IN CORRISPONDENZA DEI PUNTI DI COMPRESSIONE AD 1 DB, RILEVATE PER DIFFERENTI FREQUENZE.....	209
FIGURA 124. FUNZIONI DI CONVERSIONE DI AMPIEZZA E FASE, PER IL PRIMO AMPLIFICATORE, RILEVATE ALLA FREQUENZA DI 2.1 GHZ.	210
FIGURA 125. FUNZIONI DI CONVERSIONE DI AMPIEZZA E FASE, PER IL SECONDO AMPLIFICATORE, RILEVATE ALLA FREQUENZA DI 2.1 GHZ.	210
FIGURA 126. EFFICIENZA DI CONVERSIONE RILEVATA SIA PER IL PRIMO CHE PER IL SECONDO PA, ALLA FREQUENZA DI 2.1 GHZ.	211
FIGURA 127. CARATTERIZZAZIONE DELLA SEZIONE D'USCITA.	212

FIGURA 128. MODULI DELLE TRASMETTENZE DELLA SEZIONE D'USCITA.	213
FIGURA 129. FASI DELLE TRASMETTENZE DELLA SEZIONE D'USCITA.....	213
FIGURA 130. PARTICOLARE DELLA SEZIONE D'USCITA.....	214
FIGURA 131. VISIONE D'INSIEME DEL SISTEMA (SCS+PA).....	215
FIGURA 132. SPETTRO DEL SEGNALE D'USCITA DALLO SCHEMA LINC.....	216
FIGURA 133. SPETTRO DEL SEGNALE D'USCITA, A PARITÀ DI POTENZA, DAL SINGOLO AMPLIFICATORE.....	217
FIGURA 134. EFFICIENZA DI CONVERSIONE DEI PA NEL SISTEMA LINC.	218
FIGURA 135. FORMA D'ONDA USCENTE DALLA SCHEDA DI CONTROLLO CON SEGNALE MODULANTE COMPLESSO.....	219
FIGURA 136. SPETTRO DEL SEGNALE D'USCITA DAL SISTEMA LINC E DAL SINGOLO PA A PARITÀ DI POTENZA MEDIA D'USCITA.....	220

Indice delle Tabelle

TABELLA 1. AMPIEZZE DELLE COMPONENTI ARMONICHE E DEI PRODOTTI DI INTERMODULAZIONE	25
TABELLA 2. COMPONENTI SPETTRALI PRESENTI IN USCITA DA UN PA SECONDO IL MODELLO POLINOMIALE A COEFFICIENTI REALI.....	26
TABELLA 3. COEFFICIENTI DELLO SVILUPPO DI FOURIER RELATIVI AI PRODOTTI DI INTERMODULAZIONE DI 3°,5° E 7° ORDINE.....	126
TABELLA 4. COPPIE DI VALORI (A,A) TALI DA FORNIRE IN INGRESSO AL VGA UN SEGNALE A RF PARI AD UN TEST A 2 TONI SBILANCIATO AVENTE UN INVILUPPO VARIABILE TRA V_{MIN} E V_{MAX}	196
TABELLA 5 .COPPIE DI VALORI (A,A) TALI DA FORNIRE IN INGRESSO AL VGA UN SEGNALE A RF PARI AD UN TEST A 2 TONI SBILANCIATO AVENTE UN INVILUPPO VARIABILE TRA V_{MIN} E V_{MAX} . SONO RIPORTATI ANCHE I LIVELLI I POTENZA IN DBM IN INGRESSO AL VGA CONTROLLATO E LO SBILANCIAMENTO TRA I TONI IN DB.	197
TABELLA 6. POTENZE D'USCITA E D'INGRESSO, PER IL PRIMO AMPLIFICATORE, IN CORRISPONDENZA DEL PUNTO DI COMPRESSIONE AD 1 DB RILEVATE PER DIFFERENTI FREQUENZE	208
TABELLA 7. POTENZE D'USCITA E D'INGRESSO, PER IL SECONDO AMPLIFICATORE, IN CORRISPONDENZA DEL PUNTO DI COMPRESSIONE AD 1 DB RILEVATE PER DIFFERENTI FREQUENZE	208

Capitolo 1. Considerazioni preliminari

Nella struttura di un sistema di radiocomunicazioni moderno, l'amplificatore di potenza (PA: Power Amplifier) costituisce molto spesso l'ultimo elemento attivo della catena di trasmissione, prima dell'antenna trasmittente. Il compito di tale sottosistema è quello di amplificare, spesso in modo sensibile, il segnale da trasmettere per consentire la riuscita di un radiocollegamento con una qualità superiore ad una soglia ritenuta accettabile. Molto spesso, se non sempre, lo stadio di potenza è inserito in un sottosistema avente lo scopo di linearizzarne il comportamento. Nella Figura 1 è riportato uno schema a blocchi semplificato di un moderno trasmettitore wireless. Procedendo da sinistra verso destra, è possibile notare la presenza di una sezione di processamento del segnale completamente digitale, dalla quale normalmente fuoriescono le componenti in fase e quadratura dei segnali, successivamente convertiti in analogico tramite una coppia di DAC (Digital to Analog Converter) ed una coppia di filtri di ricostruzione analogici.

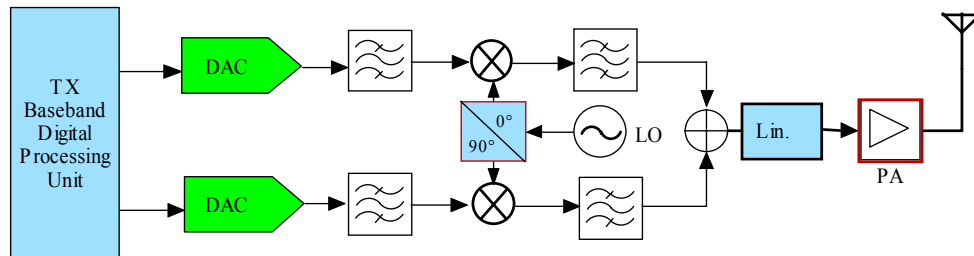


Figura 1. Schema a blocchi di un tipico trasmettitore.

Dopo la ricostruzione dei segnali in banda base, ha luogo una modulazione in quadratura tramite l'uso di una portante ausiliaria (LO), ed il segnale risultante viene inviato ad un linearizzatore e quindi al PA, per essere da questi amplificato e inviato in antenna. Per poter comprendere meglio lo scopo del presente lavoro, può essere utile richiamare alcuni concetti fondamentali sugli amplificatori di potenza.

Ogni PA è fisicamente realizzato utilizzando elementi attivi che, per la loro natura, sono caratterizzati da transcaratteristiche non lineari che rendono i PA stessi "dispositivi" non lineari. Fortunatamente, è sempre possibile utilizzare un PA in una zona della sua caratteristica ingresso-uscita nella quale l'ampiezza del segnale d'uscita sia linearmente proporzionale a quella del segnale d'ingresso (zona lineare), a scapito tuttavia di una sensibile diminuzione dell'efficienza di conversione.

Il comportamento degli amplificatori può essere spiegato introducendo dei modelli matematici, in grado di legare tra loro i segnali d'uscita a quelli d'ingresso tramite relazioni matematiche, tali da giustificare alcuni dei

fenomeni osservabili sperimentalmente. Un generico PA è quindi schematizzabile tramite una black-box[1] del tipo riportata in Figura 2

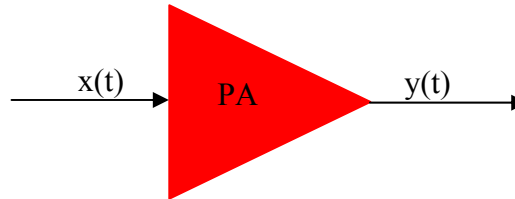


Figura 2. Modello di un PA del tipo black-box.

Un modello piuttosto semplice ma efficace, è il cosiddetto modello polinomiale a coefficienti reali, nel quale la relazione tra il segnale d'ingresso $x(t)$ ed il segnale d'uscita $y(t)$ è esprimibile tramite una serie di potenze del tipo:

$$y(t) = \sum_{i=0}^N a_i x^i(t) = a_0 + a_1 x(t) + a_2 x^2(t) + \dots + a_n x^n(t) \quad (1.1)$$

La relazione (1.1) è particolarmente utile se si arresta lo sviluppo della serie di potenze al terzo ordine, poiché consente di ricavare, in termini analitici, alcune relazioni molto utili. Se si applica in ingresso all'amplificatore un singolo tono sinusoidale del tipo:

$$x(t) = A \cdot \cos(\omega_1 \cdot t) \quad (1.2)$$

in uscita si ottiene una risposta del tipo:

$$y(t) = a_0 + \frac{A^2}{2} a_2 + \frac{(4Aa_1 + 3A^3a_3) \cos[\omega_1 t]}{4} + \frac{A^2 a_2 \cos[2\omega_1 t]}{2} + \frac{A^3 a_3 \cos[3\omega_1 t]}{4} \quad (1.3)$$

Nel segnale (1.3) risultano presenti sia la componente a fondamentale, sia componenti a frequenze armoniche (ovviamente fino all'ordine massimo dello sviluppo in serie) oltre che un termine a frequenza zero. Il termine del

primo ordine della serie contribuisce solo alla frequenza fondamentale, ed è dominante sugli altri se il segnale d'ingresso è di ampiezza tale da non forzare l'amplificatore oltre la zona di funzionamento cosiddetta "lineare". Il secondo ordine della serie genera una componente continua ed un'armonica a frequenza doppia della fondamentale. Il termine del terzo ordine genera una componente a frequenza tripla, ma anche una componente alla frequenza del tono d'ingresso. E' chiaro che uno sviluppo arrestato ad ordini maggiori genererebbe anche armoniche di pari grado. E' importante notare comunque che i termini dello sviluppo di ordine pari contribuiscono a generare componenti a frequenze multiple pari della fondamentale (e quindi anche alla continua). Quelli di ordine dispari, generano invece armoniche di ordine dispari, fino al grado massimo del polinomio. In generale solo i termini di ordine dispari danno contributi alla frequenza fondamentale, con ampiezze proporzionali alla potenza n-esima dell'ampiezza della fondamentale stessa. Se si definisce la variabile G , pari al guadagno del PA, come il rapporto tra le potenze in uscita ed in ingresso, alla frequenza fondamentale, secondo il modello trattato si ottiene:

$$G = G_0 + \frac{3}{4}a_3A^2 \quad (1.4)$$

Essendo G_0 il guadagno ai piccoli segnali.

Uno dei fenomeni osservabili sperimentalmente ovvero la compressione del guadagno (o molto meno probabile, una sua espansione) può essere spiegata dalla presenza nella (1.4) del coefficiente $a_3 < 0$. All'aumentare della potenza del segnale d'ingresso quindi, il guadagno del PA tende a diminuire man mano che si avvicina al punto di saturazione, in cui raggiunge un minimo. La (1.1) può essere utilizzata anche per spiegare gli effetti delle

non linearità tramite l'ausilio di un segnale deterministico, ad inviluppo variabile, cosiddetto *test a due toni*, ancora oggi spesso utilizzato per la caratterizzazione dei PA [2]. Tale segnale di test è quindi del tipo:

$$x(t) = A \cos(\omega_1 t) + A \cos(\omega_2 t) \quad (1.5)$$

Lo spettro del segnale d'uscita è composto, oltre che dalla fondamentale, da una serie di componenti spettrali indipendenti dal segnale utile, riportate nella Tabella 1 dove, nella colonna di sinistra sono indicate le pulsazioni delle componenti spettrali in uscita ed in quella di destra le relative ampiezze.

0	$\frac{a_0}{4} + \frac{A^2}{2}$
ω_1, ω_2	$\frac{4A + 9A^3}{4}$
$\omega_1 \pm \omega_2$	$\frac{A^2}{2}$
$2\omega_1 \pm \omega_2, 2\omega_2 \pm \omega$	$\frac{3A^3}{4}$
$2\omega_1, 2\omega_2$	$\frac{A^2}{2}$
$3\omega_1, 3\omega_2$	$\frac{A^3}{4}$

Tabella 1. Ampiezze delle componenti armoniche e dei prodotti di intermodulazione

Le componenti formate dalla combinazione lineare delle pulsazioni d'ingresso ω_1 e ω_2 sono definite *prodotti di intermodulazione*. In generale, se si espande la serie di potenze oltre il terzo ordine, si può scrivere per la generica componente di intermodulazione a frequenza $f_{IMD,N}$:

$$f_{IMD,N} = af_1 + bf_2 \quad (1.6)$$

Dove:

- ✓ $\mathbf{a, b} = \pm 0, 1, 2, \dots$ con n pari all'ordine massimo dello sviluppo in serie di potenze
- ✓ $\mathbf{N}$ pari all'ordine del prodotto d'intermodulazione

Una serie di potenze arrestata all'ordine n -esimo può giustificare la presenza delle seguenti componenti spettrali, formate sia dai prodotti di intermodulazione che dalle armoniche:

Ordine della Serie	Comp.di intermodulazione	Comp. Armoniche
$n \text{ pari}$	$a\omega_1 \pm b\omega_2$ con $\{a = b = 0, 2, 4, \dots, n\}$	$2(i-1)\omega_1$ $2(i-1)\omega_2$ $i = 1, 2, \dots, \frac{n}{2} + 1$
$n \text{ dispari}$	$a\omega_1 \pm b\omega_2$ con $\left\{ \begin{array}{l} a, b = 1, 2, \dots, n-1 \\ a + b = n \end{array} \right\}$	$(2i+1)\omega_1$ $(2i+1)\omega_2$ $i = 0, 1, \dots, \frac{n-1}{2}$

Tabella 2. Componenti spettrali presenti in uscita da un PA secondo il modello polinomiale a coefficienti reali

I prodotti d'intermodulazione del terzo ordine sono importanti perché danno vita a contenuti spettrali pericolosamente vicini a quelli del segnale utile, ad esempio a frequenze $2f_1 - f_2$ ed $2f_2 - f_1$ che non possono essere praticamente

filtrati. Se i segnali d'ingresso non sono toni puri ma segnali aleatori, frutto di modulazioni complesse, gli effetti delle non linearità si manifestano generando un allargamento dello spettro del segnale trasmesso ed un peggioramento del tasso d'errore binario [3]. Se la banda frazionaria del PA è sufficientemente piccola, il comportamento in banda del PA stesso può essere spiegato ricorrendo ad un altro modello, molto utilizzato nella pratica, ovvero il modello AM/AM e AM/PM [4, 5]. Con tale modello si ipotizza che ad un segnale d'ingresso al PA, della forma:

$$x(t) = m(t)\cos[\omega_0 t + \varphi(t)] \quad (1.7)$$

Corrisponda un segnale d'uscita del tipo:

$$y(t) = F[m(t)]\cos[\omega_0 t + \varphi(t) + \mathcal{G}[m(t)]] \quad (1.8)$$

Dove $F[m(t)]$ rappresenta la conversione AM/AM (Amplitude to Amplitude) e $\mathcal{G}[m(t)]$ la conversione di fase AM/PM (Amplitude to Phase). Secondo tale modello, il segnale d'uscita dal PA risulta di ampiezza dipendente dall'ampiezza del segnale d'ingresso, con una fase istantanea che è essa stessa funzione non lineare dell'ampiezza del segnale d'ingresso. Tale modello può giustificare fenomeni di ricrescita spettrale sul segnale trasmesso e di compressione e rotazione della costellazione numerica ricevuta (warping effect) [6]. In Figura 3 ed in Figura 4 sono riportate, a titolo di esempio, le curve di conversione di ampiezza e fase per un amplificatore di potenza e gli effetti che tali non linearità possono avere su un segnale a modulazione complessa.

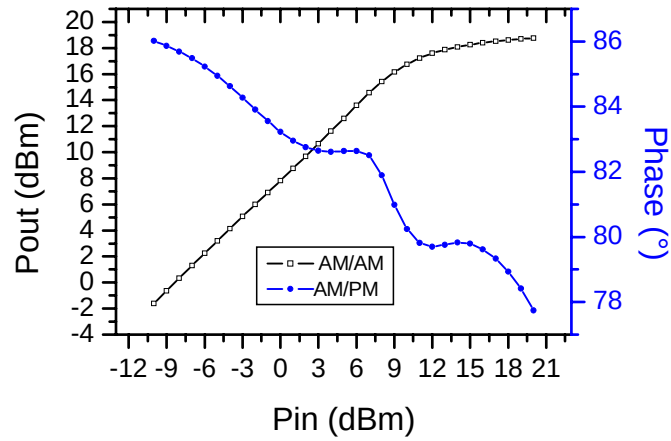


Figura 3. Curve di conversione di ampiezza e fase per un generico PA.

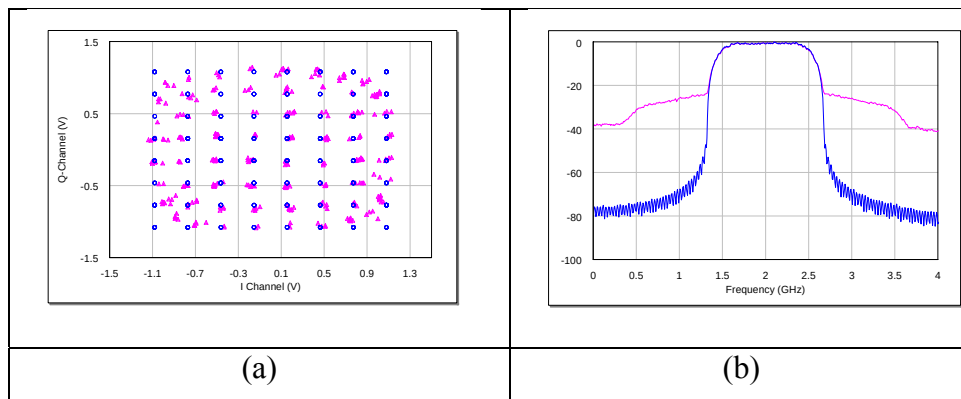


Figura 4. Effetti della conversione AM/AM e AM/PM su un segnale a modulazione 64-QAM. Nella colonna di sinistra (a) sono riportate le costellazioni ricevute senza back-off del PA (rosa) e con back-off di 15 dB (blu) (nel ricevitore è presente un controllo automatico di guadagno). Nella colonna di destra (b) sono confrontati gli spettri (normalizzati) dei segnali emessi senza back-off (rosa) e con back-off di 15 dB (blu).

Da un punto di vista sistemistico, è vero che la presenza del rumore termico in ricezione può condizionare la qualità della trasmissione. E' vero anche che le cause del peggioramento sono comunque indipendenti dal segnale utile, data la natura aleatoria del rumore stesso. Risulta possibile, in linea di principio, combattere tale fenomeno aumentando la potenza trasmessa. Gli effetti delle non linearità del PA possono degradare velocemente la qualità della trasmissione e condurre rapidamente ad un B.E.R. (Bit Error Ratio) di tipo irriducibile. In tale condizione, ad un aumento del rapporto E_b/N_0 ¹ (ovvero del fattore di qualità per le trasmissioni numeriche [7]) pari al rapporto tra l'energia media per bit e la densità spettrale di potenza di rumore, non corrisponde più alcuna diminuzione del tasso d'errore binario.

Alla luce di quanto detto fin qui, si intuisce l'importanza di controllare e limitare al massimo gli effetti delle non linearità di un amplificatore di potenza, cercando di evitare il ricorso al back-off, ovvero ad una diminuzione della potenza in ingresso al PA per forzarlo in una zona maggiormente lineare. Tale ultima raccomandazione deriva dalla constatazione che l'efficienza di conversione di un PA decresce in modo molto rapido man mano che la potenza d'ingresso diminuisce.

Un altro punto particolarmente delicato riguarda l'efficienza di conversione del PA stesso. L'efficienza di conversione di un PA è funzione del livello di potenza a RF in ingresso al PA, tale funzione descrive una curva caratteristica che tende ad aumentare velocemente in prossimità della saturazione. Questa caratteristica, tipica degli amplificatori di potenza, fa sì

¹ E_b/N_0 = Rapporto tra Energia media per bit e densità spettrale di potenza di rumore (bianco), calcolato in ricezione

che ad una variazione anche limitata della potenza d'ingresso corrisponda una grande variazione dell'efficienza di conversione stessa. Perché un PA possa essere utilizzato in un sistema di radiocomunicazioni, deve prima di tutto garantire il rispetto di rigide maschere di emissione spettrale, dettate da organismi internazionali[8]. Il primo requisito da soddisfare è quindi espresso in termini di linearità, per poi fornire, ovviamente, determinate prestazioni in termini di potenza d'uscita e di guadagno. Questo può condurre facilmente al progetto di un PA sovradimensionato in termini di massima potenza d'uscita, per ottemperare ai requisiti di linearità, per poi poter essere eventualmente utilizzato a potenza ridotta (ricorso al back-off). In questo lavoro si è affrontato lo studio di un particolare sistema di linearizzazione (LINC: Linear Amplification with Non Linear Components) che, in realtà, non è separabile dall'amplificatore di potenza stesso. In altre parole, se nella Figura 1 si elimina il blocco di linearizzazione, è evidente che il sistema può continuare a funzionare anche se con prestazioni ridotte. Questo accade perché è il solo PA a subire gli effetti del linearizzatore, mentre gli altri elementi della catena ne sono immuni. Nel LINC in realtà si adotta una struttura diversa per il trasmettitore stesso, dove il segnale originale subisce pesanti modificazioni, tali da modificare lo schema di modulazione originario. Il LINC è quindi classificabile tra quegli schemi che vanno sotto il nome di “trasmettitori lineari” che verranno analizzati in un prossimo capitolo.

Il segnale in ingresso ad un trasmettitore LINC viene elaborato in modo tale da scinderlo in due nuovi segnali a modulazione non lineare di fase, ma ad inviluppo costante, completamente diversi dal segnale originale. Tale elaborazione, se da un punto di vista di trasmissione dell'informazione è

completamente inutile, rende però la coppia di segnali generati particolarmente adatti per un amplificatore di potenza, anche se fortemente non lineare. Se si riprende sia la (1.1) che la (1.8), si può intuire che un segnale ad inviluppo costante risulta di fatto immune agli effetti delle non linearità del PA, poiché in questo caso, possono produrre in uscita esclusivamente termini armonici, facilmente filtrabili.

Lo schema LINC consente di pilotare un PA anche in forte compressione, laddove l'efficienza di conversione è elevata poiché, grazie a segnali d'ingresso ad inviluppo costante, in linea teorica gli effetti delle non linearità sono pienamente controllabili ed eliminabili.

Capitolo 2. Principali tecniche di Linearizzazione

Le strade da seguire per linearizzare il comportamento di un amplificatore di potenza a microonde sono molteplici. Alcune intervengono solo a livello di PA, altre, a complessità maggiore, intervengono a livello dell'intero trasmettitore. Nell'analisi e nello studio delle tecniche di linearizzazione, argomento in continua evoluzione, è spesso possibile distinguere fra tecniche che intervengono più o meno pesantemente sul segnale da amplificare, fino al punto di modificarne le caratteristiche, al fine di renderlo poco sensibile alle non linearità del PA e tecniche che, piuttosto, tendono ad adattare il PA al segnale stesso. Nel presente capitolo si cercherà di introdurre il lettore all'argomento, con lo scopo di descrivere, in modo certamente non esaustivo, alcune delle principali tecniche di linearizzazione oggi in uso nei moderni sistemi di radiocomunicazione.

2.1 Feedback

Il concetto della retroazione (feedback) è ampiamente utilizzato negli amplificatori di bassa frequenza, mentre per le applicazioni a RF l'uso è estremamente limitato al crescere della frequenza e della potenza. Uno schema di principio di linearizzatore in feedback è riportato in Figura 5.

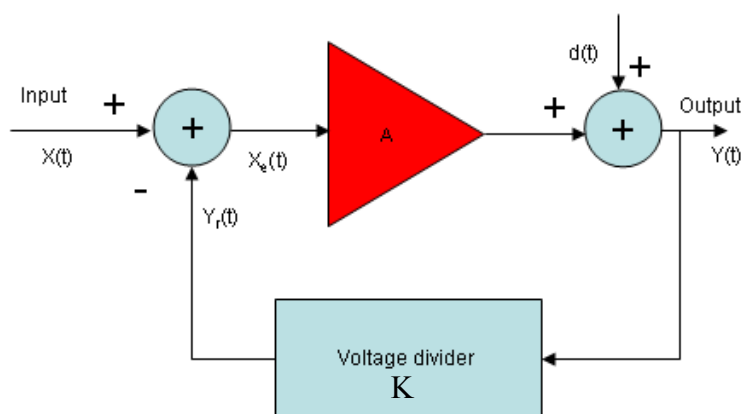


Figura 5. Feedback.

Il funzionamento dello schema può essere derivato direttamente dalla teoria dei sistemi lineari controreazionati. Se si pone pari a zero il segnale di disturbo $d(t)$, si può ricavare il segnale d'errore in uscita dal primo sommatore pari a: $X_e(t) = X(t) - Y_r(t)$. Calcolando la funzione di trasferimento del sistema si ha:

$$Y(t) = \frac{K \cdot A}{K + A} X(t) \quad (2.1)$$

Nella quale K è la costante del divisore di tensione. E' chiaro che se $A \gg K$, il segnale d'uscita è semplicemente: $Y(t) = KX(t)$. Operando alle alte

frequenze, non è semplice ottenere fattori d'amplificazione molto elevati; è quindi difficile soddisfare la condizione $A \gg K$, in grado di linearizzare il comportamento del PA.

Il comportamento di un tale schema può essere spiegato in modo simile anche considerando la presenza nel sistema di un segnale indesiderato, rappresentato da $d(t) \neq 0$. In tali condizioni si può scrivere:

$$y(t) = \frac{K[A \cdot x(t) + d(t)]}{K + A} \quad (2.2)$$

Se le condizioni per ottenere la linearizzazione sono soddisfatte, si ha:

$$y(t) = K \cdot x(t) + \frac{K \cdot d(t)}{A} \quad (2.3)$$

È evidente quindi come il guadagno A del PA giochi un ruolo fondamentale anche in presenza di una disturbanza, il cui contributo in uscita tende ad essere minimizzato al crescere del guadagno stesso del PA.

È necessario sottolineare alcuni punti deboli dello schema: il tempo di ritardo all'interno dell'anello di feedback condiziona la larghezza di banda entro la quale possono essere garantite linearità e stabilità. Al crescere del numero di stadi di cui è composto un PA, cresce il ritardo lungo la catena; per questo motivo è molto difficile tentare di linearizzare PA multistadio con tale tecnica.

In sintesi, una prima limitazione insita nello schema feedback, applicato alla linearizzazione di un PA, è la riduzione del guadagno del PA, cosa spesso non accettabile a RF. Tale diminuzione è strutturale, nel senso che è intrinseca allo schema stesso. Una seconda, e probabilmente più grave, limitazione, è la potenziale instabilità dello schema.

2.2 Envelope Feedback

L'Envelope Feedback, introdotta da Terman e Buss [9] negli anni quaranta, è una tecnica in grado di compensare la distorsione AM/AM ed è anche utilizzata nei controlli a controreazione degli AGC (Automatic Gain Control) per correggere le variazioni del guadagno dell'amplificatore. La Figura 6 mostra uno schema di principio di tale tecnica [10].

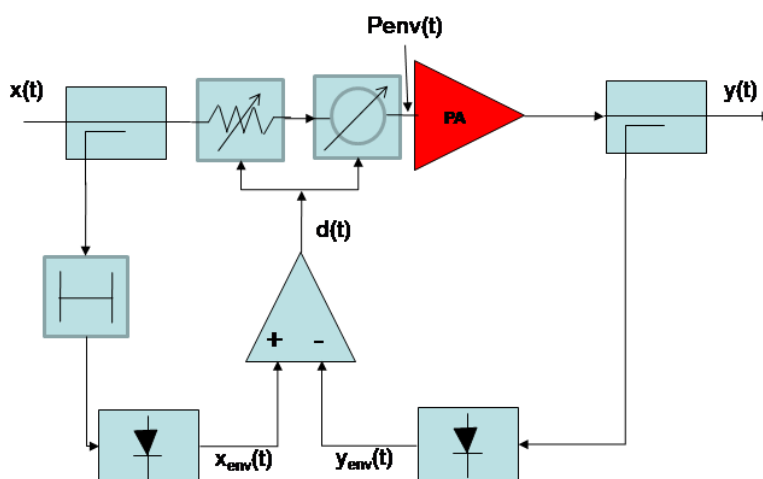


Figura 6. Schema Envelope Feedback.

Lo schema è di tipo adattativo, può tollerare lente variazioni dei parametri dei dispositivi ed è in grado di adattarsi a lente variazioni delle condizioni operative, quali invecchiamento dei componenti, variazioni di temperatura e/o di tensione di alimentazione.

Il funzionamento dello schema può essere spiegato ipotizzando di iniettare nel sistema un segnale a modulazione a doppia banda laterale a portante soppressa (DSBSC: Double Sideband Suppressed Carrier) con modulante sinusoidale. Si può scrivere, infatti:

$$x(t) = 2A \cos\left(\frac{\Delta\omega t}{2}\right) \cos(\omega_c t) \quad (2.4)$$

La (2.4) è una forma compatta che rappresenta la somma di due toni sinusoidali di ampiezza A , separati in frequenza di una quantità $2\pi\Delta\omega$ [Hz], di frequenze tali che la loro semisomma sia pari a $2\pi\omega_c$ [Hz]. Ipotizzando valida per il PA una relazione ingresso-uscita di tipo semplice, ovvero:

$$y(t) = k_1 x(t) + k_2 x^2(t) + k_3 x^3(t) \quad (2.5)$$

Il segnale d'uscita in assenza di retroazione è:

$$\begin{aligned} y(t) = & \frac{1}{2}k_2 \left(2A \cos \frac{\Delta\omega}{2} t\right)^2 + \\ & + \left[k_1 \left(2A \cos \frac{\Delta\omega}{2} t\right) + \frac{3}{4}k_3 \left(2A \cos \frac{\Delta\omega}{2} t\right)^3 \right] \cos(\omega_c t) + \\ & + \frac{1}{2}k_2 \left(2A \cos \frac{\Delta\omega}{2} t\right)^2 \cos(2\omega_c t) + \frac{1}{4} \left(2A \cos \frac{\Delta\omega}{2} t\right)^3 \cos(3\omega_c t) \end{aligned} \quad (2.6)$$

Ipotizzando un comportamento ideale dell'accoppiatore direzionale, con reiezione completa dei segnali fuori banda ed una rivelazione d'involuppo ideale, si ha:

$$y_{env}(t) = k_1 \left(2A \cos \frac{\Delta\omega}{2} t\right) + \frac{3}{4}k_3 \left(2A \cos \frac{\Delta\omega}{2} t\right)^3 \quad (2.7)$$

Tenendo conto dei coefficienti di accoppiamento degli accoppiatori direzionali d'ingresso e d'uscita, rispettivamente pari a C_{in} e C_{out} , il segnale d'errore $d(t)$ è quindi:

$$d(t) = C_{in} \left(2A \cos \frac{\Delta\omega}{2} t\right) - C_{out} \left[k_1 \left(2A \cos \frac{\Delta\omega}{2} t\right) + \frac{3}{4} \left(2A \cos \frac{\Delta\omega}{2} t\right)^3 \right] \quad (2.8)$$

Una scelta oculata dei coefficienti C_{in} e C_{out} può consentire al segnale di errore di descrivere in modo più o meno accurato le non linearità del PA stesso.

Nello schema risulta presente un attenuatore controllato ed uno sfasatore controllato anch'esso. La cascata di tali elementi costituisce un modulatore vettoriale, per cui il segnale d'ingresso viene moltiplicato per il coefficiente di attenuazione dell'attenuatore, funzione del segnale d'errore, e sfasato di una quantità proporzionale al segnale d'errore stesso.

Se la caratteristica dell'attenuatore, nell'intorno del punto di lavoro, è lineare, si può supporre costante la pendenza della caratteristica di trasferimento dell'attenuatore variabile, pari a g . In questo caso si ha:

$$P_{env}(t) = \left(2A \cos \frac{\Delta\omega}{2}t\right) \cdot C_{in} \left(2A \cos \frac{\Delta\omega}{2}t\right) + \left(2A \cos \frac{\Delta\omega}{2}t\right) \left\{ \left[-C_{out} \left[k_1 \left(2A \cos \frac{\Delta\omega}{2}t\right) + \frac{3}{4} \left(2A \cos \frac{\Delta\omega}{2}t\right)^3 \right] \right] g + 1 \right\} \quad (2.9)$$

Il transito del segnale (2.9) attraverso il PA genera un nuovo segnale, il cui inviluppo, campionato tramite l'accoppiatore direzionale posto in uscita, è pari a:

$$y_{env}(t) = k_1 P_{env}(t) + \frac{3}{4} k_3 P_{env}^3(t) \quad (2.10)$$

Il segnale (2.10) è ottenuto dopo il completamento di un ciclo di feedback. Dopo alcuni cicli ulteriori il sistema tende a stabilizzarsi tendendo a linearizzare il comportamento del PA. Nella Figura 7 è possibile osservare l'andamento dell'inviluppo del segnale d'uscita una volta raggiunto lo stato di equilibrio.

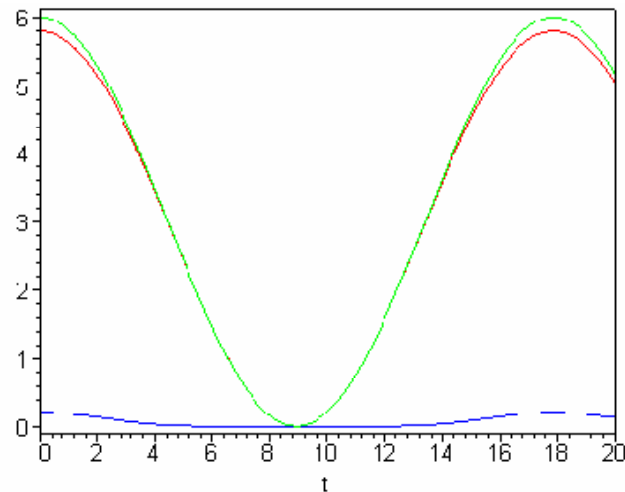


Figura 7. Involuppo risultante dopo stabilizzazione del sistema (in rosso) e relativo segnale d'errore (blu).

Un tale schema, applicato a segnali aleatori a modulazione complessa, necessita di circuiti di rivelazione con una gamma dinamica molto ampia, in grado di consentire accurati inseguimenti. La larghezza di banda dei circuiti facenti parte degli anelli di compensazione deve essere pari ad almeno dieci volte la banda occupata dall'involuppo del segnale modulante; inoltre lo schema non è in grado di compensare le distorsioni di fase [11].

2.3 Envelope Elimination & Restoration (EER)

La tecnica EER fu sviluppata negli anni cinquanta da Kahn [12] con lo scopo di migliorare il comportamento dei trasmettitori in SSB (Single Side Band) e TV. La Figura 8 illustra lo schema di base EER.

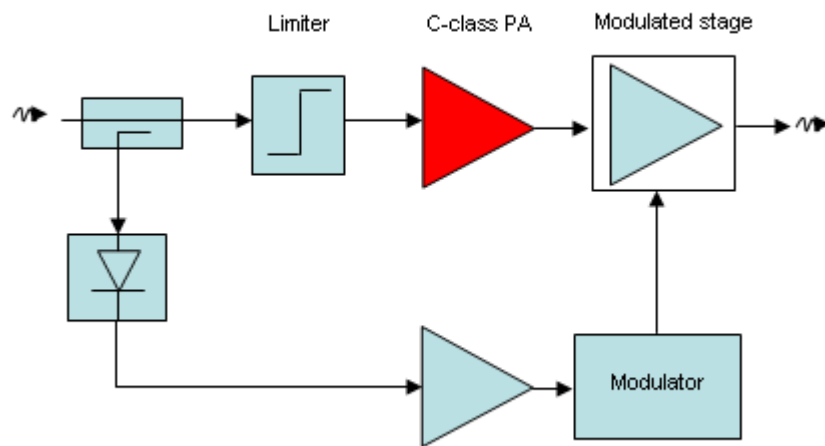


Figura 8. Schema Envelope Elimination & Restoration.

Il segnale ad alta frequenza entrante viene scisso nelle componenti di ampiezza e fase attraverso rispettivamente un rivelatore d'ampiezza ed un limitatore. I due segnali vengono trattati in modo indipendente. Il segnale di fase è amplificato da un amplificatore che può operare in regime fortemente non lineare (ad esempio in classe C). L'informazione d'ampiezza viene reintrodotta modulando in PWM (Pulse Width Modulation ovvero modulazione a larghezza d'impulso) l'alimentazione in continua, utilizzando proprio il segnale d'ampiezza originale opportunamente amplificato. L'uso di amplificatori di potenza in classe E permette di raggiungere efficienze superiori al 50% [13]. E' bene sottolineare alcuni problemi tipici dell'architettura EER[11]:

- ✓ Se il segnale da amplificare è caratterizzato da un PAPR (Peak to Average Power Ratio ovvero rapporto Potenza di picco/Potenza media) non trascurabile, l'involuppo (segnale di comando del

modulatore PWM) può raggiungere valori tali da costringere i dispositivi a RF di potenza ad operare a tensioni collettore-emettitore troppo basse (incompatibili con uno stadio di potenza a RF)

- ✓ Lo schema non tiene conto delle eventuali non linearità generate proprio dalla modulazione d'ampiezza reintrodotta dal modulatore PWM agendo sull'alimentazione del PA [14, 15].

2.4 Polar Loop

Il Polar Loop, anche se concettualmente semplice, è di implementazione piuttosto complessa poiché prevede l'uso di una coppia di anelli di feedback per la modulazione d'ampiezza e di fase sul PA. Uno schema di principio di un linearizzatore Polar Loop è riportato in Figura 9.

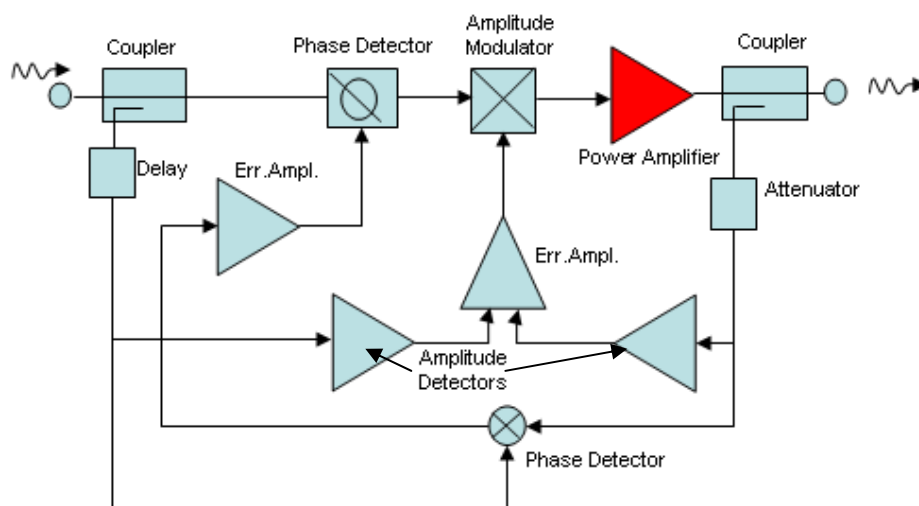


Figura 9. Polar Loop.

In generale si può dire che le prestazioni del linearizzatore sono legate alla classe del PA [16] e, approssimativamente, prestazioni migliori sono ottenibili con PA nei quali la compressione è raggiunta con maggior gradualità. Nello schema sono osservabili due segnali di errore, rispettivamente un errore di ampiezza ed uno di fase. Il primo, opportunamente amplificato, pilota un modulatore d'ampiezza. Il secondo, amplificato anch'esso, pilota uno sfasatore variabile. Gli anelli di retroazione tendono a portare il sistema in uno stato tale da minimizzare l'intermodulazione del PA. Anche in questo schema, il ritardo presente tra il segnale di riferimento ed il segnale demodulato ed amplificato (segnale di errore quindi) costituisce un punto critico. In generale la larghezza di banda richiesta ai circuiti di correzione (feedback) è di circa cinque volte superiore a quella propria del segnale iniettato nello schema stesso [16]. E' possibile ricavare alcune relazioni di principio, semplificando lo schema e facendo riferimento alla Figura 10

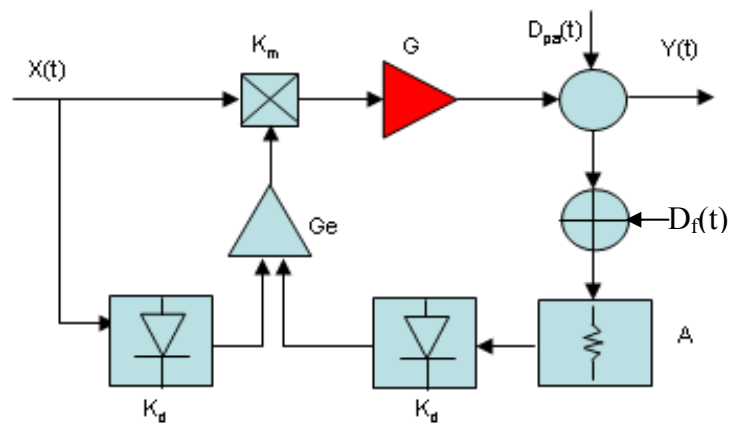


Figura 10. Semplificazione dello schema Polar Loop.

Definendo:

$D_{pa}(t)$	Distorsione prodotta dal PA
$D_f(t)$	Distorsione proveniente dai cammini in feedback
G	Guadagno in zona lineare del PA
K_m	Coefficiente del modulatore d'ampiezza
G_e	Guadagno dell'amplificatore di feedback
K_d	Guadagno del rivelatore d'involuppo
$X(t)$	segnale d'ingresso
$Y(t)$	segnale d'uscita

Si può scrivere per il segnale d'uscita:

$$Y(t) = G[X(t) + F(t)] + D_{pa}(t) \quad (2.11)$$

Dove $F(t)$ è il segnale d'errore d'ampiezza ovvero:

$$F(t) = K_d \cdot G_e \cdot K_m \cdot [X(t) - A \cdot Y(t) + A \cdot D_f(t)] \quad (2.12)$$

Il segnale d'uscita può essere posto nella forma:

$$Y(t) = G \cdot \left[X(t) + \left(K \cdot \left(X(t) - A \cdot Y(t) + A \cdot D_f(t) \right) \right) + D_a(t) \right] \quad (2.13)$$

con $K = K_d \cdot G_e \cdot K_m$

In definitiva è possibile ricavare, con qualche passaggio:

$$Y(t) = \frac{G(1+K) \cdot X(t)}{1+GAK} + \frac{GAK \cdot D_f(t)}{1+GAK} + \frac{D_{pa}(t)}{1+GAK} \quad (2.14)$$

Se è rispettata la condizione $GAK \gg 1$ allora:

$$Y(t) = \frac{X(t)}{A} + D_f(t) + \frac{D_{pa}(t)}{GAK} \quad (2.15)$$

Il fattore di attenuazione A fissa il guadagno ad anello chiuso. Teoricamente, i prodotti di intermodulazione creati dal PA, che ricadono nella banda di correzione dell'anello di feedback, risultano attenuati di un fattore GAK , ma eventuali componenti indesiderate presenti nel ramo in feedback non possono essere sopprese.

2.5 Cartesian Loop

Nello schema Cartesian Loop ideato da Petrovich negli anni ottanta [17], il segnale a radiofrequenza viene scomposto nelle componenti I e Q. Dal momento che il segnale in ingresso al Cartesian Loop è un segnale in banda base, tale caratteristica lo differenzia dal Polar Loop facendogli assumere il ruolo di *Trasmettitore Linearizzato* piuttosto che di *Amplificatore Linearizzato*. La figura Figura 11 mostra lo schema base di un Cartesian Loop.

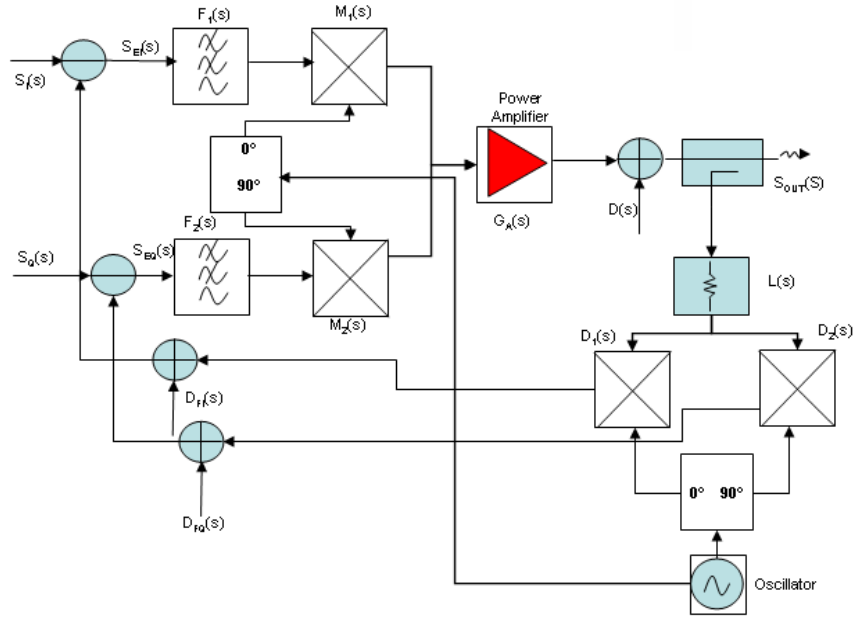


Figura 11. Schema Cartesian Loop.

I segnali in banda base sono applicati tramite un amplificatore differenziale ed un filtro d'anello ad un modulatore in quadratura. Il segnale a RF, amplificato dal PA, viene in massima parte inviato verso il carico, mentre una frazione subisce un'attenuazione ed il transito attraverso un demodulatore in quadratura. Le componenti ottenute dopo demodulazione vengono comparate con quelle in ingresso per generare un segnale d'errore con il quale pilotare il modulatore.

Il funzionamento dello schema può essere ricavato formalizzando il problema nel dominio della variabile di Laplace s . Se si apre l'anello di feedback e si considera presente solo la componente in fase (I), si può scrivere per il segnale d'uscita:

$$S_{out}(s) = F_1(s)M_1(s)G_A(s)S_I(s) + D(s) \quad (2.16)$$

ove si è tenuto conto delle distorsioni introdotte dal PA tramite il termine $D(s)$.

Chiudendo l'anello di retroazione e considerando gli effetti solo sulla componente in fase, per semplicità, il segnale d'uscita diviene:

$$S_{out}(s) = F_1(s)M_1(s)G_A(s)S_{EI}(s) + D(s) \quad (2.17)$$

dove:

$$S_{EI}(s) = S_I(s) - [L(s)D_1(s)S_{out}(s) + D_{FI}(s)] \quad (2.18)$$

Rappresenta il segnale di attuazione dovuto al ramo in fase (I).

La componente $D_{FI}(s)$ tiene in conto il termine di distorsione dovuta all'anello di feedback. Combinando le espressioni ottenute precedentemente si ha:

$$S_{out}(s) \approx \frac{S_I(s)}{\beta_I} + \frac{D(s)}{A_I\beta_I} + \frac{D_{FI}(s)}{\beta_I} \quad (2.19)$$

con:

$$\begin{aligned} A_I &= F_1(s)M_1(s)G_A(s) \\ \beta_I &= L(s)D_1(s) \end{aligned} \quad (2.20)$$

Il Cartesian feedback ha alcuni vantaggi, tra i quali:

- ✓ Lo schema è robusto rispetto alle derive del PA e dei dispositivi, inoltre non è realizzato su uno specifico PA che può quindi essere facilmente sostituito.
- ✓ La topologia dei rami, i canali in fase e quadratura (I e Q) sono parte integrante della struttura di un trasmettitore, cosicchè non è necessario aggiungere molti componenti addizionali se non alcuni filtri, uno stadio di conversione in discesa e sommatori.

I principali punti deboli del Cartesian Loop si possono così riassumere:

- *Stabilità d'anello*: La variazione della frequenza operativa è accompagnata da una differenza di fase variabile tra i cammini in avanti ed indietro, in grado di rendere positivo il segnale di feedback. E' necessario inserire dei phase shifter variabili, per cercare di correggere le fasi relative degli oscillatori locali.
- *DC offset*: se si richiede un'alta linearità è necessario far lavorare i mixer convertitori in discesa con livelli di segnale molto bassi, ed a questi livelli sia il rumore, sia la presenza di un offset in continua, costituiscono dei limiti severi.
- *Generazione di segnali immagine*: nelle prime realizzazioni i segnali I e Q erano generati da reti sfasatrici, in cui spesso non era assicurato un bilanciamento accurato sia in fase sia in ampiezza dei rami I e Q. La presenza di uno sbilanciamento analogo nel demodulatore in quadratura limitava, di fatto, l'ortogonalità dei segnali I e Q stessi, generando quindi dei segnali immagine (indesiderati) e la nascita di prodotti spuri in banda.

Nelle moderne realizzazioni l'uso dei DSP rende, di fatto, i segnali I e Q effettivamente ortogonali.

2.6 Feedforward

Lo schema del Feedforward [3] supera le limitazioni del feedback essendo una tecnica di linearizzazione a larga banda attualmente fra le più utilizzate nei sistemi a portante multipla in TDMA (Time Division Multiple Access), nelle stazioni radiobase GSM (Global System for Mobile Communications) e IS-95. La Figura 12 mostra un tipico schema di linearizzatore feedforward.

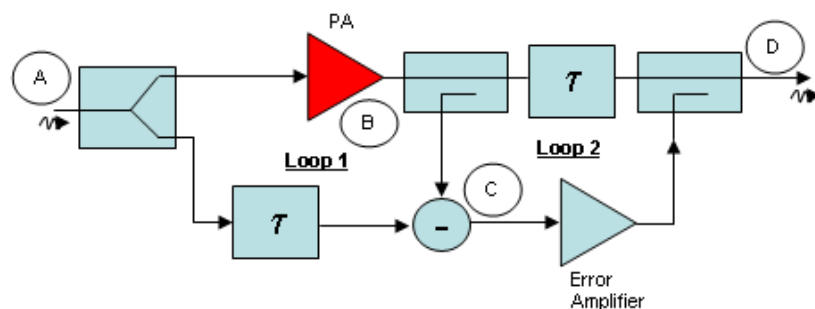


Figura 12. Schema Feedforward.

Nel feedforward una copia del segnale distorto dall'amplificatore di potenza viene riportata in avanti (fed-forward) e combinata con l'uscita dell'amplificatore, in modo da cancellare nel caso ideale e attenuare nel caso reale i prodotti di intermodulazione. Si possono identificare due anelli, indicati rispettivamente come Loop1 e Loop2. Nel primo, il segnale non distorto di riferimento è sottratto dall'uscita distorta del PA (punto B), generando un segnale privo di componenti utili (punto C). Tale segnale, contenente solo le componenti di intermodulazione, viene amplificato da un *amplificatore d'errore a bassissima distorsione* (error amplifier) nel

secondo anello, ed inserito in controfase, tramite un accoppiatore direzionale, nel cammino diretto principale. Il segnale in uscita al punto (D) è quindi *idealmente privo delle componenti di intermodulazione*.

I segnali in transito nell'amplificatore possiedono un ritardo di gruppo dovuto al tempo di transito attraverso i semiconduttori e le reti di interconnessione e adattamento. La soppressione efficace dei prodotti di intermodulazione è pertanto legata direttamente alla capacità di introdurre elementi in grado di compensare tali ritardi nei due anelli.

Le caratteristiche dei due amplificatori utilizzati sono diverse al variare delle frequenze operative, così come lo sono le caratteristiche degli elementi passivi utilizzati. La dipendenza dalla frequenza degli elementi nel feedforward implica che lo schema debba essere ottimizzato per ogni determinata frequenza operativa e che la soppressione della distorsione sarà garantita in una banda a RF piuttosto stretta.

Lo schema di base è suscettibile di una serie di migliorie, alcune delle quali prevedono l'inserimento di reti aventi una caratteristica di fase e/o d'ampiezza opportunamente regolabili in tutti e due gli anelli del feedforward. Il livello di soppressione richiesto sia nell'anello 1 che nell'anello 2, per ottenere delle buone prestazioni, è di circa 20-25 dB[11].

Le perdite nell'accoppiatore direzionale d'uscita e della linea di ritardo, si aggirano tipicamente su 1.5dB [11]che, sommate alla richiesta di potenza in continua dell'amplificatore d'errore, portano ad un'efficienza di conversione tipica per un amplificatore in feedforward per applicazioni di telefonia cellulare tra il 5 ed il 10% [18].

2.7 Predistorsione

La predistorsione è una tecnica in grado di compensare le non linearità di un amplificatore di potenza, a partire dalla conoscenza del suo comportamento. Per ricorrere alla predistorsione è, infatti, assolutamente necessario modellizzare e quindi caratterizzare l'amplificatore da linearizzare. In linea di principio, disponendo della caratteristica ingresso-uscita di un PA, è possibile anteporre a questi un blocco non lineare, caratterizzato da una relazione ingresso-uscita complementare a quella del PA stesso. La cascata dei due blocchi predistorsore – amplificatore, dà luogo idealmente ad un amplificatore equivalente caratterizzato da una zona dal funzionamento lineare più estesa di quella propria del PA originale.

In un moderno sistema di radiotrasmittente, la predistorsione può essere applicata sia direttamente a RF agendo sull'amplificatore stesso, sia a IF, sia a monte dell'intera catena di trasmissione, ovvero a livello della banda base, potendo beneficiare in quest'ultimo caso, delle tecnologie digitali e dell'elaborazione numerica dei segnali.

Il principio di funzionamento della predistorsione può essere compreso osservando una tipica caratteristica ingresso-uscita di un amplificatore di potenza riportata in forma normalizzata, per semplicità, in Figura 13. Risulta sempre osservabile, fortunatamente, un tratto della caratteristica praticamente lineare, nel quale il PA stesso si comporta in modo molto simile ad un amplificatore ideale. Per escursioni del segnale non più piccole, le non linearità tendono a far saturare l'amplificatore stesso.

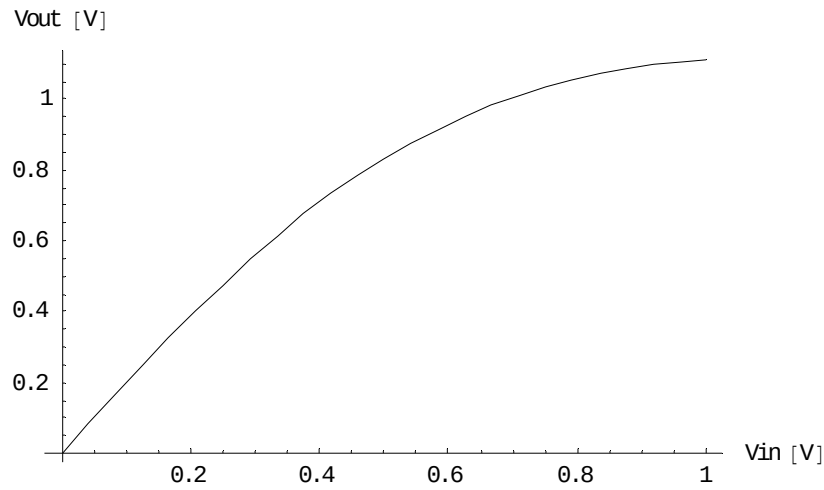


Figura 13. Caratteristica ingresso-uscita (in ampiezza) tipica di un PA.

Compito del predistorsore, collocato a monte del PA stesso, è quello di sovrapilotare il PA con un segnale tale da ottenere lo stesso livello d'uscita ottenibile con lo stesso PA operante in modo lineare.

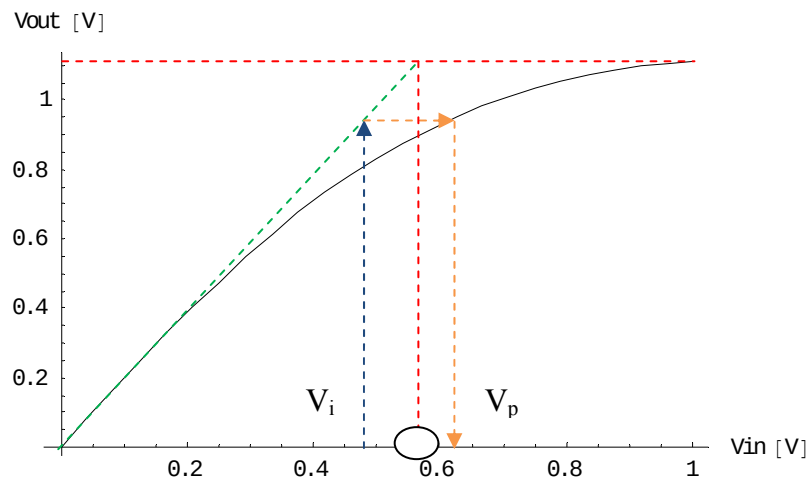


Figura 14. Principio di funzionamento di un predistorsore.

Osservando la Figura 14 si possono notare sia la caratteristica reale del PA (curva in nero) che la caratteristica lineare ideale (curva in verde). Il predistorsore riceve un segnale d'ampiezza pari a V_i e pilota il PA con un segnale di ampiezza pari a V_p in modo tale da ottenere, in questo punto, la stessa potenza d'uscita che si sarebbe potuta ottenere con il PA ideale. Tale procedura può operare correttamente finché il livello del segnale d'ingresso non è tale da spingere il predistorsore a sovrapiotare il PA in corrispondenza del punto di saturazione, ovvero nel punto di massima potenza erogabile. Alla luce di tali considerazioni, è evidente che il predistorsore potrà operare solo per un insieme limitato di ampiezze d'ingresso, la cui estensione dipenderà in generale dalle caratteristiche del PA stesso.

2.7.1 Predistorsione polinomiale

La predistorsione polinomiale utilizza una rete elettrica composta da elementi non lineari con l'obiettivo di generare una distorsione complementare a quella del PA. Nella Figura 15 è riportato uno schema di predistorsore polinomiale a RF [19]

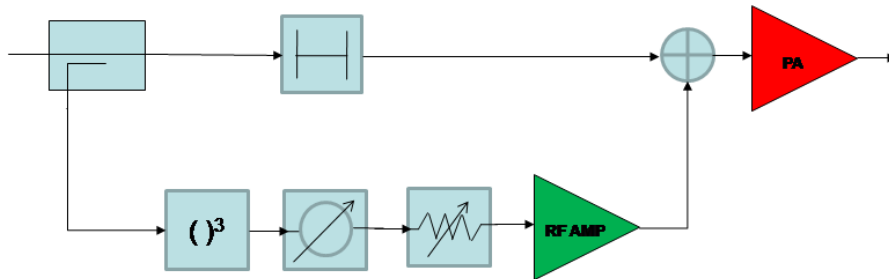


Figura 15. Esempio di linearizzatore a predistorsione polinomiale operante a RF.

Nello schema sono individuabili un ramo superiore lineare, ed uno inferiore di tipo non lineare nel quale un elemento non lineare sintetizza una caratteristica cubica. Nel ramo inferiore viene realizzata una caratteristica a compressione sfruttando la non linearità in un elemento attivo, solitamente un diodo oppure un FET; tale caratteristica viene sottratta ad una lineare proveniente dal ramo superiore. Il risultato di tale combinazione è una caratteristica del tipo ad espansione che può essere adatta per predistorcere il PA. Definendo i coefficienti:

- ✓ a_1 pari al rapporto tra le ampiezze del segnale sul ramo superiore, entrante nel sommatore, ed il segnale d'ingresso
- ✓ a_2 pari al coefficiente di accoppiamento dell'accoppiatore direzionale
- ✓ b pari al rapporto tra le ampiezze del segnale sul ramo inferiore, entrante nel sommatore, ed il segnale d'ingresso

Il segnale in ingresso al sommatore, proveniente dal ramo superiore, può essere posto nella forma:

$$s_l(s_{in}) = a_1 s_{in} \quad (2.21)$$

Quello in ingresso al sommatore, proveniente dal ramo inferiore, è del tipo:

$$s_c(s_{in}) = a_2 s_{in} - b s_{in}^3 \quad (2.22)$$

Il segnale in uscita dal sommatore ed inviato verso l'ingresso del PA è quindi:

$$s_{PD}(s_{in}) = (a_2 - a_1) s_{in} - b s_{in}^3 \quad (2.23)$$

Per le ipotesi formulate in precedenza, la (2.23) risulta essere una caratteristica ad espansione con un guadagno lineare pari a $a_2 - a_1$, che può essere utilizzata per predistorcere un PA scegliendo opportunamente i coefficienti a_2, a_1, b . L'incapacità di adattarsi alle variazioni del PA rappresenta forse il *limite* maggiore della tecnica di predistorsione polinomiale, essendo di converso la relativa semplicità realizzativa probabilmente il *pregio* maggiore di tale tecnica.

Capitolo 3. Predistorsione in Banda Base

Nell'ambito della predistorsione, un settore a sé stante è rappresentato dalla tecnica di predistorsione in banda base. Tale tecnica interviene sul segnale prima che questi sia effettivamente convertito in frequenza, trasformato in segnale a RF ed elaborato dai differenti stadi lungo la catena di trasmissione. Tale condizione fa sì che l'intero trasmettitore venga effettivamente sottoposto a linearizzazione e non il solo PA. Inoltre, la predistorsione in banda base opera direttamente su segnali a bassa frequenza e non è legata ad un modello parametrico del PA, magari di tipo polinomiale, di ordine basso (3° o 5°).

3.1 Principio di funzionamento della predistorsione in banda base

La tecnica della predistorsione digitale in banda base è, in apparenza, molto simile al Cartesian Feedback. Nello schema cartesiano si utilizza un ramo di retroazione per fornire all'amplificatore di potenza il segnale predistorto. Nella predistorsione in banda base digitale si sfruttano le conoscenze acquisite sulle non linearità del PA (e degli elementi presenti lungo la catena), attraverso i campioni passati, per predire la correzione da attuare sul segnale in viaggio verso il PA. Nella Figura 16 è riportato uno schema di principio di predistorsore digitale in banda base.

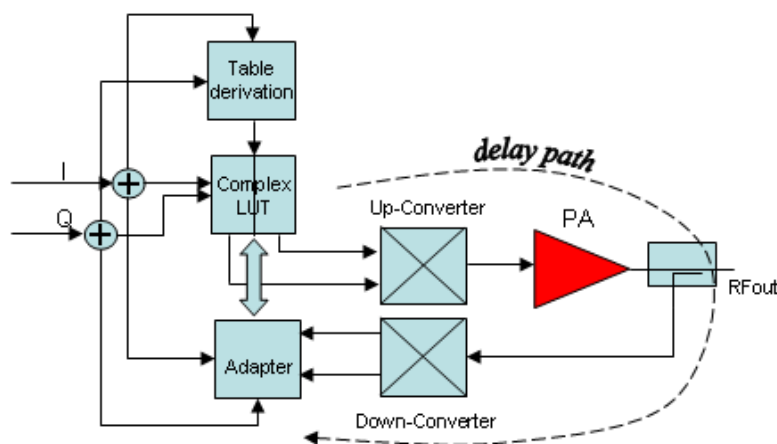


Figura 16. Schema di principio di predistorsore in banda base

Nella predistorsione digitale in banda base, il segnale d'uscita viene utilizzato per realizzare una sorta di equalizzazione adattativa, cercando di

minimizzare la differenza tra i campioni in ingresso al predistorsore e quelli ottenuti a valle della amplificazione non lineare. Per tale motivo, risulta immune dai problemi dati dal ritardo di propagazione. Si ribadisce inoltre che questo tipo di predistorsione non risulta legata ad un modello parametrico di piccolo ordine (tipicamente un modello polinomiale di ordine basso). Una volta raggiunta l'equalizzazione, il predistorsore assume (idealmente) una caratteristica di trasferimento che risulta l'inversa di quella dell'amplificatore di potenza. E' bene sottolineare che un predistorsore in banda base può operare a livello dei dati oppure a livello dei segnali. Operare a livello dei dati, implica la necessità di modificare la struttura della costellazione numerica utilizzata in trasmissione, in modo da compensare le distorsioni introdotte dal PA. Quando si opera a livello di dati, non si possono collocare prima del predistorsore i filtri formatori necessari per minimizzare l'ISI (Inter Symbolic Interference) e sagomare lo spettro del segnale poiché tali elementi introducono effetti memoria. Se non è possibile ricorrere ad un filtraggio in banda base, assolutamente irrinunciabile data l'accuratezza raggiungibile dai filtri digitali, si è costretti a sagomare lo spettro di un segnale uscente da un amplificatore di potenza con ovvie difficoltà, dovute sia alla necessità di realizzare filtri a microonde in grado di manipolare potenze non trascurabili, sia nella necessità di realizzare con sufficiente precisione le funzioni di trasferimento necessarie.

Se il predistorsore opera a livello dei segnali, vuol dire che sta intervenendo su un segnale in banda base completo, pronto per la modulazione in quadratura. Tale condizione conduce a due considerazioni fondamentali:

- *Un predistorsore operante a livello dei segnali non può operare alla frequenza di simbolo ma a **velocità più elevate**.*
- *Il predistorsore può operare indipendentemente dal tipo di modulazione utilizzata.*

3.1.1 Predistorsione digitale non adattativa

Nella Figura 19 è rappresentato lo schema a blocchi di una realizzazione di un predistorsore a livello dei segnali [2]. Lo schema appartiene alla categoria cosiddetta “Complex Gain”, ovvero a quella famiglia di predistorsori digitali in banda base in cui l’amplificatore di potenza viene visto come un dispositivo caratterizzato da un guadagno complesso. Il PA è quindi in grado di amplificare ogni vettore tramite una amplificazione non costante. Il predistorsore deve allora individuare un termine correttivo $\alpha \in \mathbb{C}$, in modo che il prodotto di questi con il campione complesso da amplificare dia luogo, dopo il transito nell’amplificatore di potenza, ad un vettore amplificato linearmente.

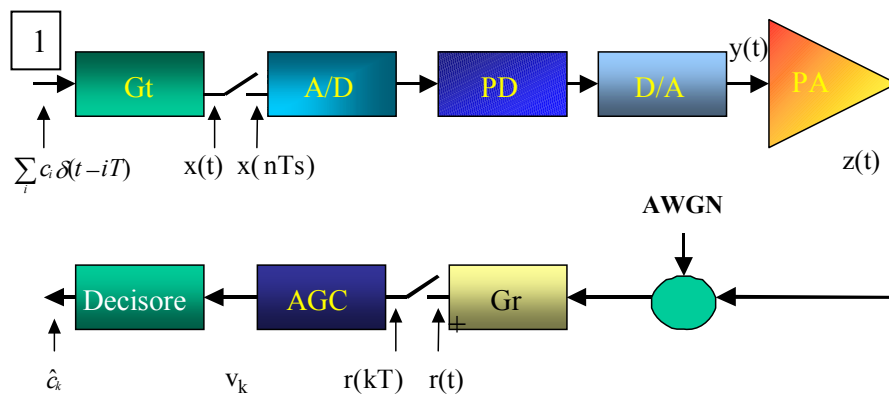


Figura 17. Schema a blocchi di predistorsore digitale non adattativo.

Il punto (1) è il punto d'ingresso nel sistema di una sequenza $c_i = a_i + jb_i$ a valori complessi, emessi con un ritmo di $1/T$ simboli/sec. La parte reale e quella immaginaria del vettore c_i sono variabili aleatorie identicamente distribuite, estratte da un alfabeto formato dall'insieme dei possibili livelli di una modulazione M-QAM. I blocchi G_t e G_r sono dei filtri formatori caratterizzati da una funzione di trasferimento del tipo radice quadrata del coseno rialzato, con un fattore di roll-off α . I segnali sagomati in banda vengono inviati alla serie predistorsore-amplificatore di potenza. I campioni giungono al predistorsore ad un ritmo pari a $1/T_s$ campioni al secondo, vengono convertiti in binario da un convertitore ADC. Poiché lo schema opera in banda base, si fissi l'attenzione su $y(t)$ ovvero sull'involuppo complesso del segnale in ingresso all'amplificatore. Tale segnale può essere scritto come:

$$y(t) = \rho_y(t) \exp[j\mathcal{G}_y(t)]$$

$$\text{con } \rho_{xx} = |xx|$$
(3.1)

Se si utilizza il modello espresso dalla (1.8) per rappresentare il legame ingresso-uscita dell'amplificatore di potenza, si ottiene per il segnale d'uscita:

$$z(t) = \rho_z(t) \exp[j\mathcal{G}_z(t)] = y(t) \frac{M[\rho_y(t)]}{\rho_y(t)} \exp\{j\phi[\rho_y(t)]\}$$
(3.2)

$M(\rho)$, $\Phi(\rho)$, rappresentano le caratteristiche in modulo e fase dell'amplificatore di potenza, ovvero le curve di distorsione AM/AM e AM/PM. Dal celebre modello normalizzato di Saleh [20] si hanno le seguenti curve AM/AM e AM/PM:

$$\begin{aligned}
M(\rho) &= \frac{2\rho}{1+\rho^2} \\
\phi(\rho) &= \frac{\pi}{6} \frac{2\rho^2}{1+\rho^2}
\end{aligned} \tag{3.3}$$

La sequenza di campioni predistorti viene inviata ad un convertitore DAC e poi elaborata dai filtri di ricostruzione per ottenere un segnale analogico da inviare al PA. Il segnale in uscita viene campionato ad una frequenza di campionamento pari a $1/T$ ed inviato ad un circuito di AGC (Automatic Gain Control), in modo da minimizzare la distanza quadratica media tra i campioni v_k , per essere poi passati al decisore. Il ricorso al modello normalizzato di Saleh consente di analizzare il funzionamento di un predistorsore ricorsivo di tipo adattativo [21] in modo agevole. Tale scelta è motivata dal fatto che esso consente di trattare le ampiezze dei segnali in gioco normalizzandole ai valori sufficienti per portare in saturazione il PA. La connessione di un predistorsore ad un amplificatore dovrebbe dar luogo ad una caratteristica globale AM/AM del tipo (limitatore ideale):

$$\rho_z = \begin{cases} \rho_x & 0 \leq \rho_x \leq 1 \\ 1 & \rho_x > 1 \end{cases} \tag{3.4}$$

Ed un'analogia AM/PM del tipo:

$$\mathcal{G} = \mathcal{G}_x \quad \text{con } \rho_x \geq 0 \tag{3.5}$$

Il pedice x nelle (3.4) e (3.5) indica che le funzioni sono relative all'involuppo complesso x in ingresso al predistorsore. Se $A(\rho^2)$ e $\Theta(\rho^2)$ rappresentano le caratteristiche rispettivamente AM/AM e AM/PM del predistorsore ideale, dalla (3.3) si ottiene:

$$A(\rho_x^2) = \rho_y = \begin{cases} M_2^{-1}(\rho_x^2) & \text{se } 0 \leq \rho_x^2 \leq 1 \\ 1 & \text{se } \rho_x^2 > 1 \end{cases} \quad (3.6)$$

$$z(t) = \rho_z(t) \exp[j\theta_z(t)] = y(t) \frac{M[\rho_y(t)]}{\rho_y(t)} \exp\{j\phi[\rho_y(t)]\} \quad (3.7)$$

La funzione $(M_2)^{-1}$ rappresenta l'inversa di $M_2(\rho_y)$. Procedendo con il calcolo della funzione inversa si ottiene:

$$M_2^{-1}(\rho_x^2) = \frac{1 - \sqrt{1 - \rho_x^2}}{\sqrt{\rho_x^2}} \quad (3.8)$$

$$\phi(1) = \frac{\pi}{6}$$

Se si definisce:

$$B(\rho_x^2) = \frac{A(\rho_x^2)}{\sqrt{\rho_x^2}} \quad (3.9)$$

L'uscita del predistorsore diviene:

$$y = xB(\rho_x^2) \exp[j\theta(\rho_x^2)] \quad (3.10)$$

Dall'espressione della caratteristica inversa AM/AM si ha:

$$B(\rho_x^2) = \begin{cases} \frac{1 - \sqrt{1 - \rho_x^2}}{\rho_x^2} & \text{se } 0 \leq \rho_x^2 \leq 1 \\ \frac{1}{\sqrt{\rho_x^2}} & \text{se } \rho_x^2 > 1 \end{cases} \quad (3.11)$$

La Figura 18 illustra la caratteristica diretta ed inversa del modello considerato.

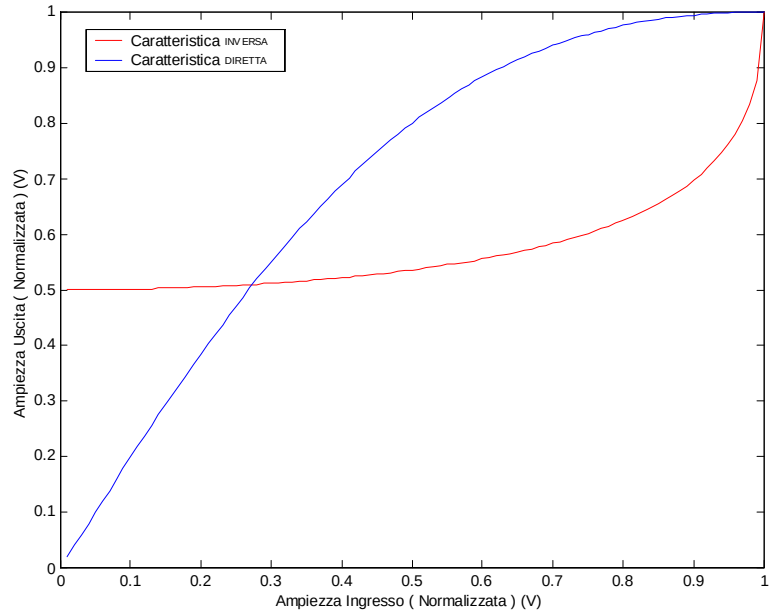


Figura 18. Caratteristiche diretta ed inversa (per il modulo) del modello normalizzato di Saleh.

La (3.11) può essere realizzata circuitalmente in digitale secondo lo schema di principio della Figura 19.

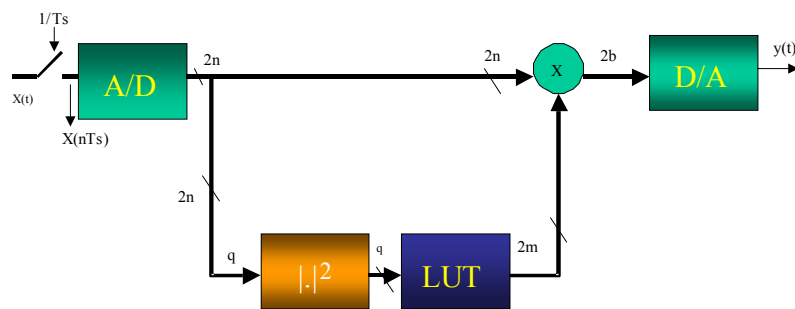


Figura 19. Schema di Predistorsore a livello dei segnali.

L'uscita del predistorsore si ottiene dal prodotto dei campioni $x(nT_s)$ della forma d'onda in arrivo sul ramo principale per una sequenza complessa generata dal circuito di correzione. Tale sequenza risulta quindi del tipo:

$$\begin{aligned} C[\rho_x^2(n)] &= B[\rho_x^2(n)] \exp\{j\theta[\rho_x^2(n)]\} \leftrightarrow \rho_x(n) = |x(nT_s)| \\ \theta(\rho_x^2) &= \phi[M_2^{-1}(\rho_x^2)] \end{aligned} \quad (3.12)$$

La sequenza $\{C_n\}$ viene generata da un circuito quadratore, in grado poi di indirizzare una Look-Up Table (LUT). La LUT è formata da una memoria ad accesso casuale, in grado di fornire il valore $\{C_n\}$ desiderato quando indirizzata dal quadratore. Il predistorsore e la LUT trattano i numeri in formato binario, rappresentati come parole binarie composte da n bit ciascuna. Il circuito di quadratura può essere realizzato tramite due moltiplicatori reali ed un sommatore. Ovviamente la precisione dell'aritmetica è finita; è quindi opportuno immaginare di esprimere l'uscita binaria del quadratore tramite *words troncate ai q bit più significativi, scegliendo q in modo tale da limitare la complessità del predistorsore*. Il numero binario formato da q bit in uscita dal quadratore, indirizza la LUT per ottenere il valore corretto di predistorsione. La LUT è formata quindi da 2^q locazioni di memoria, ciascuna locazione formata da words di $2m$ bits suddivisi in modo eguale per la parte reale ed immaginaria (*la sequenza da memorizzare è complessa*). Memorizzando i coefficienti in questo modo si costruisce una LUT monodimensionale, per cui possono essere sufficienti poche decine di locazioni totali. I campioni provenienti dal ramo diretto, composti da parole di $2n$ bits, vengono moltiplicati per quelli provenienti dal ramo di correzione, composti a loro volta da parole di $2m$ bits. Il prodotto dei campioni necessita di quattro moltiplicatori reali e due

sommatori per generare risultati su $2b$ bits per essere inviati al DAC. E' possibile dimostrare che b può essere più piccolo di $m+n-1$ senza causare un eccessivo degrado nelle prestazioni del predistorsore.

3.1.2 Verifica dell'algoritmo

Una metodologia seguita per valutare la validità di un determinato algoritmo di predistorsione in banda base digitale prevede di calcolare la '*total degradation*': D [22]. La presenza del PA dal comportamento non lineare si traduce in un aumento del tasso d'errore binario (BER) in ricezione. Se si fissa un determinato livello per il BER, ovvero la qualità della trasmissione, è possibile calcolare D come somma in dB del back-off d'uscita del PA (B_0) e dell'incremento Δ nel rapporto E_b/N_o richiesti per ottenere un tale livello di qualità rispetto al caso ideale (amplificatore perfettamente lineare).

$$D(\text{dB}) = B_0(\text{dB}) + \Delta(\text{dB}) \quad (3.13)$$

D raggiunge un minimo assoluto in corrispondenza di un valore del back-off pari a $B_{0,opt.}$. L'esistenza di tale limite permette di valutare le prestazioni di diversi schemi di predistorsione, perché minore sarà D , migliori saranno le prestazioni. La complessità del predistorsore dipende comunque da una serie di fattori:

- ✓ *La frequenza di sovracampionamento*
- ✓ *Il numero di bit n e b usati per rappresentare i campioni in ingresso ed in uscita*
- ✓ *La capacità della LUT in bit $= 2m \cdot 2^q$*
- ✓ *Il numero di operazioni necessarie per calcolare un generico campione predistorto*

Utilizzando il metodo semianalitico [23] sono state calcolate le prestazioni dello schema non adattativo, avendo fissato il fattore di roll-off dei filtri di Nyquist pari a 0.3. Nella Figura 20 sono illustrate le curve per la “total degradation” in funzione del back-off richiesto all’amplificatore di potenza per differenti capacità della LUT utilizzata.

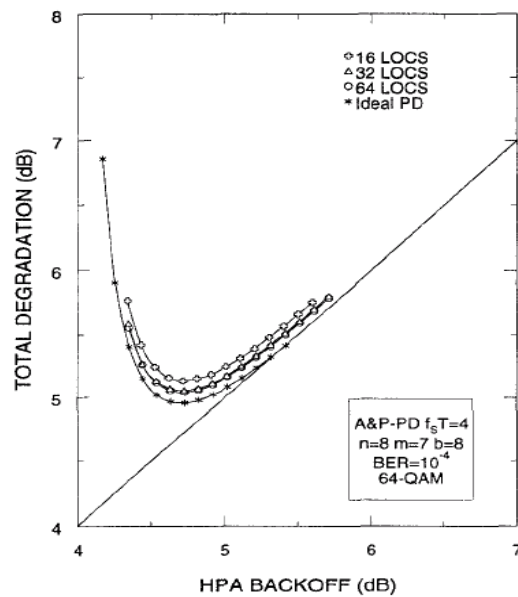


Figura 20. Andamento della Total Degradation in funzione del Backoff.

Nella Figura 21 è riportato l’andamento di D in funzione della frequenza di oversampling per una 64-QAM ed una 256-QAM ove sono state utilizzate words di differente lunghezza per rappresentare i campioni.

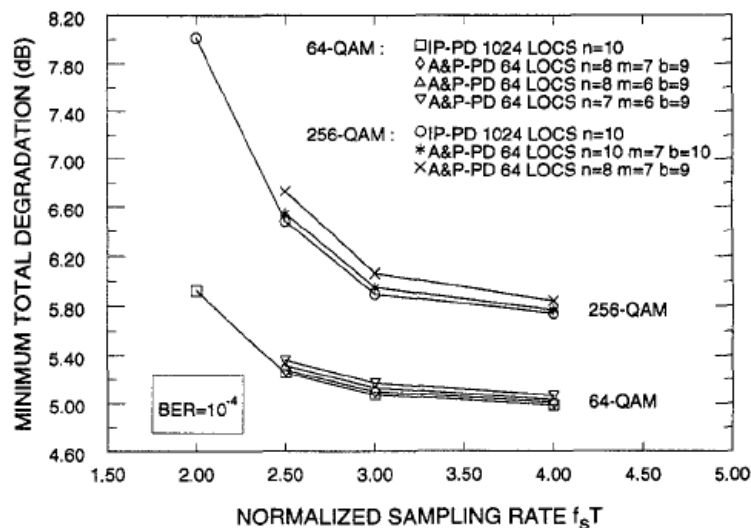


Figura 21. Andamento della Minimum Total Degradation in funzione della frequenza di campionamento normalizzata, al variare della lunghezza di parola.

3.1.3 Predistorsione adattativa

Se si inserisce nello schema della predistorsione non adattativa un processore in grado di aggiornare in modo asincrono i dati contenuti nella LUT, si ottiene uno schema in grado di seguire le variazioni dell'amplificatore. La prima caratteristica da evidenziare è che il linearizzatore si può dividere idealmente in due parti tracciando una linea verticale immediatamente a valle del DAC e alla destra dei campionatori del processore. Anche se nello schema di Figura 22 non compaiono i *filtri di ricostruzione*, né i modulatori ed i demodulatori presenti nello schema ad alta frequenza, si deve pensare che tutti gli elementi che si trovano alla sinistra di tale linea operano in

digitale, gli elementi sulla destra operano in analogico. A tale ultimo settore appartiene, naturalmente, anche l'amplificatore di potenza.

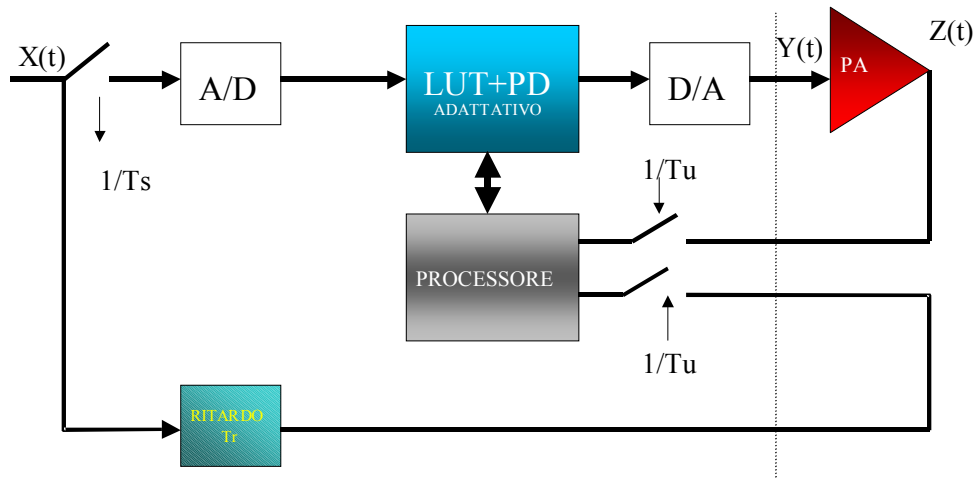


Figura 22. Schema di Predistorsore dei segnali adattativo.

Il processore campiona una volta ogni T_u secondi sia l'ingresso sia l'uscita dal PA, in modo asincrono sia rispetto al baud rate T , sia rispetto alla velocità con cui opera il predistorsore $1/T_s$. I campioni prelevati in uscita dal PA sono in realtà quelli di una forma d'onda affetta da un certo ritardo dovuto al tempo di propagazione nella catena; è *necessario sincronizzare le coppie di campioni in modo che siano riferiti allo stesso istante, con una tolleranza stretta*. Risulta teoricamente sufficiente comandare la conversione ADC del segnale in uscita dal PA con un certo ritardo, opportunamente calcolato. Se la predistorsione fosse attuata in modo perfetto, ogni coppia di campioni in ingresso al processore sarebbe costituita da doppi e la loro differenza sarebbe nulla. Poiché il comportamento del predistorsore non è ideale, tale differenza è in realtà non nulla e può essere

utilizzata come segnale d'errore d'attuazione. Tale segnale è quindi formato da campioni per tutti gli istanti per cui $t=kT_u$. Il segnale d'errore è in realtà anch'esso complesso e si può scindere in una coppia di campioni di cui uno per la differenza in modulo e l'altro per la differenza in fase:

$$\begin{aligned}\varepsilon_\rho(kT_u) &= \rho_z(kT_u) - \rho_x(kT_u) \\ \varepsilon_g(kT_u) &= g_z(kT_u) - g_x(kT_u)\end{aligned}\tag{3.14}$$

Il processore utilizza tali campioni d'errore per aggiornare quelle locazioni della LUT il cui indirizzo (in binario) è dato da $\rho_x^2(kT_u)$ troncato a q bits, ovvero $\overline{\rho_x^2(kT_u)}^2$. Ogni locazione della LUT può contenere un valore già memorizzato del termine correttivo appartenente alla sequenza $\{Cn\}$, il compito del processore è quello di calcolare gli aggiornamenti delle locazioni della LUT indirizzate dal quadratore, agendo sia sul termine d'ampiezza che su quello di fase. Il contenuto della LUT viene aggiornato nel seguente modo:

$$\begin{aligned}\overline{B(\rho_x^2)} &\rightarrow \overline{B(\rho_x^2)} - \gamma_B \varepsilon_\rho \\ \overline{\theta(\rho_x^2)} &\rightarrow \overline{\theta(\rho_x^2)} - \gamma_\theta \varepsilon_\theta\end{aligned}\tag{3.15}$$

I coefficienti γ_B e γ_θ sono numeri reali positivi che condizionano la velocità e l'accuratezza della predistorsione adattativa [24]. L'aggiornamento consecutivo della stessa locazione di memoria della LUT avviene con un ritardo temporale pari ad un multiplo intero di T_u , l'aggiornamento di una ben determinata locazione avviene se e solo se essa viene indirizzata dal segnale in ingresso. Questa caratteristica fa sì che le ampiezze che ricorrono

² la barra orizzontale sopra la variabile indica una operazione di troncamento

più frequentemente siano poi quelle soggette ad aggiornamenti frequenti, evitando così di dover aggiornare periodicamente l'intera LUT come avveniva nelle prime realizzazioni [25].

Al fine di evitare potenziali instabilità nell'anello di feedback, è necessario che il tempo medio fra due aggiornamenti dello stesso indirizzo della LUT sia più grande del ritardo intrinseco dell'anello T_r . Tale ultimo requisito ha come nota positiva il fatto che il processore non debba funzionare a velocità elevatissima (il predistorsore elabora $k=2, \dots, n$ campioni per simbolo in base alla frequenza di sovracampionamento scelta).

La LUT tuttavia deve essere aggiornata con frequenza per dar modo al predistorsore di inseguire le derive dell'amplificatore di potenza, specialmente all'atto dell'accensione o dopo il cambiamento del punto di lavoro. Il tempo di assestamento del predistorsore, di fondamentale importanza, dipende dalla frequenza di aggiornamento $1/T_u$ della LUT e dal valore dei coefficienti di adattamento γ_B e γ_0 .

3.1.4 Principio di funzionamento di un predistorsore digitale in banda base ad interpolanti spline cubiche

In questo paragrafo verrà illustrata l'architettura di un predistorsore digitale in banda base, non ricorsivo, proposta in letteratura [6, 26, 27]. Per comprendere la modalità operativa del predistorsore è utile studiare *a livello geometrico* il problema della predistorsione di un amplificatore non lineare. Si consideri la Figura 23, dove è rappresentata la curva di distorsione AM/AM di un classico amplificatore di potenza.

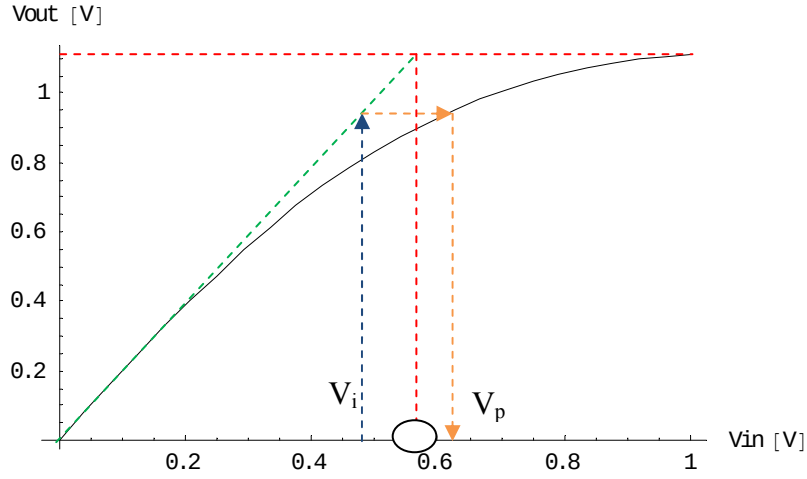


Figura 23. Relazione tra curva AM/AM reale, ideale e predistorsione.

Si vuole dimostrare che la ricerca del valore predistorto seguendo un metodo geometrico corrisponde, in termini analitici, alla ricerca della caratteristica inversa dell'amplificatore reale. Assumendo valido il modello di A.Saleh [20] per il PA, è possibile scrivere:

$$A(r) = \frac{2r}{1+r^2} \quad (3.16)$$

con r pari all'ampiezza del segnale d'ingresso e $A(r)$ pari all'ampiezza del segnale d'uscita, entrambe normalizzate rispetto ai valori massimi. Se si fissa un valore r_0 dell'ampiezza del segnale in ingresso all'amplificatore di potenza, la corrispondente ampiezza d'uscita, ideale, è pari a $2r_0$. Muovendosi sulla curva reale è possibile individuare per quale valore dell'ascissa è possibile ottenere, in uscita, un'identica ampiezza imponendo:

$$2r_0 = \frac{2r_p}{1+r_p^2} \quad (3.17)$$

$$r_0 r_p^2 - r_p + r_0 = 0 \quad (3.18)$$

$$r_0 r_p^2 - r_p + r_0 = 0 \quad (3.18)$$

$$r_p = \frac{1 - \sqrt{1 - 4r_0^2}}{2r_0} \quad (3.19)$$

The graph illustrates the relationship between normalized input and output amplitudes for a vacuum tube, showing the effect of predistortion. The y-axis represents the normalized output amplitude, and the x-axis represents the normalized input amplitude.

Key features and labels:

- Retta ideale:** A green line representing the ideal linear relationship.
- Ampiezza d'uscita desiderata:** A red horizontal line at $y = 1.0$, indicating the desired output level.
- Retta relativa al guadagno nel punto di predistorsione:** A blue curve representing the gain at the predistortion point.
- Retta relativa al guadagno nel punto originale:** Two grey lines representing the gain at the original operating point.
- Points A and B:** Points on the blue curve where the output amplitude is 0.8 V. Point A corresponds to an input of 0.4 V, and Point B corresponds to an input of 0.5 V.
- Points C and D:** Points on the x-axis corresponding to the input amplitudes 0.4 V and 0.5 V, respectively.
- Ampiezza in ingresso:** The input amplitude, indicated by an arrow pointing to the x-axis.
- Ampiezza predistorta:** The predistorted input amplitude, indicated by an arrow pointing to the x-axis.

70

Nella maggior parte dei casi si utilizza come riferimento la retta ideale relativa al massimo guadagno³, ovvero pari al rapporto tra uscita ed ingresso quando l'ampiezza in ingresso è prossima all'origine degli assi. Se si traccia una retta passante per il punto di predistorsione, relativa quindi al guadagno di ampiezza nel punto di predistorsione stesso, per costruzione risulta che i segmenti AC e BD hanno identica lunghezza. AC risulta pari al prodotto di OC per la tangente dell'angolo formato da OA e l'asse delle ascisse, BD risulta pari al prodotto di OB per la tangente dell'angolo formato da OB e l'asse delle ascisse. Poiché sia OA che OB giacciono su delle rette, le tangenti degli angoli precedentemente indicati sono pari ai rapporti ordinata/ascissa in corrispondenza dei punti A e B ovvero sono pari ai rispettivi guadagni. Indicando con G_0 il guadagno nel punto A e con G_p il guadagno nel punto di predistorsione, è possibile porre la seguente condizione per la predistorsione:

$$G_0 \cdot OC = G_p \cdot OD \quad (3.20)$$

indicando con $G_A(r)$ il guadagno in ampiezza dell'amplificatore, in funzione dell'ampiezza r è possibile riscrivere la *condizione di predistorsione* come:

$$G_0 \cdot r = G_A(r_p) \cdot r_p \quad (3.21)$$

ovvero:

$$r_p = \frac{G_0 \cdot r}{G_A(r_p)} \quad (3.22)$$

³ Se si conosce il peak-to-mean ratio del segnale è possibile scegliere una retta di riferimento differente come risulta nell'articolo "Look-Up Table Techniques for Adaptive Digital Predistorsion, a Development and Comparison", K.J.Muhonen,R.Krishnamoorthy, M.Kavehrad, IEEE, 1999.

Se si estendono le considerazioni precedenti includendo anche la distorsione non lineare di fase il risultato non cambia. Per sincerarsene si considerino le seguenti curve di distorsione:

$$\begin{aligned} A(r) &= \frac{2r}{1+r^2} \Leftrightarrow \text{AM/AM} \\ \phi(r) &= \frac{\pi}{6} \frac{2r^2}{1+r^2} \Leftrightarrow \text{AM/PM} \end{aligned} \quad (3.23)$$

Si supponga di avere in ingresso un segnale il cui involuppo complesso sia del tipo $r_0 \cdot e^{j\vartheta_0}$, la corrispondente risposta, a valle del PA sarà del tipo $A(r_0) \cdot e^{j[\vartheta_0 + \phi(r_0)]}$. E' possibile definire per il PA un guadagno complesso $G_A(r)$ se si ipotizza valida una relazione ingresso-uscita del tipo:

$$r \cdot e^{j\vartheta} \rightarrow A(r) \cdot e^{j[\vartheta + \psi(r)]} \quad (3.24)$$

Si ha quindi:

$$\begin{aligned} G_A(r) &= \frac{A(r)}{r} \cdot e^{j\psi(r)} \\ \rho(r) &= |G_A(r)| = \frac{A(r)}{r} \rightarrow r \neq 0 \end{aligned} \quad (3.25)$$

Il termine di predistorsione va calcolato in base al reciproco della funzione di guadagno dell'amplificatore, ovvero in funzione dell'attenuazione complessa dell'amplificatore stesso includendo, questa volta, la fase dell'ingresso:

$$\overline{r_p} = \frac{G_0 \cdot r_0 \cdot e^{j\vartheta_0}}{\rho(r_p)} \cdot e^{-j\psi(r_p)} \quad (3.26)$$

Se si invia all'amplificatore un tale segnale si ottiene in uscita:

$$r_p \cdot e^{j\vartheta_p} \rightarrow A(r_p) \cdot e^{j[\vartheta_p + \psi(r_p)]} \quad (3.27)$$

La risposta è dunque pari a:

$$A \left[\frac{G_0 \cdot r_0}{\rho(r_p)} \right] \cdot e^{j[\vartheta_p + \psi(r_p)]} = G_0 \cdot r_0 \cdot e^{j[-\psi(r_p) + \psi(r_p) + \vartheta_{r_0}]} = G_0 \cdot r_0 \cdot e^{j\vartheta_{r_0}} \quad (3.28)$$

La conoscenza della funzione di guadagno complesso o meglio della funzione di attenuazione complessa dell'amplificatore di potenza, consente, in linea teorica, una perfetta predistorsione del segnale. In una realizzazione digitale vi è la *possibilità di misurare effettivamente in tempo reale e quindi di stimare l'attenuazione complessa* del PA. In realtà, analizzando le formule di predistorsione, risulta che il termine di predistorsione va calcolato utilizzando una funzione (attenuazione complessa) proprio in un punto che è per definizione non conosciuto. Il problema viene risolto considerando che la curva di guadagno viene ricavata per campionamento (nel senso che viene effettivamente eseguita una misura dell'uscita, una dell'ingresso ed un'operazione matematica di rapporto). Considerando tali punti come i risultati di un esperimento di misura è possibile ricercare una funzione tale da approssimare tali dati secondo un determinato criterio di ottimo. Si ricerca l'approssimazione di una funzione non relativamente ai valori nel dominio di definizione quanto piuttosto nel codominio, se ne calcola quindi la funzione inversa (anche se in forma approssimata). In questo caso si sfruttano funzioni interpolanti a tratti per evitare problemi di instabilità tipica dei polinomi ai minimi quadrati, ottenendo uno schema robusto, non ricorsivo ed immune al ritardo presente nella catena.

Il funzionamento del sistema è intuibile osservando la Figura 25. I dati in uscita dal constellation mapper⁴, dopo filtraggio digitale, vengono processati da un'unità di calcolo (presumibilmente realizzata su FPGA) che realizza la vera e propria predistorsione. La procedura si svolge in due atti: in una prima fase si utilizza lo stesso segnale da trasmettere, quale sequenza di addestramento del sistema. I dati trasmessi vengono memorizzati in RAM e confrontati con quelli ottenuti a valle dell'amplificazione non lineare da parte del PA stesso, previa conversione A/D. Questa operazione consente di stimare la caratteristica del PA in termini di conversione d'ampiezza e fase.

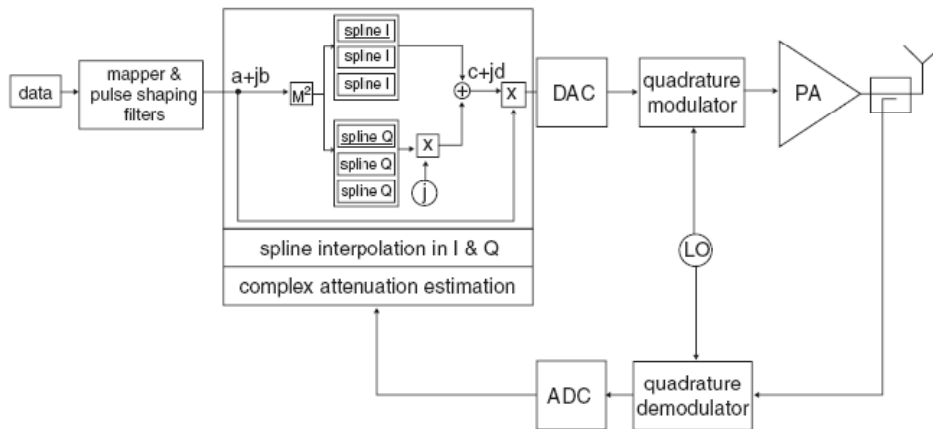


Figura 25. Predistorsore digitale in banda base ad interpolanti spline cubiche.

La conoscenza delle funzioni di distorsione della catena trasmittente, consente il calcolo e la memorizzazione dei coefficienti dei polinomi di terzo grado delle interpolanti spline cubiche, utilizzate nella seconda fase per il calcolo effettivo di ogni campione predistorto. Nella seconda fase,

⁴ Constellation Mapper: elemento in grado di stabilire una corrispondenza tra blocchi di k bit e 2^k simboli nello spazio dei segnali

infatti, terminato l'addestramento, si effettua la predistorsione di ciascun campione complesso in arrivo, semplicemente moltiplicandolo per un coefficiente complesso, calcolato tramite un'opportuna coppia di interpolanti spline, una per la parte reale, una per quella immaginaria.

Capitolo 4. Architetture di Trasmettitori Lineari

Lo scopo di questo capitolo è quello di descrivere alcune tecniche di linearizzazione che realizzano, quando correttamente implementate, un trasmettitore lineare. Il minimo comune denominatore delle tecniche presentate è rappresentato dalla profonda manipolazione messa in atto sul segnale da amplificare. Tale segnale, durante il transito nel sistema, perde quelle caratteristiche che lo rendono adatto ad una trasmissione efficiente dell'informazione, per assumerne altre, che lo rendono meno sensibile agli effetti delle non linearità dell'amplificatore di potenza.

Le caratteristiche proprie del segnale originale vengono ripristinate quindi dopo l'amplificazione in potenza e prima della trasmissione in antenna.

4.1 LINC

Gli sforzi compiuti dalla ricerca nel campo degli amplificatori di potenza a microne sono stati molteplici, ma tutti finalizzati al raggiungimento di elevate efficienze di conversione, pur dovendo garantire un'alta linearità allo stadio di potenza. Questi requisiti sono tra loro difficilmente conciliabili, rendendo di fatto difficile, se non impossibile, il soddisfacimento di entrambi. In quest'ottica, una delle tecniche più promettenti è l'architettura LINC (Linear Amplification with Non Linear Components), ossia una particolare tecnica di linearizzazione nella quale è possibile sfruttare l'alta efficienza ottenibile con amplificatori di potenza fortemente non lineari, senza tuttavia incidere negativamente sulle prestazioni in termini di linearità del trasmettitore che, in teoria, potrebbero essere elevatissime[28]. L'acronimo LINC è stato coniato da D.C. Cox [29] verso la metà degli anni '70, prendendo spunto da un lavoro originale degli anni '30 svolto da H. Chireix [30]. All'epoca fu introdotta l'idea del cosiddetto “out-phasing” per migliorare sensibilmente i costosi, ed estremamente assai poco efficienti, trasmettitori ad alta potenza utilizzati per la radiodiffusione in modulazione d'ampiezza [31]. Il funzionamento del LINC può essere compreso osservando la Figura 26.

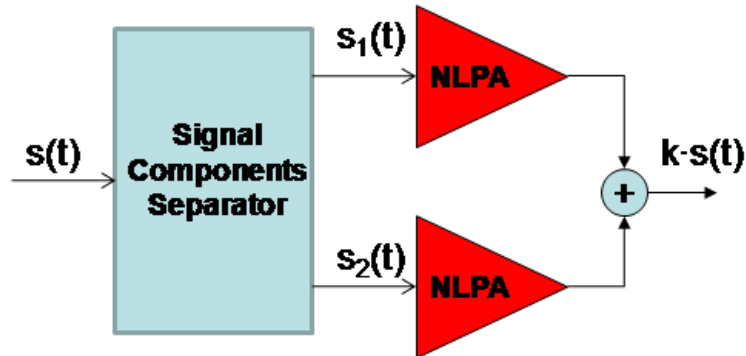


Figura 26. Schema LINC

Un segnale a RF, $\mathbf{S}(t)$, a banda limitata e genericamente modulato sia d'entità che d'angolo, viene iniettato in un blocco non lineare denominato SCS (Signal Component Separator), dal quale emergono due nuovi segnali $S_1(t)$ ed $S_2(t)$, entrambi ad inviluppo costante, ma a modulazione non lineare di fase. Tali segnali vengono inviati in ingresso ad una coppia di amplificatori di potenza identici, fortemente non lineari ma ad alta efficienza. I segnali amplificati vengono infine sommati per ottenere un segnale d'uscita che, opportunamente filtrato, risulta identico a quello d'origine, a meno di una costante moltiplicativa positiva (guadagno). Il compito assolto dall'SCS, vero cuore del sistema LINC, è descritto graficamente nella Figura 27. Un generico segnale modulato a banda limitata, rappresentato dal vettore $\mathbf{S}(t)$ nel piano complesso, può essere ottenuto tramite combinazione lineare di una coppia di vettori a modulo costante, denominati $\mathbf{S}_1(t)$ ed $\mathbf{S}_2(t)$. A questi vettori, a modulo costante, corrispondono segnali a RF ad inviluppo rigorosamente costante. $\mathbf{S}_1(t)$ può essere ricavato sommando ad $\mathbf{S}(t)$ un opportuno segnale d'errore in quadratura $\mathbf{e}(t)$, mentre $\mathbf{S}_2(t)$ può essere ottenuto sottraendo ad $\mathbf{S}(t)$ la stessa

componente d'errore $\mathbf{e}(t)$. Nel piano complesso, ad ogni istante t , al vettore $\mathbf{S}(t)$ ad ampiezza variabile⁵ corrisponde un opportuno vettore d'errore $\mathbf{e}(t)$ [32, 33]. L'ampiezza del vettore $\mathbf{e}(t)$ è tale da far descrivere, agli estremi liberi dei vettori $\mathbf{S}_1(t)+\mathbf{e}(t)$ e $\mathbf{S}_2(t)-\mathbf{e}(t)$, una circonferenza con centro nell'origine e di raggio r_{max} .

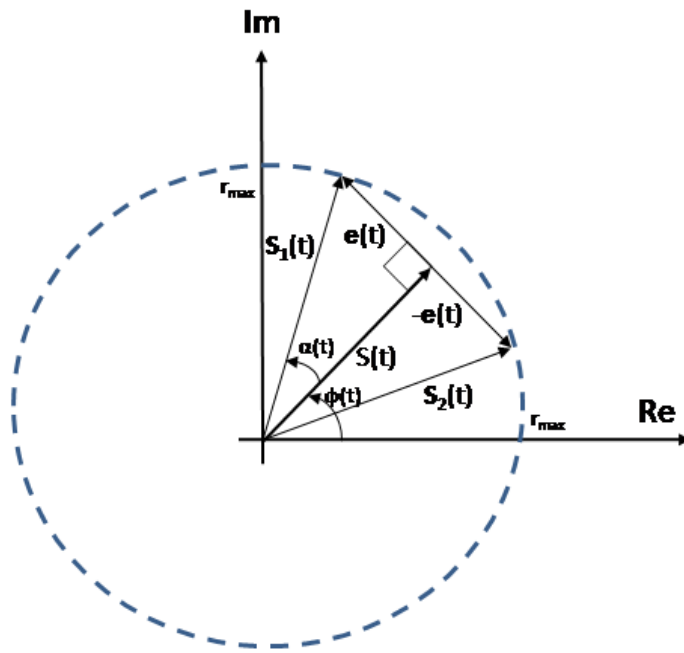


Figura 27. Relazioni vettoriali tra i segnali nello schema LINC.

Posto il segnale a RF in ingresso $\mathbf{S}(t)$ nella forma :

$$s(t) = a(t) \cos[\omega_0 t + \varphi(t)] \quad (4.1)$$

⁵Il vettore ruota in senso antiorario con una velocità angolare ω_0 pari alla pulsazione rispetto alla quale si calcola l'involuppo complesso

il blocco SCS avrà il compito di generare due segnali anch'essi a RF *ad inviluppo costante* del tipo:

$$\begin{aligned} s_1(t) &= r_{\max} \cos[\omega_o t + \varphi(t) + \alpha(t)] \\ s_2(t) &= r_{\max} \cos[\omega_o t + \varphi(t) - \alpha(t)] \end{aligned} \quad (4.2)$$

Garantendo al contempo il soddisfacimento delle condizioni:

$$\begin{aligned} 2s(t) &= s_1(t) + s_2(t) \\ \alpha(t) &= \cos^{-1}\left(\frac{\alpha(t)}{r_{\max}}\right) \end{aligned} \quad (4.3)$$

Una delle sfide tutt'ora aperte è rappresentata dall'implementazione a livello circuitale della sezione SCS, in special modo una sua realizzazione completamente analogica [34].

A termine di una fase di ricerca e di documentazione, durante la quale si è indagato lo stato dell'arte delle soluzioni proposte a livello internazionale, si è preso atto delle soluzioni disponibili. Alcuni lavori hanno affrontato lo sviluppo della sezione SCS a livello IF proponendo soluzioni analogiche, ma la maggioranza dei lavori ha riguardato implementazioni digitali in banda base. Tra le realizzazioni di un certo interesse, a giudizio dell'autore, si segnala un SCS operante a 200 MHz (quindi a IF), proposto da Shi (ed altri) [35-38].

Potendo accedere alla sezione in banda base, è possibile pensare di ricavare i segnali ad inviluppo costante utilizzando esclusivamente circuiteria digitale [39]. Le operazioni descritte nella Figura 27 possono essere svolte a livello di componenti I e Q, in banda base, secondo lo schema di Figura 28.

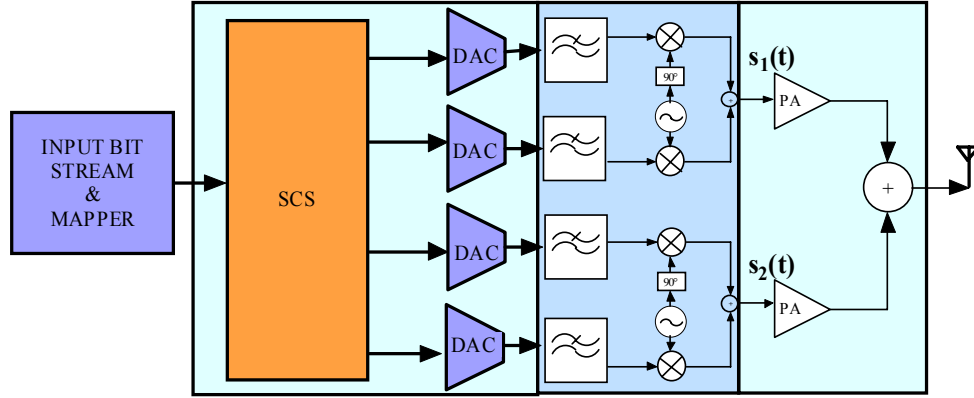


Figura 28. Implementazione di uno schema LINC con tecniche digitali.

Operando direttamente in digitale, in banda base, è possibile ricavare le componenti ad inviluppo costante $S_1(t)$ e $S_2(t)$ tramite il segnale d'errore in quadratura $e(t)$:

$$\begin{aligned} S_1(t) &= S(t) + e(t) \\ S_2(t) &= S(t) - e(t) \end{aligned} \quad (4.4)$$

Il segnale d'errore $e(t)$ risulta infatti:

$$\begin{aligned} e(t) &= S_1(t) - S(t) = |S(t)| \sqrt{\left(\frac{r_{\max}^2}{S(t)^2} - 1 \right)} \cdot e^{j\left(\frac{\pi}{2} + \varphi(t)\right)} \\ \text{con } S(t) &= |S(t)| e^{j\varphi(t)} \end{aligned} \quad (4.5)$$

Ovvero:

$$e(t) = jS(t) \sqrt{\left(\frac{r_{\max}^2}{S(t)^2} - 1 \right)} \quad (4.6)$$

Il segnale d'errore $\mathbf{e(t)}$ viene pre-calcolato e memorizzato in una LUT (Look-Up Table), per poi essere sommato e sottratto al segnale originale ottenendo:

$$\begin{aligned} S_1(t) &= S(t) \left(1 + j \sqrt{\left(\frac{r_{\max}^2}{S(t)^2} - 1 \right)} \right) \\ S_2(t) &= S(t) \left(1 - j \sqrt{\left(\frac{r_{\max}^2}{S(t)^2} - 1 \right)} \right) \end{aligned} \quad (4.7)$$

C'è comunque da considerare che la banda dei segnali a modulazione di fase, $S_1(t)$ ed $S_2(t)$, è notevolmente più ampia di quella del segnale originale. Ciò comporta la necessità di scegliere frequenze di campionamento almeno pari a 15/20 volte la banda del segnale d'ingresso [28, 40], ponendo un limite sia sulla velocità raggiungibile dal DSP e dai convertitori D/A, sia sul loro consumo di potenza. I segnali analogici a valle dei convertitori D/A e dei filtri di ricostruzione, prima di giungere ai PA, devono subire una o più conversioni in salita, oltre che una modulazione in quadratura. Tali processi introducono certamente sbilanciamenti sia d'ampiezza che di fase, in grado di degradare le prestazioni in termini di linearità dello schema LINC [41]. Una buona realizzazione di uno schema LINC, ottenibile esclusivamente con tecnologia integrata, prevede il rispetto di rigide tolleranze per gli sbilanciamenti dell'ordine degli 0.1 – 0.5 dB per l'ampiezza e 0.4° – 2° per la fase [42-48].

Nei capitoli successivi verrà illustrata una soluzione analogica, innovativa, per la realizzazione del sottosistema SCS. Verrà descritta l'architettura di un prototipo di tale sistema fornendo inoltre i risultati sperimentali in grado di dimostrare la validità dell'idea.

4.2 Tecnica EER – Envelope Elimination and Restoration

Nel 1952 Leonard R. Kahn introdusse la trasmissione a singola banda laterale utilizzando la tecnica EER (Envelope Elimination and Restoration) [12], il cui schema di principio è illustrato nella Figura 29

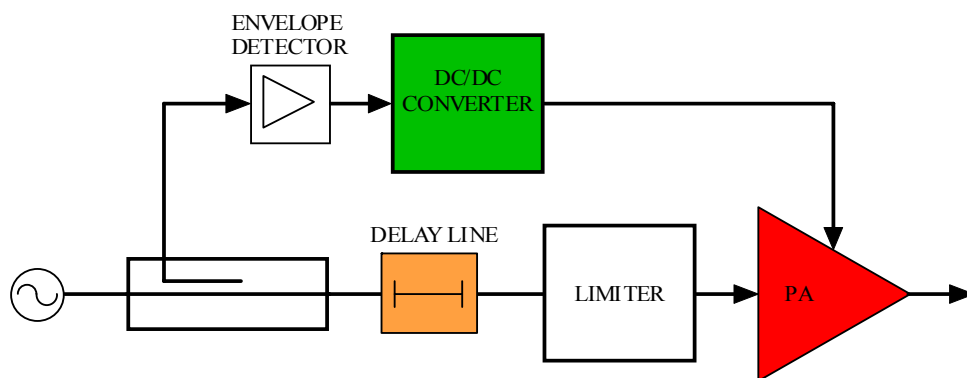


Figura 29. Schema EER.

Nello schema originale, il segnale utile a frequenza intermedia viene scisso nelle sue componenti polari d'ampiezza e fase, tramite due blocchi non lineari rappresentati da un rivelatore d'involuppo ed un limitatore. Il segnale in uscita dal limitatore, ad involuppo costante, nel quale è stata di fatto soppressa ogni informazione d'ampiezza, transita attraverso un amplificatore di potenza fortemente non lineare ed operante in compressione. L'informazione d'ampiezza viene ripristinata sul segnale in uscita dal PA a RF, modulando l'alimentazione del PA stesso tramite un apposito modulatore ad alta efficienza, pilotato dal segnale d'uscita dal

rivelatore d'involuppo. Il segnale d'uscita dal limitatore, supposto ideale e del tipo *hard limiter*, può essere studiato analizzando la Figura 30.

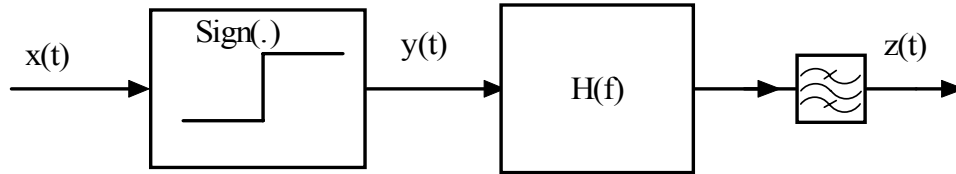


Figura 30. Hard-limiter ideale.

Posto

$$x(t) = A(t) \cos[\omega_0 t + \varphi(t)] \quad (4.8)$$

quale generico segnale d'ingresso in banda traslata, si può porre:

$$\mathcal{G}(t) = \omega_0 t + \varphi(t) \quad (4.9)$$

Il segnale in uscita dal limitatore può essere espresso come:

$$y(t) = \text{Sign}[A(t) \cos(\mathcal{G}(t))] = \begin{cases} +1 & \text{per } |\mathcal{G}(t)| < \frac{\pi}{2} \\ -1 & \text{per } \frac{\pi}{2} < |\mathcal{G}(t)| < \pi \end{cases} \quad (4.10)$$

$$\text{con } \text{Sign}(x) = \begin{cases} +1 & \text{se } x > 0 \\ -1 & \text{se } x < 0 \end{cases}$$

Nella Figura 31 sono riportati, a titolo di esempio, un segnale ad involuppo variabile ($x(t)$ nella Figura 30) in ingresso ad un limitatore ideale, ed il relativo segnale d'uscita $y(t)$ descritto dalla (4.10)

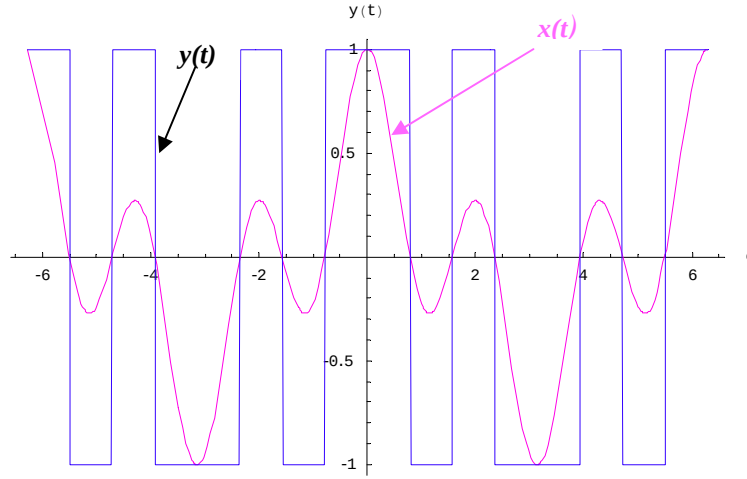


Figura 31. Esempio: segnale ad involuipo variabile (fucsia) in ingresso ad un limitatore ideale e relativo segnale uscente (blu).

La funzione $y(t)$ risulta periodica in θ , pertanto può essere sviluppata in serie di Fourier ottenendo:

$$y(\theta(t)) = \sum_{n=-\infty}^{+\infty} Y_n e^{jn\theta(t)} \quad (4.11)$$

Poiché la funzione (4.10) è reale pari, lo sviluppo di Fourier ammette esclusivamente termini in coseno, ovvero:

$$Y_n = \frac{1}{2\pi} 2 \int_0^{\pi} y(\theta) \cos(n\theta) d\theta = \frac{2 \sin\left(\frac{n\pi}{2}\right)}{n\pi} = \begin{cases} 0 & \text{per } n \text{ pari} \\ \frac{2}{\pi} \frac{(-1)^{\frac{n-1}{2}}}{n} & \text{per } n \text{ dispari} \end{cases} \quad (4.12)$$

La presenza del filtro passa-banda, centrato alla frequenza fondamentale, elimina tutti i contributi eccetto le armoniche di ordine $n=\pm 1$. In tal caso, l'unico coefficiente della serie di Fourier da considerare risulta:

$$Y_1 = M e^{j\Theta} \quad (4.13)$$

Il segnale d'uscita è quindi:

$$z(t) = M \cos[\mathcal{G}(t) + \Theta] \quad (4.14)$$

E' evidente dalla (4.14) come il segnale in uscita dal limitatore sia a rigore ad inviluppo costante, la cui ampiezza può essere agevolmente modificata tramite un amplificatore.

Kahn confrontò le prestazioni ottenute con un trasmettitore EER ed un trasmettitore lineare utilizzando un test a due toni. I risultati indicarono una efficienza media pari al 47.1% per il trasmettitore lineare a fronte di un 69% per il sistema di EER [49]. Il miglioramento di efficienza ottenibile con la tecnica EER è, almeno a livello teorico, notevole. Vi è comunque stata un'evoluzione dell'architettura di base fino ad arrivare a realizzazioni in tecnologia integrata CMOS [50]. Il raffinamento dello schema EER è andato di pari passo con i miglioramenti ottenuti a livello di efficienza di conversione del modulatore dell'alimentazione, come risulta dalla letteratura disponibile [51-56]. In presenza di segnali caratterizzati da alti valori del rapporto potenza di picco su potenza media, l'efficienza media di un trasmettitore EER può essere tre, quattro volte superiore a quella di un PA ad RF di pari potenza [57]. Le caratteristiche di linearità di un trasmettitore EER sono indipendenti da quelle del PA, ma risentono chiaramente sia della limitazione in banda del rivelatore d'inviluppo, sia del ritardo con il quale l'informazione d'ampiezza viene ristabilita sul segnale amplificato. E' bene ricordare che nella tecnica EER il segnale originale subisce profonde modificazioni. L'informazione d'ampiezza, distrutta a valle del limitatore, viene ristabilita modulando, tramite un opportuno segnale di controllo, l'alimentazione del PA. Se tale segnale giunge in

ritardo rispetto a quello che veicola l'informazione di fase, possono nascere pesanti fenomeni di distorsione non lineare. Questo fenomeno rappresenta una delle criticità maggiori della tecnica EER i cui effetti sono stati ampiamente studiati in letteratura [57, 58].

4.3 Callum

La tecnica denominata CALLUM, ovvero Combined Analog Locked Loop Universal Modulator, è strettamente collegata alla tecnica LINC poiché entrambe elaborano il segnale d'ingresso scindendolo in due componenti ad inviluppo costante. Le principali differenze tra le due tecniche sono:

- Nel CALLUM è prevista una traslazione in frequenza, dalla banda base alla RF oppure a frequenza intermedia.
- *Lo schema è notevolmente più complesso poiché il CALLUM è comunque un sistema in feedback di tipo non lineare.*

Se il segnale d'errore che pilota la retroazione è progettato attentamente, si può dire che la sensibilità dello schema rispetto ad uno sbilanciamento in ampiezza e fase tra i cammini risulta certamente minore che non nel LINC. La generazione della coppia di segnali ad RF, ad inviluppo costante, è demandata ad una coppia di VCO (Voltage Controlled Oscillator)⁶. Uno dei punti critici del CALLUM risiede nella linearità del circuito di conversione in discesa, poiché da questi dipende il grado di linearità raggiungibile dallo

⁶ Un oscillatore nel quale la frequenza istantanea del segnale generato è funzione di una tensione di controllo

schema. Si faccia riferimento allo schema di Figura 32. Il segnale in banda di base d'ingresso $s(t)$, modulato generalmente sia d'entità che d'angolo, viene inviato in un blocco di processamento, ovvero l'SCG (Signal Component Generator). In questo stesso blocco giungono le componenti in fase e quadratura del segnale d'uscita a RF campionato a valle del sommatore. Il Signal Component Generator, elaborando sia le componenti del segnale utile che quelle provenienti dal segnale d'uscita, genera una coppia di *segnali di controllo* che costituiscono i segnali di pilotaggio di una coppia di oscillatori controllati in tensione (VCO). Da ciascun VCO si ha quindi un segnale ad inviluppo costante a modulazione di fase, di ampiezza tale da pilotare i successivi amplificatori di potenza in compressione. I segnali amplificati vengono poi sommati, tramite un combinatorio, alla cui uscita risulta disponibile una replica del segnale d'ingresso, convenientemente amplificata.

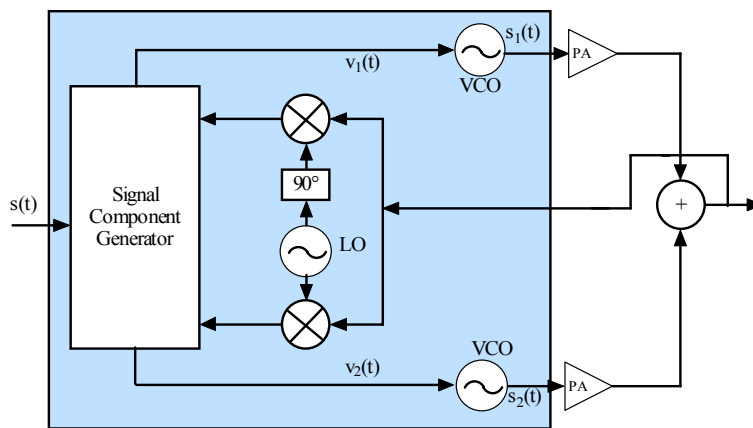


Figura 32. Schema CALLUM.

4.3.1 Generatore delle componenti

Come nello schema LINC, anche nel CALLUM il cuore del sistema è rappresentato dal blocco di generazione delle componenti. E' bene ricordare che, nel caso del CALLUM, tale blocco fornisce *i segnali di comando dei VCO e non direttamente i due segnali ad inviluppo costante da amplificare, per tale motivo viene usualmente denominato SCG (Signal Component Separator).*

Lo schema CALLUM è retto da un insieme di equazioni non lineari, nelle quali gioca un ruolo fondamentale la generazione del segnale di errore, ovvero del segnale pari alla differenza tra quello disponibile a valle dell'amplificazione e della conversione in discesa, e quello generato. Un segnale d'errore nullo, ovviamente, è indice di un sistema operante in perfetta linearità. Per comprendere il funzionamento del CALLUM è bene ripetere le espressioni generiche per i due segnali ad inviluppo costante, ricavate per il LINC, definendo $r(t)$ pari al modulo dell'inviluppo del segnale d'ingresso:

$$\begin{aligned} S_1(t) &= r_{\max} \cos[\omega_o t + \varphi(t) + \alpha(t)] \\ S_2(t) &= r_{\max} \cos[\omega_o t + \varphi(t) - \alpha(t)] \end{aligned} \quad (4.15)$$
$$\text{con: } \begin{cases} 2S(t) = S_1(t) + S_2(t) \\ \alpha(t) = \cos^{-1}\left(\frac{r(t)}{r_{\max}}\right) \end{cases}$$

I segnali rappresentati nella (4.15) sono a modulazione di fase e, nel CALLUM, costituiscono i segnali d'uscita dei VCO, ovvero di dispositivi la cui *frequenza istantanea* è funzione di una tensione di comando. Ricordando

che la relazione tra frequenza istantanea $f(t)$ di un'oscillazione sinusoidale e la fase istantanea $\varphi(t)$ è del tipo:

$$f(t) = \frac{1}{2\pi} \frac{\partial \varphi}{\partial t} \quad (4.16)$$

Tenendo conto del fatto che un VCO è solitamente modellizzato tramite un'approssimazione della sua caratteristica tensione-pulsazione nell'intorno del punto di lavoro, si può scrivere

$$\omega_{VCO} = K_{VCO} \cdot V_{VCO} \quad (4.17)$$

considerando i segnali (4.15), dopo alcuni passaggi, si ha:

$$\begin{aligned} \omega_{VCO} &= \frac{\partial \varphi}{\partial t} \pm \frac{\partial \alpha[r(t)]}{\partial t} = \frac{\partial \varphi}{\partial t} \pm \frac{\partial \alpha}{\partial r} \frac{\partial r}{\partial t} = \\ &= \varphi'(t) \pm \frac{\partial \left[\cos^{-1} \left(\frac{r(t)}{2r_{\max}} \right) \right]}{\partial r} \cdot \frac{\partial r}{\partial t} = \\ &\varphi'(t) \mp \frac{r'(t)}{\sqrt{4r_{\max}^2 - r(t)^2}} \end{aligned} \quad (4.18)$$

Dove nelle derivate si è considerata solo la fase istantanea legata all'informazione trasportata (inviluppo complesso). Tenendo conto della relazione tensione-frequenza dei VCO si può scrivere:

$$\begin{aligned} v_1(t) &= \frac{\varphi'(t)}{K_{VCO}} - \frac{r'(t)}{K_{VCO} \sqrt{4r_{\max}^2 - r(t)^2}} \\ v_2(t) &= \frac{\varphi'(t)}{K_{VCO}} + \frac{r'(t)}{K_{VCO} \sqrt{4r_{\max}^2 - r(t)^2}} \end{aligned} \quad (4.19)$$

Nelle realizzazioni, per diversi motivi, si preferisce adottare una struttura di tipo cartesiano, nei quali compaiono le componenti dell'inviluppo

complesso nel piano I-Q. In questo caso le espressioni della (4.19) si modificano posto:

$$\begin{aligned} s_1(t) &= I_1(t) + Q_1(t) \\ s_2(t) &= I_2(t) + Q_2(t) \end{aligned} \quad (4.20)$$

ottenendo per la derivata del modulo:

$$\begin{aligned} \frac{\partial r}{\partial t} &= \frac{\partial r}{\partial I} \frac{\partial I}{\partial t} + \frac{\partial r}{\partial Q} \frac{\partial Q}{\partial t} = \frac{2I(t)I'(t)}{2\sqrt{I^2(t) + Q^2(t)}} + \frac{2Q(t)Q'(t)}{2\sqrt{I^2(t) + Q^2(t)}} = \\ &= \frac{I(t)}{\sqrt{I^2(t) + Q^2(t)}} I'(t) + \frac{Q(t)}{\sqrt{I^2(t) + Q^2(t)}} Q'(t) = \\ &= \frac{I(t)}{r(t)} I'(t) + \frac{Q(t)}{r(t)} Q'(t) \end{aligned} \quad (4.21)$$

e per la derivata della fase:

$$\frac{\partial \varphi}{\partial t} = \frac{\partial \varphi}{\partial I} \frac{\partial I}{\partial t} + \frac{\partial \varphi}{\partial Q} \frac{\partial Q}{\partial t} = -\frac{Q(t)}{r(t)^2} I'(t) + \frac{I(t)}{r(t)^2} Q'(t) \quad (4.22)$$

Le (4.19) divengono quindi:

$$\begin{aligned} v_1(t) &= \frac{\varphi'(t)}{K_{VCO}} - \frac{r'(t)}{K_{VCO} \sqrt{4r_{\max}^2 - r(t)^2}} = \\ &= I'(t) \left(-\frac{Q(t)}{K_{VCO} r^2(t)} - \frac{I(t)}{K_{VCO} a(t) \sqrt{4r_{\max}^2 - r(t)^2}} \right) \end{aligned} \quad (4.23)$$

ovvero, una volta trasformata la caratteristica del VCO da tensione-pulsazione in tensione-frequenza, ed effettuando delle semplificazioni, si ottengono i segnali di controllo:

$$\begin{aligned}
v_1(t) = & \frac{I'(t)}{2\pi K_{VCO,f}} \left(-\frac{Q(t)}{r_{\max}^2(t)} - \frac{I(t)}{r(t)\sqrt{4r_{\max}^2 - r(t)^2}} \right) + \\
& + \frac{Q'(t)}{2\pi K_{VCO,f}} \left(-\frac{I(t)}{r^2(t)} - \frac{Q(t)}{r(t)\sqrt{4r_{\max}^2 - r(t)^2}} \right)
\end{aligned} \tag{4.24}$$

e

$$\begin{aligned}
v_2(t) = & \frac{I'(t)}{2\pi K_{VCO,f}} \left(-\frac{Q(t)}{a^2(t)} + \frac{I(t)}{a(t)\sqrt{4a_{\max}^2 - a(t)^2}} \right) + \\
& + \frac{Q'(t)}{2\pi K_{VCO,f}} \left(\frac{I(t)}{a^2(t)} + \frac{Q(t)}{a(t)\sqrt{4a_{\max}^2 - a(t)^2}} \right)
\end{aligned} \tag{4.25}$$

Le equazioni (4.24) e (4.25) costituiscono *i segnali di comando dei VCO*, con i quali generare i segnali ad inviluppo costante $s_1(t)$ ed $s_2(t)$. Le espressioni sono fortemente non lineari, inoltre anche la difficoltà di manipolare le derivate prime, può suggerire diversi livelli di approssimazione, ovviamente legati ad un relativo decadimento delle prestazioni [59-61].

Capitolo 5. Teoria del LINC

In questo capitolo si tratteranno gli aspetti teorici che sono alla base della soluzione proposta per la realizzazione dello stadio SCS di un linearizzatore LINC. La particolarità di tale soluzione risiede sia nella circuiteria adottata, completamente analogica, sia perché è in grado di operare direttamente a radiofrequenza.

5.1 Soluzioni proposte con circuiterie analogiche.

La maggior parte delle realizzazioni proposte in letteratura adottano tecnologie digitali per generare, in banda base, i segnali ad inviluppo costante. Il ricorso a tali tecnologie, anche se ampiamente giustificato dall'accuratezza raggiungibile, non risulta sempre possibile. L'affermazione trova giustificazione nel fatto che o un progetto prevede fin da principio la possibilità di intervento a livello di banda base, oppure si è molto spesso costretti a ricercare soluzioni operanti a frequenza intermedia, oppure direttamente a radiofrequenza. Ciò è sicuramente vero qualora si voglia offrire una soluzione di linearizzazione, per la sezione di potenza a microonde, quale che sia la circuiteria a monte.

In questo lavoro ci si è concentrati in massima parte sullo stadio SCS di uno schema LINC, per quanto un completo linearizzatore richiederebbe approfondimenti anche su altri aspetti del sistema. Si è partiti dall'analisi del lavoro originale di Cox [29] nel quale viene proposto lo schema di uno stadio di separazione delle componenti operante in feedback. Lo schema è riportato in Figura 33.

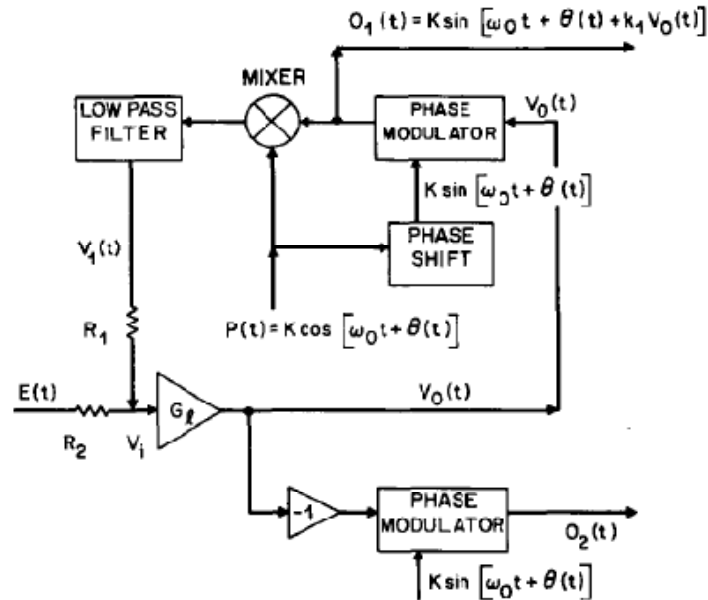


Figura 33. Modulo SCS proposto da Cox.

Il segnale d'ingresso $S(t)$ del tipo $S(t) = E_m \cos[\omega_0 t + \vartheta(t)]$, non indicato direttamente nello schema, viene inviato ad un limitatore e ad un rivelatore di inviluppo per ottenere due nuovi segnali denominati rispettivamente $P(t)$ e $E(t)$. Lo scopo è ottenere due nuovi segnali ad inviluppo costante del tipo:

$$\begin{aligned} S_1(t) &= \frac{E_m}{2} \sin[\omega_0 t + \vartheta(t) + \phi(t)] \\ S_2(t) &= \frac{E_m}{2} \sin[\omega_0 t + \vartheta(t) - \phi(t)] \end{aligned} \quad (5.1)$$

Con $E_m = \max[E(t)]$. Si fissi l'attenzione sull'anello di feedback del quale fa parte l'amplificatore con guadagno G_l pari a $-V_o/V_i$. L'amplificatore riceve in ingresso il segnale $E(t)$ e produce un segnale $V_o(t)$ utilizzato per comandare un modulatore di fase al cui ingresso è posto il segnale $P(t)$, nel

quale è racchiusa l'informazione di fase del segnale originale $S(t)$. Il segnale $O_I(t)$ uscente dal modulatore di fase risulta pari a:

$$O_I(t) = K \sin[\omega_0 t + \mathcal{G}(t) + k_1 V_o(t)] \quad (5.2)$$

una replica di tale segnale viene inviata in ingresso ad un mixer, al quale viene inviato anche il segnale $P(t)$. Il corrispondente segnale d'uscita è quindi:

$$P(t)O_I(t) = k^2 \sin[\omega_0 t + \mathcal{G}(t) + k_1 V_o(t)] \cos[\omega_0 t + \mathcal{G}(t)] \quad (5.3)$$

Il segnale (5.3), opportunamente filtrato tramite un filtro passa basso, dà luogo al segnale $V_I(t)$:

$$V_I(t) = \frac{k^2}{2} \sin[k_1 V_o(t)] \quad (5.4)$$

Dovendo garantire la stabilità dell'anello, è necessario che sia rispettata la condizione:

$$|k_1 V_o(t)| \leq \frac{\pi}{2} \quad (5.5)$$

Se l'impedenza d'ingresso dell'amplificatore è sufficientemente alta, ovvero se:

$$\frac{E(t) - V_i}{R_2} \approx \frac{V_i - V_1(t)}{R_1} \quad (5.6)$$

allora sostituendo la (5.4) nella (5.6) e tenendo conto che $V_o(t) = -G_I V_i$ si ha:

$$V_o(t) \left[1 + G_I \frac{\left(\frac{k^2}{2} \right) R_2 \sin[k_1 V_o(t)]}{(R_1 + R_2) V_o(t)} \right] = -G_I \frac{E(t) R_1}{R_1 + R_2} \quad (5.7)$$

Tenendo conto della (5.5), se:

$$G_l \gg \left[\frac{(R_1 + R_2)}{k^2 R_2} \right] \frac{\pi}{k_1} \quad (5.8)$$

la (5.7) può essere scritta come:

$$E(t) \approx \frac{-k^2 R_2}{2 R_1} \sin[k_1 V_o(t)] \quad (5.9)$$

Se K, R_1, R_2 sono scelti in modo che:

$$\frac{k^2 R_2}{2 R_1} = E_m \quad (5.10)$$

Allora si ha:

$$k_1 V_o(t) = -\phi(t) \quad (5.11)$$

In questo caso i segnali in uscita dallo stadio SCS risultano:

$$\begin{aligned} O_1(t) &= k \sin[\omega_0 t + \vartheta(t) - \phi(t)] = \frac{2k}{E_m} S_2(t) \\ O_2(t) &= k \sin[\omega_0 t + \vartheta(t) + \phi(t)] = \frac{2k}{E_m} S_1(t) \end{aligned} \quad (5.12)$$

La separazione delle componenti proposta da Cox è attuata a livello IF, tramite uno schema operante in feedback. Una sua implementazione a livello RF risentirebbe dei limiti propri di una tale tecnica applicata alle altissime frequenze. Una soluzione interessante proposta in letteratura, certamente più vicina ai nostri giorni, è stata proposta da Shi [36] il cui schema è riportato nella Figura 34

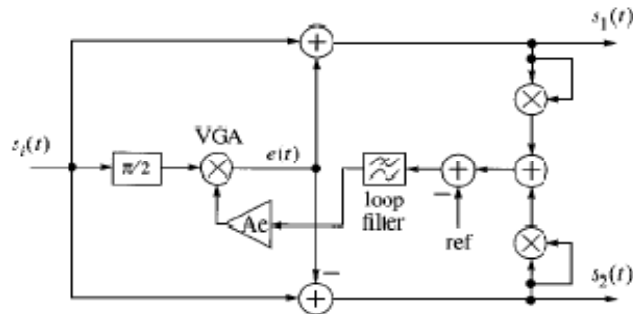


Figura 34. SCS a frequenza intermedia.

I segnali ad inviluppo costante vengono generati tramite uno anello di feedback fortemente non lineare. Ipotizzando un ritardo trascurabile all'interno dell'anello di controllo, ed una caratteristica guadagno-tensione del VGA di tipo lineare, è possibile ricavare alcune considerazioni sul funzionamento dello schema.

Seguendo l'architettura di Figura 34, il segnale d'ingresso viene diviso ed inviato verso una coppia di sommatori e ad uno sfasatore a 90° (realizzato a componenti discreti tramite filtri polifase). Il segnale uscente dallo sfasatore viene iniettato in un VGA (Variable Gain Amplifier), il cui segnale d'uscita, amplificato, giunge alla medesima coppia di sommatori nei quali è stato in precedenza inviato il segnale d'ingresso. I segnali all'uscita dei sommatori vengono inviati verso l'uscita del circuito e in una coppia di quadratori. Il segnale uscente dai quadratori viene sommato e confrontato con una tensione di riferimento. In tale punto prende vita un segnale d'errore di attuazione, avente il compito di comandare il guadagno dell'amplificatore a guadagno variabile. Se si approssima la caratteristica guadagno d'ampiezza-tensione di comando del VGA con una funzione lineare del tipo:

$$G = k \cdot \varepsilon \quad (5.13)$$

Con ε pari al segnale d'errore, si può scrivere:

$$\varepsilon(t) = Vo - \left[s_1(t)^2 + s_2(t)^2 \right] \quad (5.14)$$

La componente sul ramo a 90° , generata dal VGA risulta quindi:

$$e(t) = k \cdot s_i(t) \varepsilon(t) \quad (5.15)$$

ma:

$$s_1(t) = s_i(t) \sqrt{1 + k^2 s_i(t)^2 \varepsilon(t)^2} \quad (5.16)$$

lo schema tende quindi a soddisfare il seguente sistema di equazioni:

$$\begin{cases} s_1(t) = s_i(t) \sqrt{\left(1 + k^2 s_i(t)^2 (-s_1(t)^2 - s_2(t)^2 + Vo)^2\right)} \\ s_2(t) = s_i(t) \sqrt{\left(1 + k^2 s_i(t)^2 (-s_1(t)^2 - s_2(t)^2 + Vo)^2\right)} \end{cases} \quad (5.17)$$

Rispetto alla coppia $s_1(t)$, $s_2(t)$. Si ottengono delle coppie di soluzioni del tipo:

$$\begin{aligned}
& \left\{ \begin{aligned} s_1(t) &\rightarrow -\sqrt{\frac{1+4k^2s_1(t)^4 V_0 - \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{k^2s_1(t)^4}} \\ s_2(t) &\rightarrow -\sqrt{\frac{\frac{1}{k^2s_1(t)^4} + 4V_0 - \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{k^2s_1(t)^4}} \end{aligned} \right. \\
& \left\{ \begin{aligned} s_1(t) &\rightarrow -\sqrt{\frac{1+4k^2s_1(t)^4 V_0 + \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{k^2s_1(t)^4}} \\ s_2(t) &\rightarrow -\sqrt{\frac{\frac{1}{8k^2s_1(t)^4} + \frac{V_0}{2} + \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{8k^2s_1(t)^4}} \end{aligned} \right. \\
& \left\{ \begin{aligned} s_1(t) &\rightarrow \sqrt{\frac{\frac{1}{k^2s_1(t)^4} + 4V_0 - \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{k^2s_1(t)^4}} \\ s_2(t) &\rightarrow \sqrt{\frac{\frac{1}{k^2s_1(t)^4} + 4V_0 - \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{k^2s_1(t)^4}} \end{aligned} \right. \\
& \left\{ \begin{aligned} s_1(t) &\rightarrow \sqrt{\frac{\frac{1}{8k^2s_1(t)^4} + \frac{V_0}{2} + \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{8k^2s_1(t)^4}} \\ s_2(t) &\rightarrow \sqrt{\frac{\frac{1}{8k^2s_1(t)^4} + \frac{V_0}{2} + \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{8k^2s_1(t)^4}} \end{aligned} \right.
\end{aligned} \tag{5.18}$$

Le soluzioni ammissibili per la (5.18) sono esclusivamente quelle con segno positivo, dal momento che i segnali $s_1(t)$, $s_2(t)$ rappresentano i moduli dell'involuppo complesso. Si può notare che effettuando il limite:

$$\begin{aligned}
& \lim_{k \rightarrow \infty} s_1(t) = \lim_{k \rightarrow \infty} s_2(t) = \\
& = \lim_{k \rightarrow \infty} \left(\sqrt{\frac{\frac{1}{8k^2s_1(t)^4} + \frac{V_0}{2} + \sqrt{1-16k^2s_1(t)^6 + 8k^2s_1(t)^4 V_0}}{8k^2s_1(t)^4}} \right) = \sqrt{\frac{V_0}{2}} \tag{5.19}
\end{aligned}$$

Si ottiene quindi la costanza dell'involuppo dei segnali $s_1(t)$, $s_2(t)$, a meno di un fattore moltiplicativo. Tale risultato induce però a pensare che, pur esistendo una soluzione, di fatto non esiste nessun VGA con un k tendente ad infinito. In generale, una diversa caratteristica guadagno-tensione di comando del VGA, maggiormente realistica, conduce a risultati non risolvibili analiticamente. Lo schema risulta comunque interessante, anche se complicato dalla presenza dei quadratori e dall'anello di feedback, nel quale il calcolo dei segnali $s_1(t)$, $s_2(t)$ non può avvenire senza una opportuna chiusura dell'anello stesso. Lo schema risente certamente della presenza di un eventuale ritardo tra il segnale d'errore (in banda base) ed il segnale modulato in ingresso ai sommatore. Considerando la non linearità del sistema, tale fenomeno può essere critico (può esservi instabilità) oltre che di notevole difficoltà analitica.

Sulla base dello schema Figura 34, è stato progettato un chip operante a 200 MHz ed i test sono stati condotti sia con un test a due toni con una separazione in frequenza di 20 KHz, sia utilizzando un segnale di test dello standard di telefonia mobile NADC (North American Digital Cellular) utilizzando una modulazione $\pi/4$ DQPSK (Differential Quadrature Phase Shift Keying) con un bit rate pari a 48.6 kb/s. ed un filtraggio del tipo a radice del coseno rialzato con fattore di roll-off α pari a 0.35 [36]

5.2 Approccio a radiofrequenza

L'approccio a radiofrequenza proposto in questa sede è nato tenendo presente i seguenti punti:

1. Un trasmettitore LINC, ivi compreso lo stadio SCS, ha senso solo se realizzato in tecnologia integrata.
2. Il ricorso all'integrazione consente di controllare, con la dovuta precisione, gli sbilanciamenti dei rami.
3. Il ricorso all'integrazione può consentire di conoscere, con buona precisione, il comportamento dei sottosistemi presenti nello schema.

Lo schema di principio della soluzione proposta è descritto nello schema a blocchi mostrato in Figura 35.

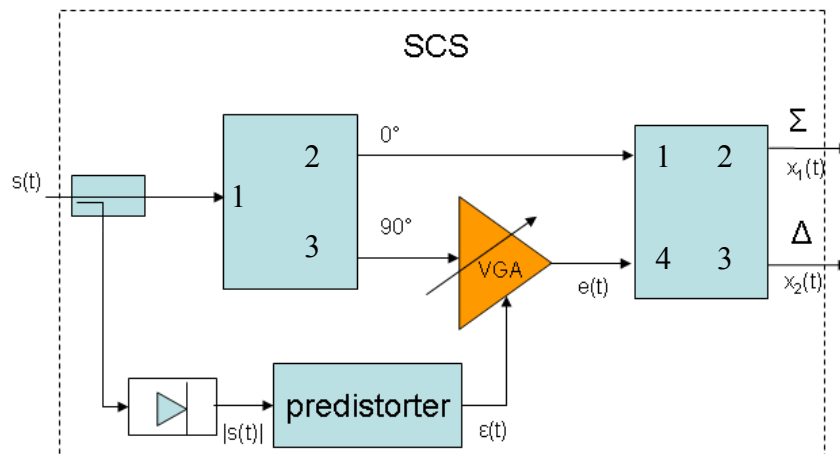


Figura 35. Schema a blocchi della sezione SCS proposta.

Nello schema di Figura 35 un segnale d'ingresso $S(t)$, a radiofrequenza, viene inviato ad un'ibrida a 90° e ad un rivelatore d'involuppo. Il segnale uscente dalla porta 3 dell'ibrida, sfasato di 90° rispetto a quello uscente dalla porta 2, viene iniettato in un amplificatore a guadagno variabile (VGA). Il segnale uscente dal VGA viene inviato alla porta 4 di un'ibrida a 180° mentre quello uscente dalla porta 2 dell'ibrida a 90° viene inviato alla porta 1 dell'ibrida a 180° . Il segnale in uscita dal rivelatore d'involuppo, a

bassa frequenza, giunge in ingresso ad un blocco non lineare (denominato “predistorter”) nel quale viene elaborato in modo opportuno. Il segnale in uscita dal blocco di controllo, $\varepsilon(t)$, viene utilizzato per controllare il guadagno del VGA.

Secondo la teoria, si ha un corretto funzionamento dell'SCS nel momento in cui i segnali in uscita dalle porte 2 e 3 dell'ibrida a 180° , rispettivamente $x_1(t)$ e $x_2(t)$ risultano ad inviluppo costante. Se si osserva quanto detto alla luce della Figura 36, si può notare una differenza, a prima vista trascurabile, rispetto a quanto indicato nella formulazione originale di Cox [29].

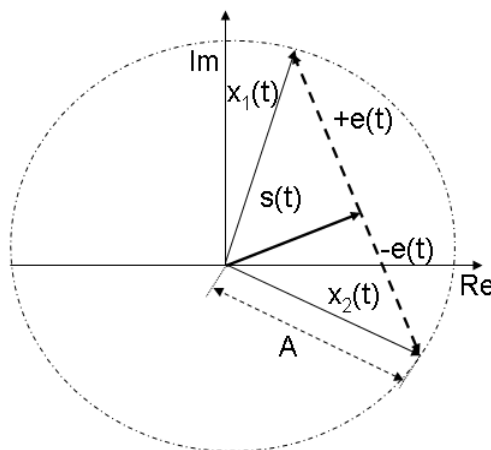


Figura 36. Principio di funzionamento dell'SCS..

Le componenti ad inviluppo costante $x_1(t)$ e $x_2(t)$, di ampiezza A vengono calcolate sommando e sottraendo rispettivamente ad $S(t)$ un opportuno vettore d'errore $e(t)$. Tale vettore, in questo caso, non viene calcolato sulla base del valore massimo dell'inviluppo del segnale d'ingresso, quanto rispetto ad un livello di riferimento costante ma differente (come sarà maggiormente chiaro in seguito) grazie alla presenza di un elemento attivo

rappresentato dal VGA. Si può, infatti, verificare che dalla Figura 36 risulta, per costruzione:

$$x_1(t) + x_2(t) = 2S(t) \quad (5.20)$$

Se si semplifica lo schema di figura Figura 35, eliminando per il momento il blocco di controllo, è possibile ricavare alcune indicazioni tralasciando, per semplicità di notazione, la dipendenza dal tempo.

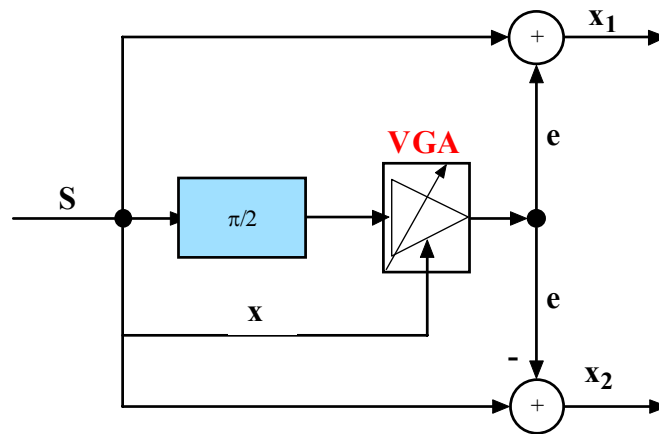


Figura 37. Schema a blocchi dell'SCS.

Definendo x pari all'involuppo del segnale d'ingresso S , e G pari al guadagno in ampiezza del VGA, è possibile scrivere per i segnali d'uscita x_1 e x_2 :

$$\begin{aligned} x_1 &= S + jG(x)S \\ x_2 &= S - jG(x)S \end{aligned} \quad (5.21)$$

I segnali espressi nella (5.21) debbono risultare a modulo costante. E' necessario quindi che sia rispettata la condizione:

$$|x_1| = |S + jG(x)S| = |x_2| = S\sqrt{G(x)^2 + 1} = A \quad (5.22)$$

Poiché in questo caso $|x| = |S|$, il guadagno richiesto al VGA affinché sia rispettata la (5.22) è quindi:

$$G(S) = \sqrt{\frac{A^2}{S^2} - 1} \quad (5.23)$$

Considerando che $|e| = G(S) \cdot |S|$, il vettore d'errore è pari a:

$$|e| = \sqrt{A^2 - S^2} \quad (5.24)$$

La (5.24) fissa una condizione sul modulo del vettore d'errore al variare dell'involuppo S affinché il blocco SCS possa operare correttamente. Il circuito si comporta quindi come risolutore del Teorema di Pitagora applicato al triangolo rettangolo raffigurato nella Figura 38.

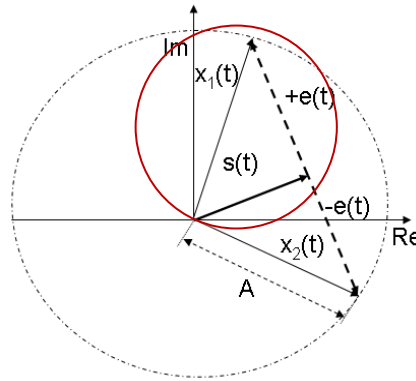


Figura 38. Applicazione del Teorema di Pitagora.

Poiché la (5.23) fissa delle condizioni sul guadagno del VGA, risulta ovvio che, per valori del segnale d'ingresso prossimi a zero, non esiste nessuna soluzione pratica al problema, ovvero nessun VGA reale sarà in grado di generare un opportuno vettore d'errore partendo da un segnale originale nullo. Se si fissa l'ampiezza massima A pari ad 1 nella (5.23), si può notare

in Figura 39 l'andamento teorico della curva guadagno-controllo di un VGA adatto ad operare nell'SCS.

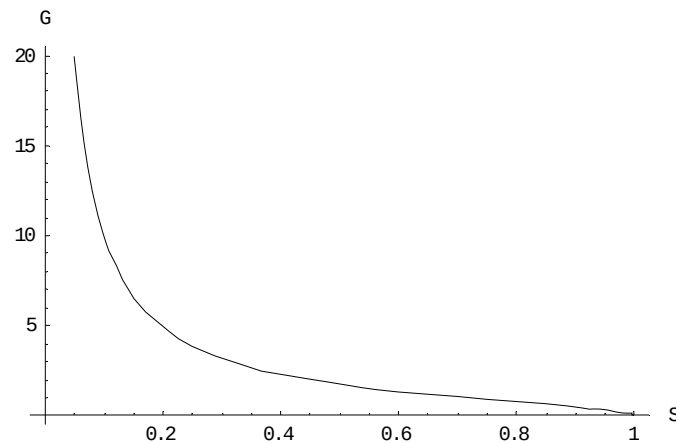


Figura 39. Caratteristica ideale Guadagno-Tensione di controllo di un VGA adatto ad essere impiegato nel sottosistema SCS.

La (5.23) detta delle specifiche per un VGA in termini di caratteristica guadagno/tensione di controllo affinché possa essere utilizzato nello stadio di separazione delle componenti. E' bene sottolineare che le curve guadagno/tensione di controllo dei VGA sono legate alla fisica dei dispositivi impiegati. Inoltre, molto spesso si richiede ad un VGA una caratteristica del tipo lineare in dB, sia per avere una gamma dinamica elevata, sia per ottenere un tempo di assestamento del VGA costante [62]. Per questi motivi, il particolare andamento del guadagno richiesto si traduce in un problema di sintesi non lineare di reti elettriche di non facile soluzione.

Si può anche pensare di inquadrare il problema da un altro punto di vista: a partire da un VGA con una determinata caratteristica guadagno/tensione di controllo, si può manipolare opportunamente il segnale di comando al fine

di adattare il VGA stesso all'SCS. Lo schema di principio di Figura 37 può quindi essere modificato, inglobando sia il rivelatore d'involuppo che il blocco di processamento del segnale in un unico sottosistema PD, come riportato in Figura 40.

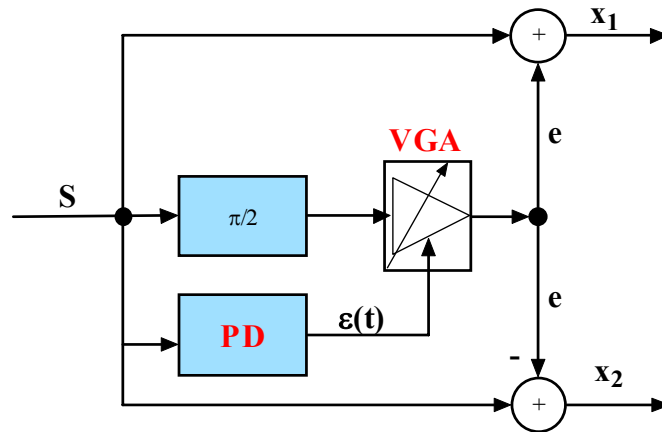


Figura 40. Schema a blocchi dell'SCS modificato.

Per quanto detto, nello schema di Figura 40 è presente un blocco non lineare, alla cui uscita risulta disponibile un segnale $\varepsilon(t)$ con caratteristiche tali da pilotare opportunamente il guadagno del VGA.

Il funzionamento dello schema può essere compreso modificando opportunamente le equazioni (5.21), (5.22), (5.23). Le espressioni dei segnali in uscita dai due stadi sommatori, x_1 e x_2 risultano:

$$\begin{aligned} x_1 &= S + jG(\varepsilon)S = S[1 + jG(\varepsilon)] \\ x_2 &= S - jG(\varepsilon)S = S[1 - jG(\varepsilon)] \end{aligned} \quad (5.25)$$

La dipendenza dal tempo delle variabili è stata omessa, per non appesantire la notazione. La corretta separazione delle componenti richiede che sia soddisfatta la:

$$|x_1| = |S + jG(\varepsilon)S| = |x_2| = S\sqrt{G(\varepsilon)^2 + 1} = A \quad (5.26)$$

che, con qualche manipolazione algebrica, conduce a:

$$G(\varepsilon) = \sqrt{\frac{A^2}{S^2} - 1} \quad (5.27)$$

Un amplificatore a guadagno variabile è tipicamente caratterizzato da una legge guadagno-tensione di controllo di tipo esponenziale negativo [62, 63] del tipo:

$$G(\varepsilon) = G_0 e^{\beta\varepsilon} \quad (5.28)$$

con $G_0 > 0, \beta < 0$

sostituendo la (5.28) nella (5.27) si ottiene:

$$G_0^2 e^{2\beta\varepsilon} = \frac{A^2}{S^2} - 1 \quad (5.29)$$

che può essere risolta in termini di ε ottenendo:

$$\varepsilon = \frac{1}{2\beta} \ln \left[\frac{1}{G_0^2} \left(\frac{A^2}{S^2} - 1 \right) \right] \quad (5.30)$$

la (5.30) adatta le caratteristiche di un generico VGA, con una legge guadagno-tensione di controllo del tipo (5.28), alle specifiche imposte da uno stadio SCS LINC. Se:

$$\bar{S} = S e^{j\varphi} \quad \text{con} \quad \begin{cases} S = S(t) \\ \varphi = \varphi(t) \end{cases} \quad (5.31)$$

gli involucri complessi dei segnali d'uscita ovvero $\overline{x_1}, \overline{x_2}$ risultano:

$$\begin{aligned}\bar{x}_1 &= \bar{S}(1 + jG(\varepsilon)) = \bar{S} \left(1 + j\sqrt{\frac{A^2}{S^2} - 1} \right) \\ \bar{x}_2 &= \bar{S}(1 - jG(\varepsilon)) = \bar{S} \left(1 - j\sqrt{\frac{A^2}{S^2} - 1} \right)\end{aligned}\tag{5.32}$$

Di conseguenza, i segnali in banda traslata uscenti dall'SCS sono:

$$\begin{aligned}x_1(t) &= \text{Re}\left\{\bar{S}(1 + jG(\varepsilon))e^{j\omega_c t}\right\} = \text{Re}\left\{S \cdot e^{j\varphi} \left(1 + j\sqrt{\frac{A^2}{S^2} - 1}\right) e^{j\omega_c t}\right\} = \\ &= S(t) \cdot \cos[\varphi + \omega_c t] - \sqrt{A^2 - S(t)^2} \sin[\varphi + \omega_c t] \\ x_2(t) &= \text{Re}\left\{\bar{S}(1 - jG(\varepsilon))e^{j\omega_c t}\right\} = \text{Re}\left\{S \cdot e^{j\varphi} \left(1 - j\sqrt{\frac{A^2}{S^2} - 1}\right) e^{j\omega_c t}\right\} = \\ &= S(t) \cdot \cos[\varphi + \omega_c t] + \sqrt{A^2 - S(t)^2} \sin[\varphi + \omega_c t]\end{aligned}\tag{5.33}$$

Dalla (5.33) risulta quindi che i segnali ad inviluppo costante risultano composti dalla somma algebrica del segnale d'ingresso e da una componente di errore in quadratura.

5.2.1 Effetti del ritardo

Se si riprende lo schema di Figura 40 e si introduce un elemento di ritardo nel ramo contenente sia il rivelatore d'inviluppo che l'amplificatore di bassa frequenza, si possono ricavare alcune considerazioni.

In uno schema di questo tipo la presenza di un ritardo è inevitabile, ma trattandosi di un sistema in feedforward, la presenza di un ritardo, pur costituendo comunque un elemento in grado di deteriorare le prestazioni dello schema, non può inficiarne la stabilità. La presenza di un ritardo, al contrario, può rendere facilmente instabili SCS operanti in feedback non

lineare [36]. Nello schema proposto, si può pensare che in fase di progetto si riesca a garantire un buon grado di “adattamento” tra i rami ad RF e che la presenza di un ritardo nello schema sia quindi attribuibile sostanzialmente al rivelatore d’involuppo ed alla circuiteria di trattamento del segnale a “bassa” frequenza. Sotto tali ipotesi, è possibile schematizzare il sistema come riportato in Figura 41, dove, a valle del blocco PD, è stato posto un elemento di ritardo.

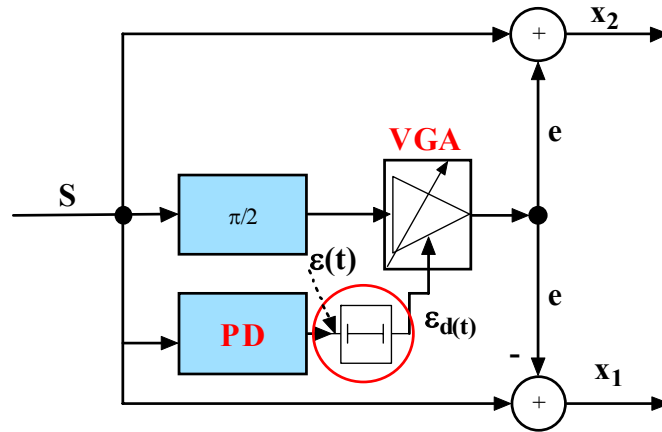


Figura 41. Schema SCS modificato con un elemento di ritardo (cerchiato in rosso).

Per analizzare lo schema, senza aumentare oltremodo la complessità analitica, si può immaginare che la funzione $\varepsilon(t)$ sia calcolata in modo perfetto e che il segnale in ingresso al pin di controllo del guadagno del VGA sia, in realtà, $\varepsilon(t-\tau)$. A tale fine si riprendano le equazioni fondamentali dell’SCS (immaginando di trascurare la conversione di fase del VGA):

$$\begin{aligned} x_1 &= S[1 + jG(\varepsilon)] \\ x_2 &= S[1 - jG(\varepsilon)] \end{aligned} \quad (5.34)$$

La (5.34) può essere modificata definendo $\varepsilon_d(t) = \varepsilon(t - \tau)$ pari ad una replica del segnale di controllo, affetto da un ritardo di τ secondi. Se si fissa pari a B il livello costante di riferimento dell'SCS (pari, in teoria, all'ampiezza delle componenti x_1 e x_2) si può quindi scrivere:

$$\begin{aligned} x_1 &= S \left[1 + jG(\varepsilon_d) \right] = S \left[1 + jG_0 e^{\frac{\beta}{2\beta} \text{Ln} \left[\frac{1}{G_0^2} \left(\frac{B}{S(t-\tau)} \right) - \frac{1}{G_0^2} \right]} \right] \\ x_2 &= S \left[1 - jG(\varepsilon_d) \right] = S \left[1 - jG_0 e^{\frac{\beta}{2\beta} \text{Ln} \left[\frac{1}{G_0^2} \left(\frac{B}{S(t-\tau)} \right) - \frac{1}{G_0^2} \right]} \right] \end{aligned} \quad (5.35)$$

ovvero:

$$\begin{aligned} x_1 &= S \left[1 + jG_0 e^{\frac{1}{2} \text{Ln} \left[\frac{1}{G_0^2} \left(\frac{B}{S(t-\tau)} \right)^2 - \frac{1}{G_0^2} \right]} \right] = S \left[1 + j \sqrt{\left(\frac{B}{S(t-\tau)} \right)^2 - 1} \right] \\ x_2 &= S \left[1 - jG_0 e^{\frac{1}{2} \text{Ln} \left[\frac{1}{G_0^2} \left(\frac{B}{S(t-\tau)} \right)^2 - \frac{1}{G_0^2} \right]} \right] = S \left[1 - j \sqrt{\left(\frac{B}{S(t-\tau)} \right)^2 - 1} \right] \end{aligned} \quad (5.36)$$

Si supponga di utilizzare, quale segnale di test⁷, la combinazione lineare di due segnali sinusoidali di ampiezze rispettivamente pari ad A e αA (con $0 \leq \alpha \leq 1$) e di frequenze ω_1 e ω_2 tali che:

⁷ La scelta di un tale segnale ovvero di un test a due toni diseguali, consente una trattazione analitica del problema relativamente semplice evitando problemi di discontinuità.

$$\begin{aligned}
x(t) &= A \cos(\omega_1 t) + \alpha A \cos(\omega_2 t) = \\
&= A \cos\left[\left(\omega_0 + \frac{\Delta\omega}{2}\right)t\right] + A \cos\left[\left(\omega_0 - \frac{\Delta\omega}{2}\right)t\right] = \\
&= A \cos(\omega_0 t) \cos\left(\frac{\Delta\omega}{2}t\right) + A \cdot \alpha \cos(\omega_0 t) \cos\left(\frac{\Delta\omega}{2}t\right) + \\
&\quad - A \sin(\omega_0 t) \sin\left(\frac{\Delta\omega}{2}t\right) + A \cdot \alpha \sin(\omega_0 t) \sin\left(\frac{\Delta\omega}{2}t\right) \\
&\text{con } \begin{cases} \Delta\omega = |\omega_1 - \omega_2| \\ \omega_c = \frac{\omega_1 + \omega_2}{2} \end{cases}
\end{aligned} \tag{5.37}$$

L'involuppo complesso associato al segnale (5.37) risulta:

$$\begin{aligned}
x(t) &= m(t) \cos[\omega_0 t + \varphi(t)] \\
&\text{con } \begin{cases} m(t) = A \sqrt{1 + \alpha^2 + 2\alpha \cos(\Delta\omega t)} \\ \varphi(t) = \text{Tan}^{-1} \left[\frac{(-1 + \alpha)}{(1 + \alpha)} \text{Tan}\left(\frac{\Delta\omega t}{2}\right) \right] \end{cases}
\end{aligned} \tag{5.38}$$

conducendo il calcolo solo per il segnale $x_I(t)$, si può scrivere:

$$\begin{aligned}
x_I &= A \sqrt{1 + \alpha^2 + 2\alpha \cos(\Delta\omega t)} \cdot e^{j\varphi(t)} \cdot \\
&\quad \cdot \left[1 + j \sqrt{\frac{B^2 - A^2 [1 + \alpha^2 + 2\alpha \cos[\Delta\omega(t - \tau)]]}{A^2 [1 + \alpha^2 + 2\alpha \cos[\Delta\omega(t - \tau)]]}} \right]
\end{aligned} \tag{5.39}$$

Affinchè sia possibile la computazione del vettore d'errore, al variare del termine in coseno nella (5.39), si fissa la costante B in modo tale che:

$B^2 = A^2 (1 + \alpha^2 + 2\alpha)$. Con tale posizione, si può scrivere:

$$\begin{aligned}
x_1 &= A\sqrt{1+\alpha^2+2\alpha\cos(\Delta\omega t)} \cdot e^{j\varphi(t)} \\
&\cdot \left[1 + j \sqrt{\frac{A^2(1+\alpha^2+2\alpha) - A^2\{1+\alpha^2+2\alpha\cos[\Delta\omega(t-\tau)]\}}{A^2\{[1+\alpha^2+2\alpha\cos[\Delta\omega(t-\tau)]]\}}} \right] = \\
&A\sqrt{1+\alpha^2+2\alpha\cos(\Delta\omega t)} \cdot e^{j\varphi(t)} \left[1 + j \sqrt{\frac{2\alpha[1-\cos[\Delta\omega(t-\tau)]]}{\{1+\alpha^2+2\alpha\cos[\Delta\omega(t-\tau)]\}}} \right]
\end{aligned} \quad (5.40)$$

effettuando i calcoli si ha:

$$x_1 = A \cdot e^{j\varphi(t)} \left(\sqrt{1+\alpha^2+2\alpha\cos(\Delta\omega t)} + j \sqrt{\left(1+\alpha^2+2\alpha\cos(\Delta\omega t)\right) \frac{2\alpha\{1-\cos[\Delta\omega(t-\tau)]\}}{\{1+\alpha^2+2\alpha\cos[\Delta\omega(t-\tau)]\}}} \right) \quad (5.41)$$

Il ritardo, seppur presente, deve essere minimizzato (come da specifiche del sistema LINC) eventualmente tramite compensazione.

Per un segnale $s(t)$ reale e derivabile si può scrivere, se τ è piccolo:

$$s(t-\tau) \approx s(t) - \tau \frac{\partial s(t)}{\partial t} \quad (5.42)$$

La (5.42), applicata al segnale $\cos[\Delta\omega(t-\tau)]$, conduce ovviamente allo stesso risultato ottenibile utilizzando la formula di sottrazione trigonometrica:

$$\begin{aligned}
\cos[\Delta\omega(t-\tau)] &= \cos(\Delta\omega t)\cos(\Delta\omega\tau) + \\
&+ \sin(\Delta\omega t)\sin(\Delta\omega\tau) \approx \\
&\approx \cos(\Delta\omega t) + \Delta\omega\tau \cdot \sin(\Delta\omega t)
\end{aligned} \quad (5.43)$$

La condizione fondamentale è comunque: $\Delta\omega\tau \ll 1$. Analizzando il radicando della (5.41), sulla base delle ipotesi formulate poch'anzi, si può dedurre che:

$$\frac{1 + \alpha^2 + 2\alpha \cos(\Delta\omega t)}{1 + \alpha^2 + 2\alpha \cos[\Delta\omega(t - \tau)]} \approx 1 \quad (5.44)$$

quindi:

$$|x_1| \approx A \left(\frac{\sqrt{1 + \alpha^2 + 2\alpha \cos(\Delta\omega t)} +}{+j\sqrt{2\alpha[1 - \cos(\Delta\omega(t - \tau))]} \right) \quad (5.45)$$

calcolando il quadrato della (5.45) si ha:

$$|x_1|^2 = A^2 \left[(1 + \alpha^2) + 2\alpha \cos(\Delta\omega t) - 2\alpha \cos(\Delta\omega(t - \tau)) \right] \quad (5.46)$$

Se $\Delta\omega\tau \ll 1$ si può scrivere:

$$\begin{aligned} |x_1|^2 &= A^2 \left[(1 + \alpha^2) - 2\alpha \cdot \Delta\omega\tau \cdot \sin(\Delta\omega t) \right] \\ |x_1| &= A \sqrt{(1 + \alpha^2) - 2\alpha \cdot \Delta\omega\tau \cdot \sin(\Delta\omega t)} = |x_2| \end{aligned} \quad (5.47)$$

Dalla (5.47) si può notare come il coefficiente $2\alpha\Delta\omega\tau$ sia molto piccolo. Se vale la condizione:

$$\tau \ll \frac{1}{\Delta\omega} \quad (5.48)$$

si può concludere che la presenza di un ritardo nella sezione di comando del guadagno del VGA può essere trascurabile ai fini della corretta separazione delle componenti da parte della sezione SCS. Nella Figura 42 è riportato l'andamento di $|x_1|$ ⁸ utilizzando come segnale d'ingresso un test a due toni sbilanciati con i parametri indicati nella (5.49), ipotizzando la presenza di un ritardo di 10 ns.

⁸ Ovvero del modulo dell'involuppo di una delle due componenti generate dall'SCS

$$\begin{aligned}
 \Delta\omega &= 2\pi 10^6 \text{ [Rad/s]} \\
 \tau &= 10 \text{ [ns]} \\
 \alpha &= 0.67 \\
 A &= 1 \text{ [V]}
 \end{aligned}
 \tag{5.49}$$

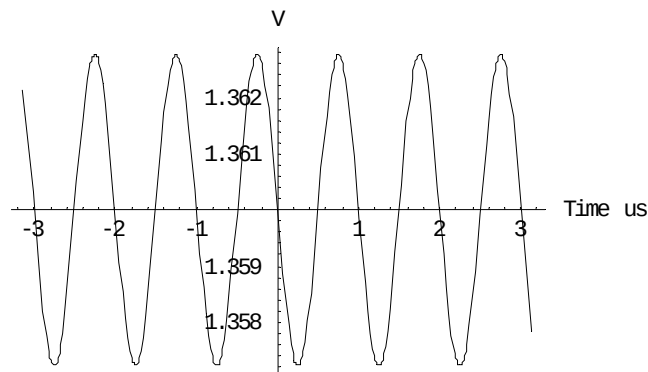


Figura 42. Andamento dell'involuppo delle componenti generate dall'SCS in presenza di ritardo, secondo i parametri indicati in (5.49).

5.2.2 Minimizzazione degli effetti generati dalla conversione di fase del VGA

Nella trattazione svolta sin'ora, si è volutamente trascurato un fenomeno indesiderato presente in modo più o meno evidente, in tutti gli amplificatori a guadagno variabile ovvero la conversione di fase [64]. Normalmente un VGA è realizzato disponendo in cascata un attenuatore con un fattore d'attenuazione controllabile tramite una tensione di controllo, ed un amplificatore di guadagno a guadagno fisso. La variazione della tensione di controllo dell'attenuatore modifica il fattore d'attenuazione ma genera

(molto spesso) una variazione di fase indesiderata. Tale fenomeno non è causato dalle non linearità come, ad esempio, nei PA [4]. La bassa conversione di fase richiesta ad un VGA costituisce, ovviamente, un requisito fondamentale per un SCS.

Se si riprendendo le equazioni di base dell'SCS, è possibile tenere in conto un tale fenomeno modificando la funzione di guadagno del VGA da reale a complessa. Facendo allora riferimento alla Figura 40, è possibile porre gli involuppi complessi dei segnali uscenti dall'SCS nella forma:

$$\begin{aligned}\bar{x}_1 &= \bar{S} [1 + j\bar{G}(\varepsilon)] \\ \bar{x}_2 &= \bar{S} [1 - j\bar{G}(\varepsilon)]\end{aligned}\tag{5.50}$$

ovvero:

$$\begin{aligned}\bar{x}_1 &= \bar{S} [1 + jG(\varepsilon)e^{j\varphi(\varepsilon)}] \\ \bar{x}_2 &= \bar{S} [1 - jG(\varepsilon)e^{j\varphi(\varepsilon)}]\end{aligned}\tag{5.51}$$

Se la variazione totale di fase, nell'intorno del punto di lavoro, è non superiore a qualche decina di gradi, è possibile pensare di approssimare la (5.51) ottenendo:

$$\begin{aligned}\bar{x}_1 &= \bar{S} [(1 - \varphi(\varepsilon)G(\varepsilon)) + jG(\varepsilon)] \\ \bar{x}_2 &= \bar{S} [(1 + \varphi(\varepsilon)G(\varepsilon)) - jG(\varepsilon)]\end{aligned}\tag{5.52}$$

Calcolando gli involuppi dei due segnali e quadrando (per semplicità) si ottiene:

$$\begin{aligned}|\bar{x}_1|^2 &= |\bar{S}|^2 [(1 - \varphi(\varepsilon)G(\varepsilon))^2 + G(\varepsilon)^2] \\ |\bar{x}_2|^2 &= |\bar{S}|^2 [(1 + \varphi(\varepsilon)G(\varepsilon))^2 + G(\varepsilon)^2]\end{aligned}\tag{5.53}$$

Osservando la (5.53) si può notare che a causa della conversione di fase, la differenza tra i due segnali sarà sempre diversa da zero:

$$\begin{aligned} |\overline{x_2}|^2 - |\overline{x_1}|^2 &= |\overline{S}|^2 \left[\left(1 + \varphi(\varepsilon) G(\varepsilon) \right)^2 + G(\varepsilon)^2 \right] + \\ &- |\overline{S}|^2 \left[\left(1 - \varphi(\varepsilon) G(\varepsilon) \right)^2 + G(\varepsilon)^2 \right] = |\overline{S}|^2 [4G(\varepsilon)\varphi(\varepsilon)] \end{aligned} \quad (5.54)$$

L'errore, ovvero la differenza tra i quadrati dei moduli degli inviluppi dei segnali uscenti dall'SCS, dipende dal prodotto tra il modulo della funzione di guadagno e la funzione di conversione di fase del VGA.

In presenza di un fenomeno di conversione di fase, affinché l'errore sia minimizzato è allora necessario che il modulo della funzione di guadagno d'ampiezza e la funzione di conversione di fase abbiano andamenti complementari, ovvero con pendenze di segno opposto.

Tale condizione è intuitivamente ragionevole se si pensa che l'SCS deve generare un segnale d'errore sempre più piccolo al crescere di ε , ovvero man mano che l'inviluppo del segnale d'ingresso si avvicina al valore fissato come obiettivo (A nella Figura 38). In tali condizioni un errore di fase risulta maggiormente tollerabile.

Si è già sottolineata l'importanza di rispettare un principio di simmetria all'interno di uno schema LINC, per quanto la tecnologia a disposizione lo consenta. Questo principio implica il bilanciamento dei rami a valle dei segnali uscenti dall'SCS: identica lunghezza elettrica, identico ritardo di gruppo, identici amplificatori di potenza. Alla luce di tale considerazione può essere opportuno aumentare leggermente la complessità dello schema di Figura 37, aggiungendo un secondo VGA *non controllato* come indicato in Figura 43.

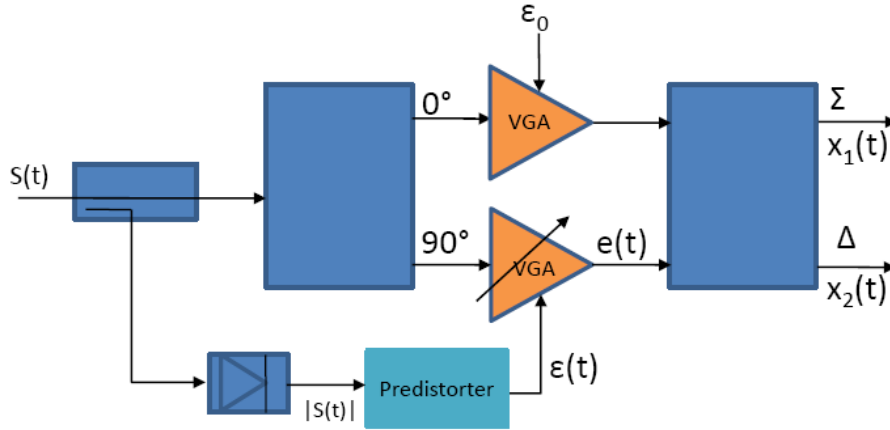


Figura 43. Schema di principio dell'SCS con l'aggiunta di un secondo VGA non controllato.

Il guadagno del secondo VGA⁹ viene determinato da una tensione continua, indipendente dal tempo, ε_0 . Il VGA a guadagno fisso ha il solo scopo di equalizzare il ritardo di gruppo dei rami, ma può fornire un ulteriore grado di libertà grazie al guadagno complesso variabile.

Se si riprende l'equazione degli involucri complessi dei segnali uscenti dall'SCS e la si applica allo schema di Figura 43, si può scrivere:

$$\begin{aligned}\bar{x}_1 &= \bar{S} \left[\bar{G}(\varepsilon_0) + j\bar{G}(\varepsilon) \right] \\ \bar{x}_2 &= \bar{S} \left[\bar{G}(\varepsilon_0) - j\bar{G}(\varepsilon) \right]\end{aligned}\tag{5.55}$$

se si espande la (5.55) si può ottenere:

⁹ I due VGA sono teoricamente identici

$$\begin{aligned}\overline{x_1} &= S \left[G(\varepsilon_0) e^{j\varphi(\varepsilon_0)} + jG(\varepsilon) e^{j\varphi(\varepsilon)} \right] \\ \overline{x_2} &= S \left[G(\varepsilon_0) e^{j\varphi(\varepsilon_0)} - jG(\varepsilon) e^{j\varphi(\varepsilon)} \right]\end{aligned}\tag{5.56}$$

ovvero:

$$\begin{aligned}\overline{x_1} &= \overline{S} \left[G(\varepsilon_0) e^{j\varphi(\varepsilon_0)} + jG(\varepsilon) e^{j(\varphi(\varepsilon_0) + \Delta\varphi(\varepsilon))} \right] \\ \overline{x_2} &= \overline{S} \left[G(\varepsilon_0) e^{j\varphi(\varepsilon_0)} - jG(\varepsilon) e^{j(\varphi(\varepsilon_0) + \Delta\varphi(\varepsilon))} \right] \\ \overline{x_1} &= S e^{j\varphi(\varepsilon_0)} \left[G(\varepsilon_0) + jG(\varepsilon) e^{j(\Delta\varphi(\varepsilon))} \right] \\ \overline{x_2} &= S e^{j\varphi(\varepsilon_0)} \left[G(\varepsilon_0) - jG(\varepsilon) e^{j(\Delta\varphi(\varepsilon))} \right]\end{aligned}\tag{5.57}$$

Dove la funzione $\Delta\varphi$ rappresenta la funzione di variazione di fase rispetto al punto fissato da ε_0 . Se tale variazione risulta contenuta è possibile scrivere:

$$\begin{aligned}\overline{x_1} &\approx S e^{j\varphi(\varepsilon_0)} \left[G(\varepsilon_0) + jG(\varepsilon) (1 + j\Delta\varphi(\varepsilon)) \right] \\ \overline{x_2} &\approx S e^{j\varphi(\varepsilon_0)} \left[G(\varepsilon_0) - jG(\varepsilon) (1 + j\Delta\varphi(\varepsilon)) \right]\end{aligned}\tag{5.58}$$

$$\begin{aligned}\overline{x_1} &\approx S e^{j\varphi(\varepsilon_0)} \left[(G(\varepsilon_0) - G(\varepsilon) \Delta\varphi(\varepsilon)) + jG(\varepsilon) \right] \\ \overline{x_2} &\approx S e^{j\varphi(\varepsilon_0)} \left[(G(\varepsilon_0) + G(\varepsilon) \Delta\varphi(\varepsilon)) - jG(\varepsilon) \right]\end{aligned}\tag{5.59}$$

Dalla (5.59) è possibile ricavare le espressioni dei moduli degli involucri ovvero:

$$\begin{aligned}|x_1| &\approx |S| \left| \left[(G(\varepsilon_0) - G(\varepsilon) \Delta\varphi(\varepsilon)) + jG(\varepsilon) \right] \right| \\ |x_2| &\approx |S| \left| \left[(G(\varepsilon_0) + G(\varepsilon) \Delta\varphi(\varepsilon)) - jG(\varepsilon) \right] \right|\end{aligned}\tag{5.60}$$

È possibile ricercare un punto di lavoro ottimale del secondo VGA, in modo tale che l'errore¹⁰ introdotto dal termine $G(\varepsilon)\Delta\varphi(\varepsilon)$ sia minimo al variare della tensione di controllo ε .

Il problema da risolvere può essere espresso matematicamente nella forma:

$$\min \left[G(\varepsilon)\Delta\varphi(\varepsilon, \varepsilon_0) \right]_{\varepsilon_0} \quad \text{con} \quad \begin{cases} 0 \leq \varepsilon \leq \varepsilon_{\max} \\ 0 \leq \varepsilon_0 \leq \varepsilon_{\max} \end{cases} \quad (5.61)$$

Ci si chiede quale debba essere il valore della tensione ε_0 di controllo del guadagno del VGA non controllato, affinché il prodotto $G(\varepsilon)\Delta\varphi(\varepsilon)$ sia minimo, al variare del segnale ε di comando del VGA controllato. L'area sottesa dalla famiglia di curve $\left[G(\varepsilon)\Delta\varphi(\varepsilon, \varepsilon_0) \right]^2$, dato ε_0 , al variare di ε , rappresenta una misura dell'errore.

L'equazione da risolvere risulta quindi:

$$\text{err}(\varepsilon_0) = \frac{\partial}{\partial \varepsilon_0} \int_0^{\varepsilon_{\max}} G^2(\varepsilon)\Delta\varphi^2(\varepsilon, \varepsilon_0) d\varepsilon = 0 \quad (5.62)$$

sostituendo nella (5.62) l'espressione del modulo di $G(\varepsilon)$ della (5.28), e facendo l'ipotesi che la funzione di conversione di fase nell'intorno di ε_0 sia ad andamento lineare del tipo: $\Delta\varphi(\varepsilon, \varepsilon_0) \approx k(\varepsilon - \varepsilon_0)$, si può scrivere:

$$\text{err}(\varepsilon_0) = \frac{\partial}{\partial \varepsilon_0} \int_0^{\varepsilon_{\max}} \left[G_0 e^{j\beta\varepsilon} \cdot k(\varepsilon - \varepsilon_0) \right]^2 d\varepsilon = 0 \quad (5.63)$$

¹⁰ Ovvero la differenza tra i quadrati dei moduli degli involucri dei segnali x_1 e x_2

Nella Figura 44 è riportato l'andamento dell'integrando della (5.63) per ε compresa nell'intervallo $[0, \varepsilon_{\max}]$ al variare del parametro ε_0 con $0 \leq \varepsilon_0 \leq \varepsilon_{\max}$

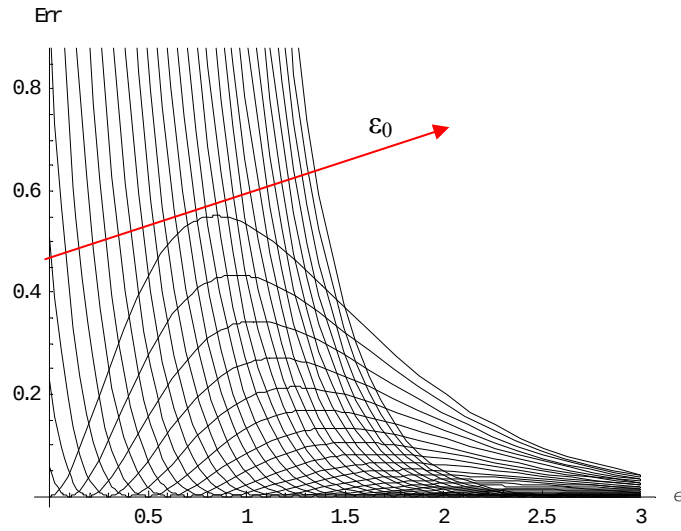


Figura 44. Andamento della misura dell'errore.

Si ha quindi errore minimo se:

$$\begin{aligned} err(\varepsilon_0) = & \frac{G_0^2 k^2}{4\beta^3} \frac{\partial}{\partial \varepsilon_0} [-1 - 2\beta\varepsilon_0(1 + \beta\varepsilon_0)] + \\ & + \frac{G_0^2 k^2}{4\beta^3} \frac{\partial}{\partial \varepsilon_0} e^{2\beta\varepsilon_{\max}} (1 + 2\beta(1 + \beta(\varepsilon_0 - \varepsilon_{\max}))(\varepsilon_0 - \varepsilon_{\max})) = 0 \end{aligned} \quad (5.64)$$

ovvero:

$$\begin{aligned} err(\varepsilon_0) = & \frac{G_0^2 k^2}{4\beta^3} [2\beta^2\varepsilon_0 - 2\beta(1 + \beta\varepsilon_0)] + \\ & + \frac{G_0^2 k^2}{4\beta^3} e^{2\beta\varepsilon_{\max}} (2\beta(1 + \beta(\varepsilon_0 - \varepsilon_{\max})) + 2\beta^2(\varepsilon_0 - \varepsilon_{\max})) = 0 \end{aligned} \quad (5.65)$$

La (5.65) ammette una soluzione per:

$$\varepsilon_0 = \frac{1 - e^{2\beta\varepsilon_{\max}} + 2e^{2\beta\varepsilon_{\max}} \cdot \beta\varepsilon_{\max}}{2(-1 + e^{2\beta\varepsilon_{\max}})\beta} \quad (5.66)$$

La (5.66) consente di determinare la tensione ottima di pilotaggio del guadagno del VGA non controllato.

5.2.3 Effetti degli sbilanciamenti di ampiezza e fase a livello di trasmettitore LINC. Stima dell'ACPR tramite test a due toni

Lo schema SCS illustrato nella Figura 40 costituisce il primo stadio di un sistema più ampio. Il blocco SCS, quando completato dalla sezione di potenza e combinazione, costituisce un trasmettitore LINC. E' utile cercare di quantificare il livello di simmetria richiesto alla sezione posta a valle dell'SCS, al fine di ottenere determinate prestazioni in termini di linearità. E' possibile formalizzare il problema in termini analitici ricorrendo ad un test a due toni. Tale segnale, pur essendo da molti giudicato superato, costituisce sempre un valido ausilio, sia in sede sperimentale che in sede di approccio teorico, per l'analisi e la sintesi degli amplificatori di potenza a microonde.

Si supponga di collegare lo stadio SCS ad una coppia di PA, come rappresentato in Figura 45.

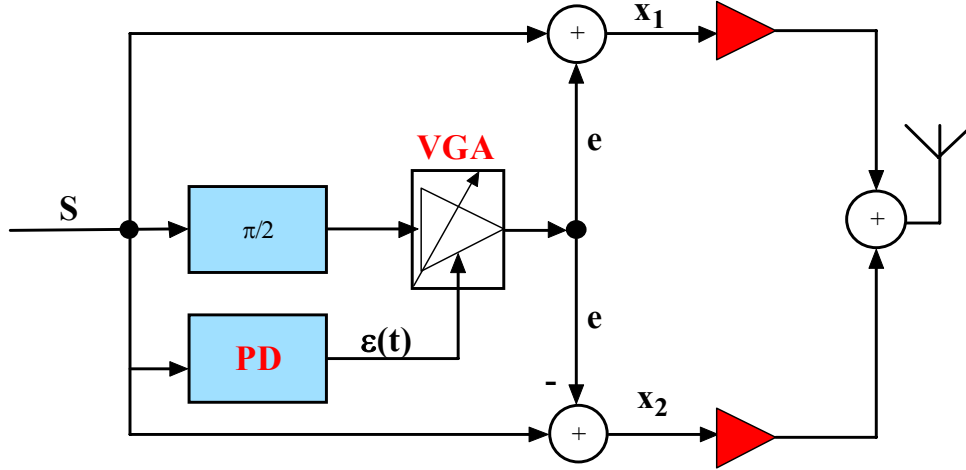


Figura 45. Schema a blocchi del trasmettitore LINC completo.

Assumendo quindi come segnale complesso in ingresso all'SCS:

$$S(t) = Ae^{j(\omega_0 - \Delta\omega)t} + Ae^{j(\omega_0 + \Delta\omega)t} \quad (5.67)$$

Con A pari all'ampiezza di ciascun tono, l'involuppo complesso del segnale è esprimibile come:

$$i(t) = 2A|\cos(\Delta\omega t)|e^{j\varphi(t)} \quad (5.68)$$

Separabile nelle componenti in modulo:

$$m(t) = 2A|\cos(\Delta\omega t)| \quad (5.69)$$

e funzione di fase pari ad un onda rettangolare, dello stesso periodo della (5.69), con un andamento visibile in Figura 46.

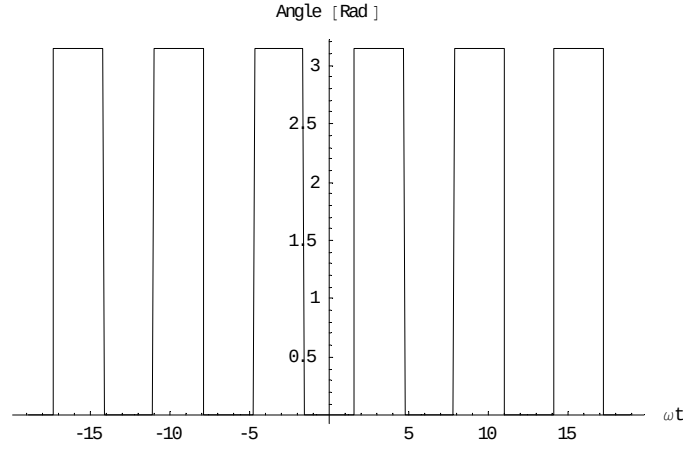


Figura 46. test a due toni: andamento della fase dell'involuppo complesso associato.

Il separatore delle componenti genera un segnale d'errore, come visto in (4.3) pari a:

$$e(t) = jS(t) \sqrt{\left(\frac{A_{MAX}^2}{S(t)^2} - 1 \right)} \quad (5.70)$$

Essendo A_{MAX} pari all'ampiezza dell'involuppo (costante) dei segnali generati dal separatore delle componenti. Riscrivendo la (5.70) sostituendo al segnale d'ingresso la (5.69) si ha:

$$e(t) = jS(t) \sqrt{\left(\frac{A_{MAX}^2}{m(t)^2} - 1 \right)} = jS(t) \sqrt{\left(\frac{A_{MAX}^2}{4A^2 \cos^2(\Delta\omega t)} - 1 \right)} \quad (5.71)$$

Se l'ampiezza A_{MAX} viene fissata pari al valore di picco dell'involuppo d'ingresso si può scrivere:

$$e(t) = jS(t) \sqrt{\left(\frac{1}{\cos^2(\Delta\omega t)} - 1 \right)} = jS(t) |\tan(\Delta\omega t)| \quad (5.72)$$

Si può pensare che sia il ramo superiore che quello inferiore, costituiti dalle reti passive di interconnessione e dagli amplificatori di potenza, siano caratterizzati da un guadagno nominale G_n ed una fase φ_0 , ma che il secondo ramo sia sbilanciato rispetto al primo sia in ampiezza che in fase di quantità piccole pari rispettivamente a ΔG e $\Delta\varphi$. In altri termini si suppongono rispettate le condizioni:

$$\begin{aligned}\frac{\Delta G}{G_n} &<< 1 \\ \Delta\varphi &<< 1\end{aligned}\quad (5.73)$$

Il segnale amplificato d'uscita, disponibile a valle del combinatore, sarà formato dal segnale utile e da una componente indesiderata, frutto dell'imperfetta cancellazione del segnale d'errore generato dall'SCS.

Il segnale d'uscita, a valle del sommatore, può essere scritto come:

$$S(t) = G_n e^{j\varphi_0} [S(t) - e(t)] + G_n \left(1 + \frac{\Delta G_n}{G_0}\right) e^{j(\varphi_0 + \Delta\varphi)} [S(t) + e(t)] \quad (5.74)$$

Applicando la (5.73) si può porre:

$$S(t) \approx 2G_n e^{j\varphi_0} S(t) + G_n e^{j\varphi_0} \left(\frac{\Delta G_n}{G_n} + j\Delta\varphi \right) e(t) \quad (5.75)$$

Il segnale $e(t)$ nella (5.72) può essere scritto come:

$$e(t) = j2A \cos(\Delta\omega t) |\tan(\Delta\omega t)| e^{j\omega_0 t} = jA_0 e_m(t) e^{j\omega_0 t} \quad (5.76)$$

posto:

$$e_m(t) = \cos(\Delta\omega t) |\tan(\Delta\omega t)| \quad (5.77)$$

Il segnale d'errore risulta quindi un segnale modulato d'entità a larga banda, poiché la (5.77) risulta essere un segnale periodico sviluppabile in serie di

Fourier con un numero di armoniche teoricamente infinito. Infatti, è possibile espandere la (5.77) in serie di Fourier nella forma:

$$e_m(t) = \sum_{k=-\infty}^{+\infty} a_k e^{jk\Delta\omega t} \quad (5.78)$$

con coefficienti pari a:

$$a_k = \frac{1}{T} \int_T e_m(t) e^{-jk\Delta\omega t} dt = \frac{2}{\pi} \frac{\sin\left(\frac{k\pi}{2}\right) \left(k - \sin\left(\frac{k\pi}{2}\right)\right)}{k^2 - 1} \quad (5.79)$$

Nella (5.79) risulta presente un'indeterminazione per $k=\pm 1$ eliminabile applicando il teorema di De l'Hôpital [65]. Secondo la (5.79) tutte le armoniche di ordine pari sono identicamente nulle, mentre le armoniche di ordine +1 e -1 danno vita a prodotti di intermodulazione in banda. Nella Tabella 3 sono riportati i valori dei coefficienti dello sviluppo in serie di Fourier del segnale $e_m(t)$, relativi alle componenti di intermodulazione del 3°, 5° e 7° ordine.

3° ordine	5° ordine	7° ordine
$\omega_0 \pm 3\Delta\omega$	$\omega_0 \pm 5\Delta\omega$	$\omega_0 \pm 7\Delta\omega$
$-\frac{1}{\pi}$	$\frac{1}{3\pi}$	$-\frac{1}{3\pi}$

Tabella 3. Coefficienti dello sviluppo di Fourier relativi ai prodotti di intermodulazione di 3°, 5° e 7° ordine.

Si può considerare come figura di merito la ACPR (Adjacent Channel Power Ratio) definita come rapporto tra il picco della densità spettrale di potenza fuori dal canale in esame sul picco della densità spettrale di potenza del segnale utile. La componente indesiderata più vicina al segnale utile è

quella del 3° ordine nella Tabella 3. Osservando la (5.75) e tenendo presente il coefficiente di Fourier del 3° ordine dello sviluppo del segnale d'errore, si può scrivere:

$$\begin{aligned}
 ACPR &= 20 \log_{10} \left[\frac{1}{\pi} \sqrt{\left(\frac{\Delta G}{G_n} \right)^2 + \Delta \phi^2} \right] = \\
 &= 10 \log_{10} \left[\left(\frac{\Delta G}{G_n} \right)^2 + \Delta \phi^2 \right] - 9.9 \text{ [dB]}
 \end{aligned} \tag{5.80}$$

Nella Figura 47 è riportato l'andamento dell'ACPR espressa dalla (5.80) in funzione dello sbilanciamento di fase (in gradi) e di ampiezza (in dB) tra i rami.

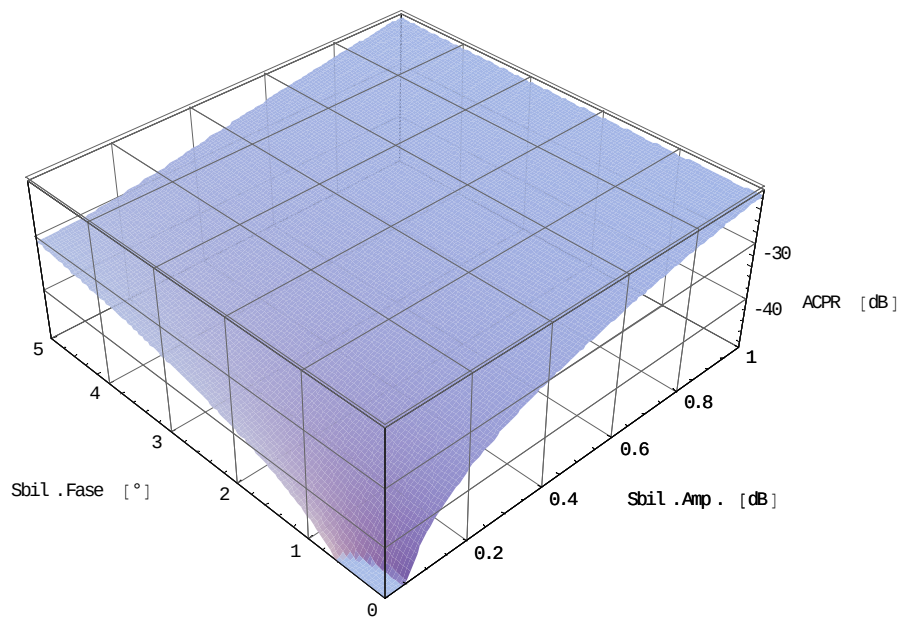


Figura 47. ACPR teorica in caso di sbilanciamenti di ampiezza e fase.

5.2.4 Effetti degli sbilanciamenti di ampiezza e fase a livello di trasmettitore LINC. Stima dell'ACPR tramite segnale a modulazione complessa

I segnali in transito nei moderni trasmettitori sono frutto di manipolazioni piuttosto complesse, ovvero codifiche di canale sofisticate e schemi di modulazione mista d'entità e d'angolo. Inoltre, per minimizzare le emissioni fuori banda e massimizzare il rapporto segnale/rumore al ricevitore, i segnali stessi vengono di norma filtrati adottando filtri con funzione di trasferimento del tipo radice del coseno rialzato, collocati sia nel trasmettitore che nel ricevitore.

Si può immaginare di porre il generico segnale d'ingresso nella forma:

$$S(t) = m(t) \cos[\omega_0 t + \vartheta(t)] \quad (5.81)$$

In presenza di tali segnali, un trasmettitore LINC affetto da sbilanciamenti di ampiezza e fase, genera un segnale amplificato a valle del combinatorio d'uscita, del tipo:

$$\begin{aligned} y(t) = & G_n A_{MAX} \cos[\vartheta(t) - \varphi(t) + \varphi_0] + \\ & + (1 + \Delta G_n) A_{MAX} \cos[\vartheta(t) + \varphi(t) + \varphi_0 + \Delta\varphi] \end{aligned} \quad (5.82)$$

La (5.82) , con una serie di manipolazioni trigonometriche, può essere ulteriormente espansa ottenendo:

$$\begin{aligned} y(t) = & 2G_n \cos\left(\frac{1}{2}\Delta\varphi\right) m(t) \cos\left[\vartheta(t) + \varphi_0 + \frac{1}{2}\Delta\varphi\right] + \\ & + \Delta G_n m(t) \cos[\vartheta(t) + \varphi_0 + \Delta\varphi] + \\ & - 2G_n \sqrt{A_{MAX}^2 - m(t)^2} \sin\left(\frac{1}{2}\Delta\varphi\right) \cos\left[\vartheta(t) + \varphi_0 + \frac{1}{2}\Delta\varphi\right] + \\ & - \Delta G_n \sqrt{A_{MAX}^2 - m(t)^2} \sin[\vartheta(t) + \varphi_0 + \Delta\varphi] \end{aligned} \quad (5.83)$$

Il segnale espresso nella (5.83) risulta composto dalla somma del segnale utile (primo termine) e da componenti in grado di generare interferenza sia in banda che fuori banda. Se gli sbilanciamenti d'ampiezza e fase risultano comunque contenuti, è possibile semplificare ulteriormente la (5.83) ottenendo:

$$\begin{aligned}
 y(t) \approx & 2G_n x(t) \cos \left[\vartheta(t) + \varphi_0 + \frac{1}{2} \Delta\varphi \right] + \\
 & -G_n \sqrt{\left(\frac{\Delta G_n}{G_n} \right)^2 + \Delta\varphi^2} \cdot \\
 & \cdot \sqrt{A_{MAX}^2 - x(t)^2} \sin \left[\vartheta(t) + \varphi_0 + \Theta + \Delta\varphi \right]
 \end{aligned} \tag{5.84}$$

con

$$\Theta = \tan^{-1} \left(\frac{\frac{\Delta G_n}{G_n}}{\Delta\varphi} \right) \tag{5.85}$$

Dalla (5.84) è possibile notare come il primo termine rappresenti il segnale utile, mentre il secondo, con caratteristiche spettrali simili al segnale d'errore [66], è fonte di interferenza ed è il risultato di una cancellazione non perfetta del segnale d'errore generato dall'SCS.

Pur conoscendo la banda del segnale in ingresso all'SCS, è praticamente impossibile prevedere l'occupazione di banda del segnale d'errore. E' possibile comunque notare come il contributo indesiderato nella (5.84) risulti proporzionale alla radice quadrata della somma quadratica degli sbilanciamenti, proprio come nel caso del test a due toni.

Se si stima, tramite simulazione di sistema, la banda occupata dal segnale d'errore, e si calcola il rapporto R tra i valori massimi delle densità spettrali,

fuori banda per il segnale d'errore, ed in banda per il segnale utile, è possibile approssimare il livello di ACPR come [67]:

$$ACPR = 20 \log_{10} \left(\frac{1}{2} \sqrt{\left(\frac{\Delta G_n}{G_n} \right)^2 + \Delta \varphi^2} \cdot R \right) \text{ [dB]} \quad (5.86)$$

ovvero:

$$ACPR = R + 10 \log_{10} \left(\sqrt{\left(\frac{\Delta G_n}{G_n} \right)^2 + \Delta \varphi^2} \right) - 6 \text{ [dB]} \quad (5.87)$$

5.2.5 Simulazione del blocco SCS

Per validare la teoria sulla base della caratteristica di un VGA reale, e per poter simulare il comportamento dello stadio SCS, si è utilizzato un VGA Maxim-Dallas MAX2057.

Si tratta di un amplificatore a guadagno variabile, a controllo analogico, a singola alimentazione operante ad RF, le cui caratteristiche principali sono descritte di seguito:

- Banda: 1700-2500 MHz
- Guadagno massimo tipico pari a 15.5 dB
- Variazione massima del guadagno in frequenza pari a 0.5 dB su 100 MHz di banda

Si è quindi proceduto ad una caratterizzazione basata su una evaluation board del chip. Le caratteristiche di guadagno in potenza e conversione di fase, estratte tramite analizzatore di reti vettoriale HP8510C, sono riportate rispettivamente nella Figura 48 e nella Figura 49

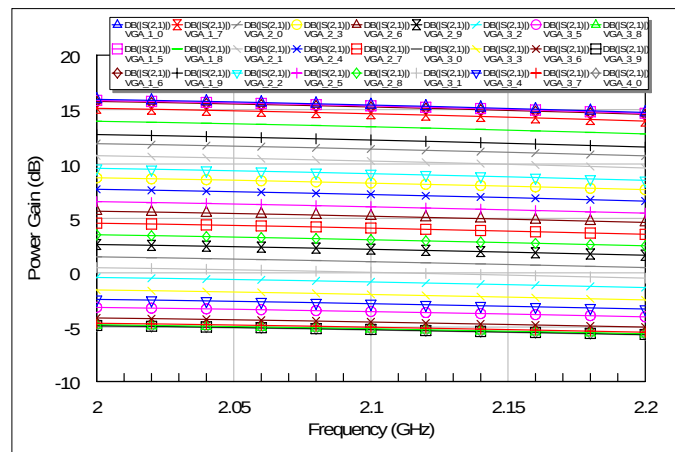


Figura 48. Guadagno in potenza in funzione della tensione di controllo.

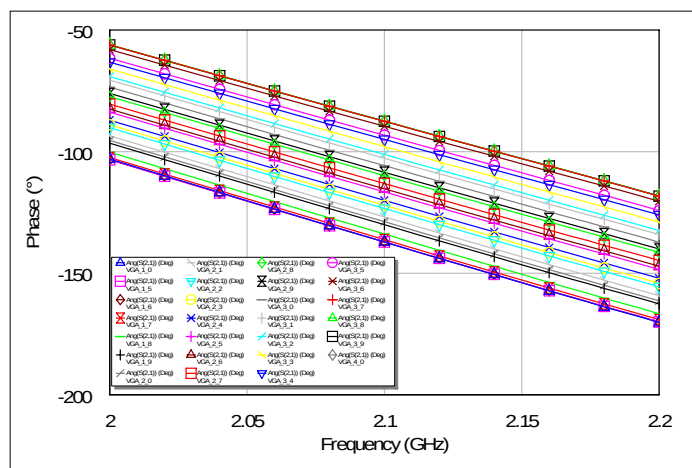


Figura 49. Conversione di fase in funzione della tensione di controllo.

Osservando la Figura 48, si può notare come, fissato un valore della tensione di controllo, il guadagno si mantenga sostanzialmente costante al variare della frequenza. Dalla Figura 49, emerge una variazione lineare della caratteristica di fase al variare della frequenza, con una pendenza praticamente costante indipendentemente dal valore della tensione di controllo. Tale ultima considerazione comporta una variazione molto contenuta del ritardo di gruppo introdotto dal VGA, essendo il ritardo di gruppo legato alla caratteristica di fase dalla relazione:

$$T_{group}(\omega) = -\frac{\partial \phi(\omega)}{\partial \omega} \quad (5.88)$$

Il costruttore dichiara un ritardo di gruppo di 300 ps, con una variazione massima su 100 MHz di banda contenuta entro 20 ps.

L'adattamento del VGA risulta effettivamente ottimo nella banda di interesse, come si può notare nella Figura 50 e nella Figura 51.

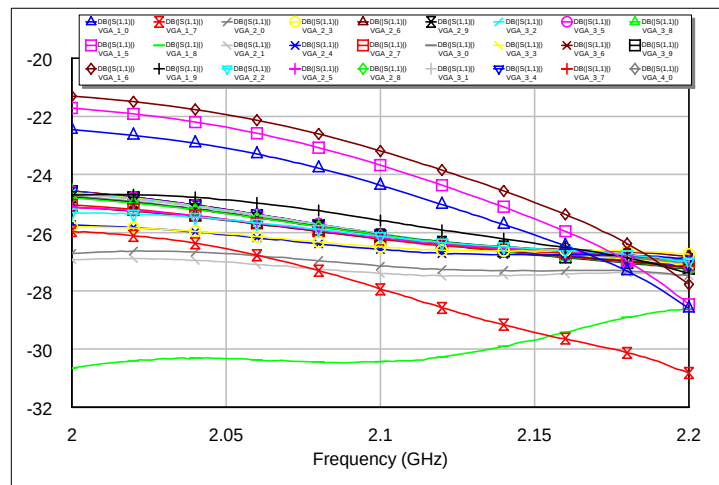


Figura 50. Andamento del parametro $|S_{11}|$ al variare della tensione di controllo.

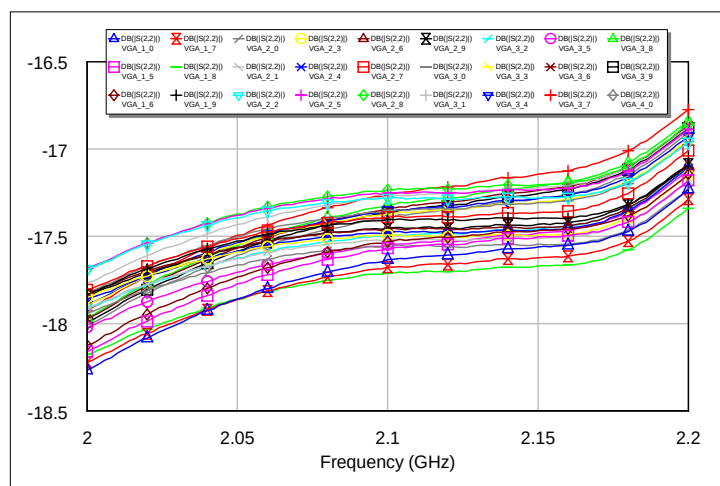


Figura 51. Andamento del parametro $|S_{22}|$ al variare della tensione di controllo.

Una volta caratterizzato l'elemento attivo, è stato possibile realizzare un modello del sistema, come indicato nella Figura 52

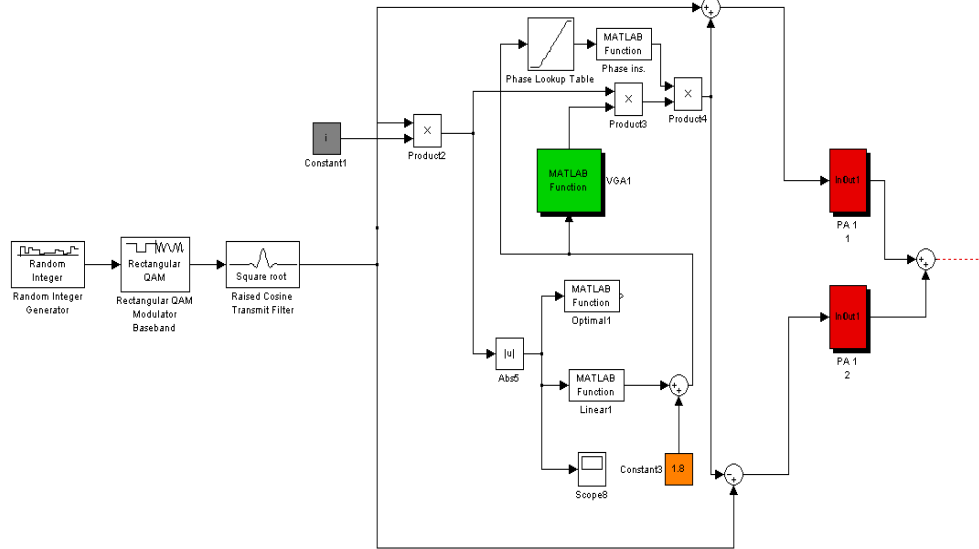


Figura 52. Modello Simulink ® del linearizzatore.

In tale modello sono stati inseriti diversi blocchi funzionali, tenendo conto che la modellizzazione del VGA è stata condotta operando nel dominio dell'involuppo complesso. Dalla misura delle caratteristiche del VGA, alla frequenza di 2.1 GHz ed al variare della tensione di controllo, si è ricavata un'approssimazione della caratteristica del guadagno, indicata nell'equazione (5.89)

$$G(\varepsilon) = G_0 e^{\beta(\varepsilon - \varepsilon_0)} \quad \text{con} \quad \begin{cases} G_0 = 5.95 \\ \beta = -1.15 \\ \varepsilon_0 = 1.8 \end{cases} \quad (5.89)$$

e rappresentata nella Figura 53.

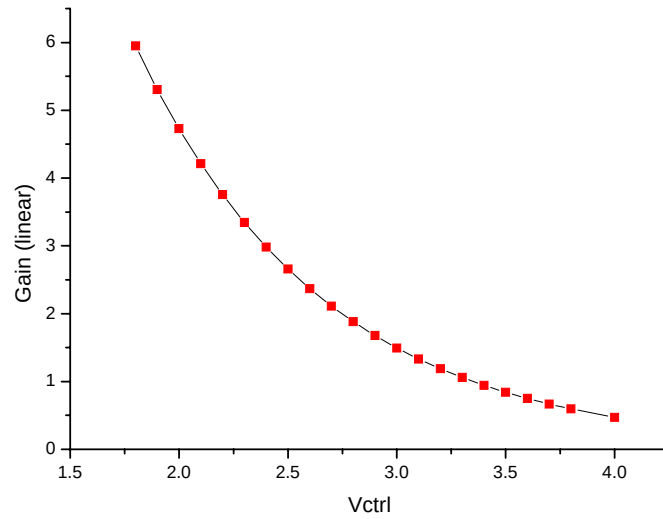


Figura 53. Andamento del guadagno del VGA a 2.1 GHz.

Per quanto riguarda la fase, si è preferito utilizzare una Look-Up Table nella quale sono stati inseriti i valori ottenuti sperimentalmente e riportati in Figura 54.

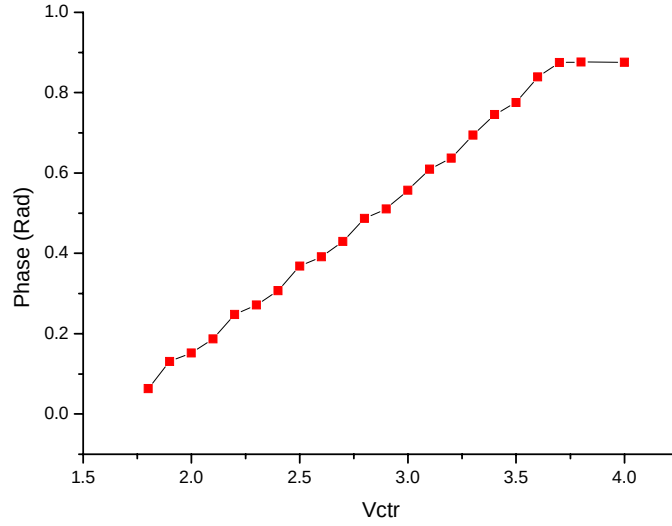


Figura 54. Caratteristica di fase del VGA a 2.1 GHz.

Analizzando meglio l'espressione della predistorsione del segnale di controllo, riportata di seguito per comodità del lettore, si ha:

$$\varepsilon = \frac{1}{2\beta} \text{Ln} \left[\frac{1}{G_0^2} \left(\frac{A^2}{S^2} - 1 \right) \right] \quad (5.90)$$

Risulta chiaro che la variabile A , pari all'ampiezza costante delle componenti generate dall'SCS, risulta dal rispetto delle condizioni dettate dal seguente sistema di equazioni:

$$\begin{cases} x_{\min} \sqrt{1 + G_0^2} = A \\ x_{\max} \sqrt{1 + G_{\min}^2} = A \end{cases} \rightarrow \frac{x_{\max}}{x_{\min}} = \frac{\sqrt{1 + G_0^2}}{\sqrt{1 + G_{\min}^2}} \quad (5.91)$$

In particolare, il rapporto tra il valore massimo e minimo dell'involuppo del segnale in ingresso al VGA, in grado di poter esser trattato, risulta pari a circa 5.46, ovvero un rapporto pari a circa 14.74 dB in potenza.

E' possibile riscrivere la (5.90) nella forma:

$$\varepsilon = \frac{1}{2\beta} \operatorname{Ln} \left[\frac{1}{G_0^2} \left(\frac{S_{\min}^2}{S^2} (1 + G_0^2) - 1 \right) \right] = \frac{1}{2\beta} \operatorname{Ln} \left[\frac{1}{G_0^2} \left(\left(\frac{S_{\min}}{S} \right)^2 (1 + G_0^2) - 1 \right) \right] \quad (5.92)$$

Fissando come estremi ragionevoli per l'involuppo d'ingresso al sistema l'insieme [0.1;0.5] [V] si può constatare un andamento della funzione di predistorsione riportata in Figura 55.

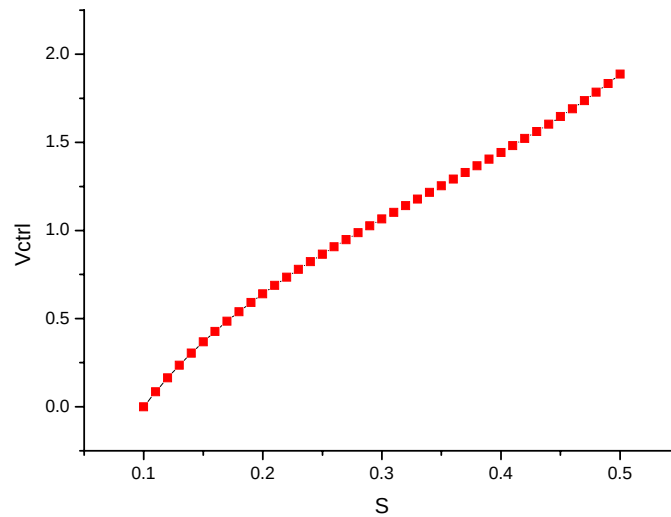


Figura 55. Andamento della funzione di predistorsione.

Data la forma della funzione, è possibile immaginare di approssimare la curva con una funzione semplice, ovvero una retta. Tenendo conto della *dead zone*¹¹ del VGA e dei valori richiesti per un corretto funzionamento del

¹¹ Ovvero un tratto della caratteristica nella quale, ad un aumento della tensione di controllo, non corrisponde una variazione del guadagno

controllo, gli andamenti effettivi delle curve di predistorsione risultano quelle riportate in Figura 56.

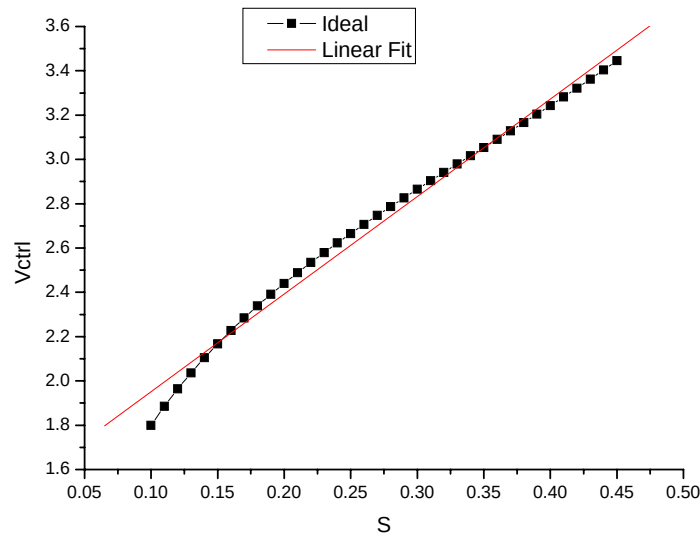


Figura 56. Andamento della funzione di predistorsione e approssimazione lineare tenendo conto della polarizzazione del pin di controllo.

Alla luce delle considerazioni svolte, risulta spontaneo pensare di sostituire il predistorsore con un semplice amplificatore di bassa frequenza, alla cui uscita inserire una polarizzazione opportuna.

Per minimizzare gli effetti della conversione di fase del MAX2057, rilevabile in Figura 54, si sono applicati i principi descritti nella sezione precedente, ricercando la polarizzazione ottima del VGA non controllato. La minimizzazione dell'errore introdotto dalla conversione di fase implica il calcolo della funzione d'errore per $\varepsilon, \varepsilon_0 \in [1.8; 3.6]$ [V]

$$\begin{aligned}
err(\varepsilon_0) \Big|_{MAX2057} &= \int_{1.8}^{\varepsilon_{\max}} \left(G(\varepsilon) \Delta \varphi(\varepsilon, \varepsilon_0) \right)^2 d\varepsilon = \\
&= \frac{1}{\beta^2} \left[G_0^2 k^2 \left(e^{\beta(2\varepsilon_{\max} - 3.6)} \beta \varepsilon_0 \left(\frac{\beta \varepsilon_0 + 1}{2} \right) + \beta \varepsilon_{\max} \left(-\beta \varepsilon_0 + \frac{\beta \varepsilon_0 - 1}{2} \right) + \frac{1}{4} \right) + \right. \\
&\quad \left. - \left(\beta \left(\frac{\varepsilon_0}{2} + \beta \left(\left(\frac{\varepsilon_0}{2} - 1.8 \right) \varepsilon_0 + 1.62 \right) - 0.9 \right) + \frac{1}{4} \right) \right] \quad (5.93)
\end{aligned}$$

Risolviendo l'equazione:

$$\frac{\partial}{\partial \varepsilon_0} \left[\frac{1}{\beta^2} \left[G_0^2 k^2 \left(e^{\beta(2\varepsilon_{\max} - 3.6)} \beta \varepsilon_0 \left(\frac{\beta \varepsilon_0 + 1}{2} \right) + \beta \varepsilon_{\max} \left(-\beta \varepsilon_0 + \frac{\beta \varepsilon_0 - 1}{2} \right) + \frac{1}{4} \right) + \right. \right. \\
\left. \left. - \left(\beta \left(\frac{\varepsilon_0}{2} + \beta \left(\left(\frac{\varepsilon_0}{2} - 1.8 \right) \varepsilon_0 + 1.62 \right) - 0.9 \right) + \frac{1}{4} \right) \right] \right] = 0 \quad (5.94)$$

si ha:

$$\varepsilon_0 = \frac{5 - 5e^{\beta(-3.6 + 2\varepsilon_{\max})} - 18\beta + 10e^{\beta(-3.6 + 2\varepsilon_{\max})} \beta \varepsilon_{\max}}{(-10 + 10e^{\beta(-3.6 + 2\varepsilon_{\max})}) \beta} \quad (5.95)$$

Dalla (5.95), sostituendo i valori si ottiene $\varepsilon_0 = 2.23$ [V]. L'andamento dell'integrando della (5.93) è rappresentato, per completezza, nella Figura 57.

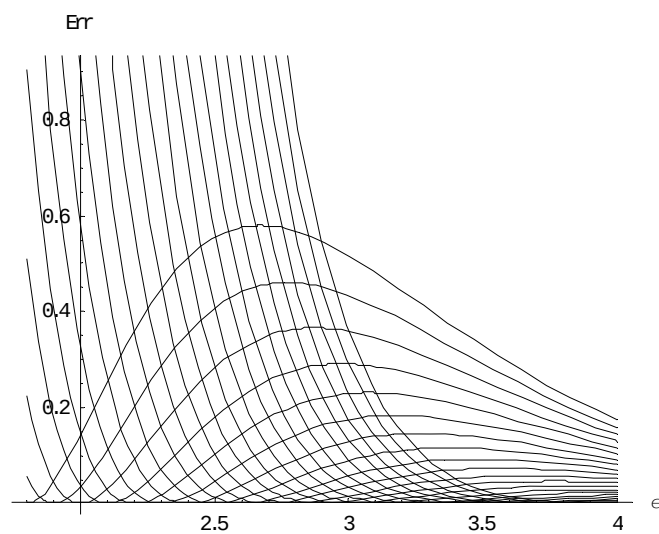


Figura 57. Andamento delle funzioni di errore per il VGA MAX2057.

L'andamento della funzione integrale d'errore è rappresentato nella Figura 58, ove è visibile il punto di minimo indicato in precedenza.

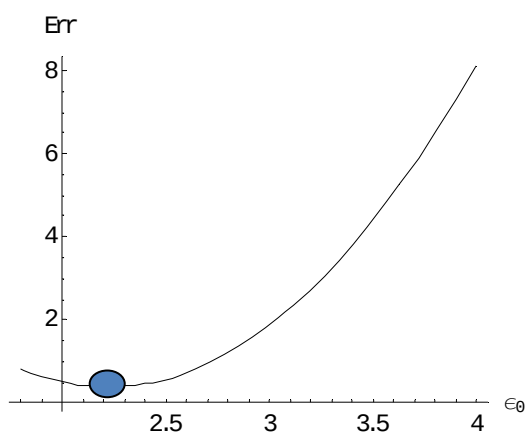


Figura 58. Andamento della funzione integrale d'errore e punto di minimo (pallino blu).

Una volta determinate le condizioni operative, per simulare il sistema, si è provveduto ad inserire due rami (mutuamente esclusivi) contenenti uno la legge di predistorsione esatta e l'altro la caratteristica approssimata. Le prestazioni sono state verificate con un segnale a modulazione complessa, ovvero un segnale modulato 16-QAM con un fattore di roll-off pari a 0.35 ed un symbol rate di 1 MS/s. L'involuppo del segnale in ingresso al VGA è rappresentato in Figura 59.

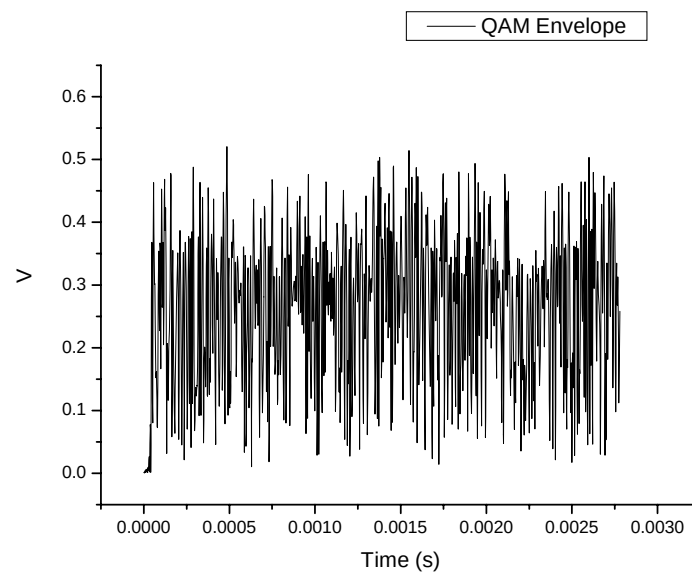


Figura 59. Andamento dell'involuppo del segnale di test utilizzato.

Il segnale d'uscita da uno dei rami dell'SCS è rappresentato in Figura 60.

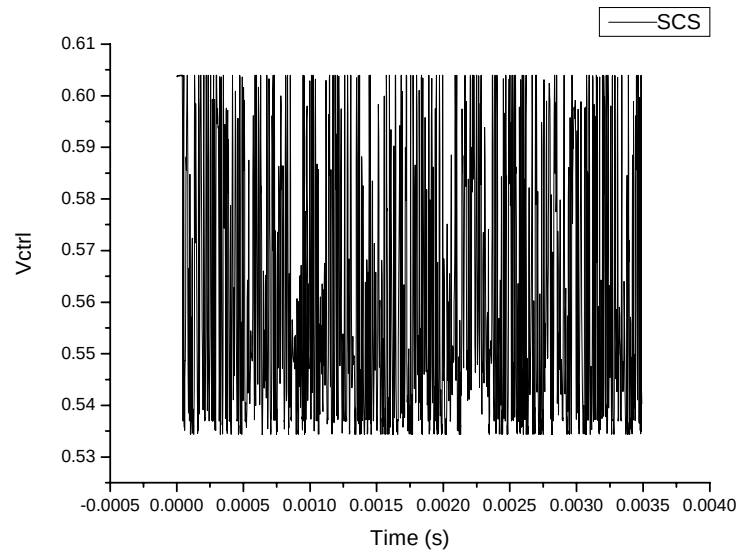


Figura 60. Andamento dell'involuppo del segnale uscente dall'SCS.

Il valor medio dell'involuppo è circa pari a 0.56, con una deviazione standard pari a 0.02. In effetti, osservando la scala della Figura 60, si può asserire che l'involuppo risulta praticamente costante.

Capitolo 6. Risultati sperimentali

In questo capitolo verrà descritto lo sviluppo di un prototipo funzionante del blocco SCS ed i risultati sperimentali di un trasmettitore LINC, utilizzando sia componenti disponibili commercialmente sia progettati e realizzati autonomamente.

6.1 Prototipo realizzato

Nella Figura 61 è riportata una fotografia dell'intero sistema, realizzato su un piano di alluminio rigido. Nella fotografia è stata inserita una numerazione in modo da facilitare la distinzione dei diversi blocchi costituenti il sistema stesso.

Partendo da destra e procedendo in senso antiorario si ha: il divisore di potenza (1), che riceve in ingresso il segnale ad RF e lo distribuisce all'envelope detector (2) e all'ibrida a 90° (4) tramite una linea di adduzione (di ritardo), rappresentata dal cavo coassiale visibile in foto (8). Il segnale uscente dall'envelope detector (2) viene iniettato nella scheda di controllo (3) e da questa al pin di controllo del guadagno del VGA (7). I segnali in uscita dai VGA giungono in una scheda di interconnessione (6) e da questa in ingresso all'ibrida a 180° (5), alle cui porte Σ e Δ risultano disponibili i segnali $x_1(t)$ e $x_2(t)$ ad inviluppo costante.

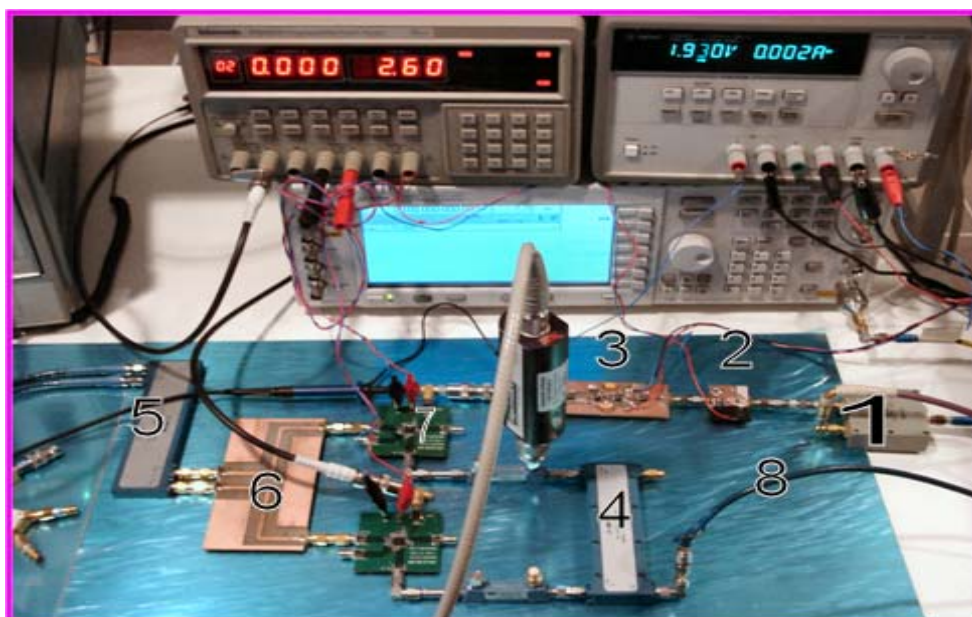


Figura 61. Visione d'insieme del prototipo.

Come è possibile notare nella Figura 61, risultano presenti i due VGA, dei quali solo uno pilotato e l'altro a guadagno fisso.

Il VGA è stato completamente caratterizzato in termini di parametri di diffusione al variare del livello del segnale di controllo del guadagno. Lo scopo del prototipo, ideato in forma discreta anche per poter meglio comprendere il funzionamento dei vari blocchi, non ha avuto come scopo principale quello di eccellere in prestazioni. L'obiettivo è stato quello di dimostrare la fattibilità dell'idea e di ricevere le conferme necessarie a giustificare un eventuale passaggio alla tecnologia integrata. Alla luce di queste premesse e tenendo conto che solo una realizzazione integrata consente di massimizzare le prestazioni, appare giustificata la scelta che ha suggerito di non spingere l'amplificatore a guadagno variabile al limite delle

possibilità. La banda dei segnali di test è stata limitata a valori tali da non risentire, principalmente, del comportamento in regime dinamico del VGA stesso.

6.1.1 Strutture passive - Ibrida a 90° di ingresso

la sezione responsabile della generazione delle due componenti in quadratura di fase è stata affidata ad una ibrida a 90° (contrassegnata con il numero 4, in Figura 61) prodotta dalla Krytar®, ovvero il modello *double arrow 1230* 1-12.4 GHz. In Figura 62 è possibile osservare il componente passivo, da cui si può notare come il costruttore renda disponibile anche la porta isolata (4) che nell'esperimento, ovviamente, è stata opportunamente terminata su un carico adattato.



Figura 62. Fotografia dell'ibrida a 90°.

I parametri di scattering dell'ibrida sono stati misurati tramite un analizzatore di reti vettoriale (VNA) Anritsu 37397D (40 MHz – 65 GHz) per verificarne la bontà. La calibrazione del VNA (TRL) è stata condotta per una banda ben superiore a quella dell'ibrida, dichiarata dal costruttore. Nella

Figura 63 sono riportati gli andamenti degli adattamenti delle 3 porte, che alle frequenze di interesse risultano prossimi a 30 dB.

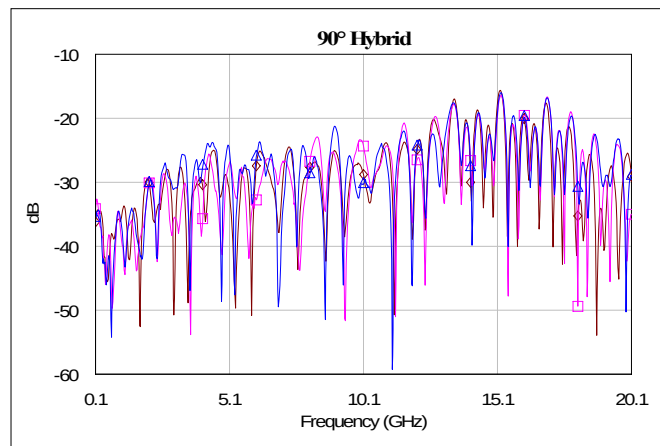


Figura 63. Parametri $|S_{xx}|$ dell'ibrida.

Nella Figura 64 sono riportati gli andamenti dei moduli delle trasmettenze della porta diretta e di quella accoppiata, rispetto a quelle d'ingresso. Da tale grafico è possibile notare un lieve sbilanciamento di circa 0.7 dB tra i rami d'ingresso ai VGA alla frequenza d'interesse, con un andamento comunque piuttosto piatto in frequenza.

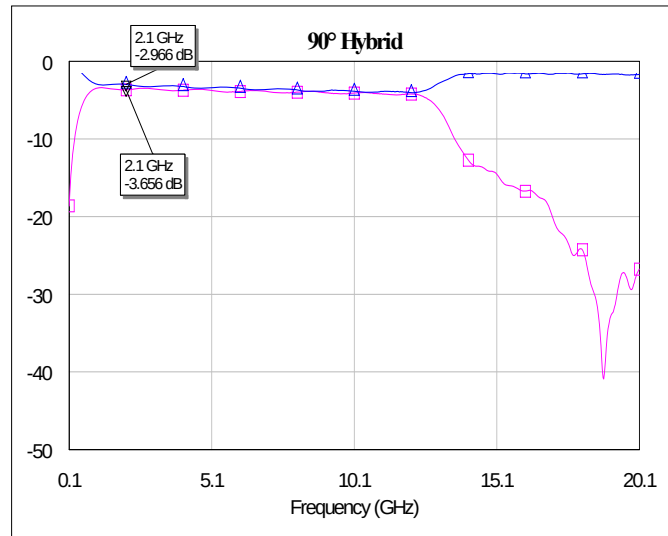


Figura 64. Andamento di $|S_{x1}|$.

Nella Figura 65 è riportato l'andamento della differenza di fase tra le porte 2 e 3 dell'ibrida, confermando un andamento prossimo all'idealità (la differenza di fase alla frequenza di interesse, rispetto ai 90° teorici, è di circa 0.68°).

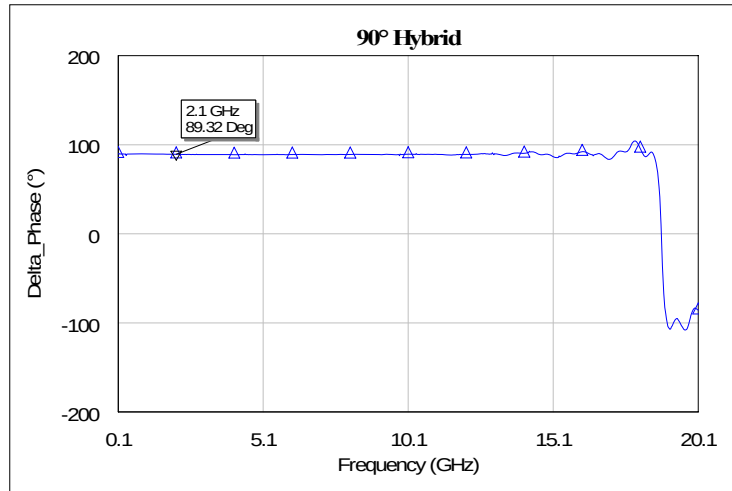


Figura 65. Andamento della differenza di fase dei parametri S_{21} e S_{31} .

6.1.2 Strutture Passive – Ibrida a 180° di uscita

La struttura passiva avente il compito di generare i segnali somma e differenza, ovvero alle cui porte si possono osservare le componenti ad inviluppo costante dell'SCS, è rappresentata da un'ibrida a 180° indicata come numero 5 nella Figura 61. Per tale componente, si è scelto in particolare una Krytar *double arrow 1210124* caratterizzata, da una banda operativa da 1 a 12.4 GHz. Nella Figura 66 è riportata una foto del componente.



Figura 66. Ibrida a 180° KRYTAR mod. 10124.

Nella modellizzazione di sistema si è semplificata la struttura dell'ibrida stessa, schematizzandola come una rete due-porte nella quale il segnale si propaga da sinistra a destra (essendo comunque una struttura con un ottimo adattamento). Lo schema di riferimento è riportato in Figura 67.

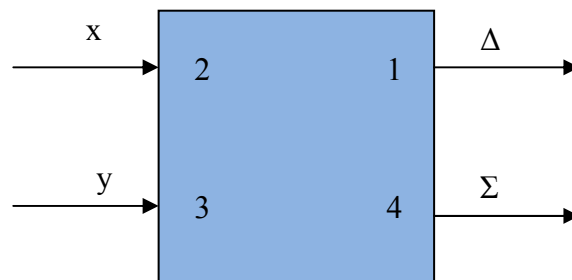


Figura 67. Schematizzazione di sistema di un'ibrida a 180°.

I segnali alle porte 1 e 4 risultano:

$$\begin{aligned}\Delta &= x \cdot S_{12} + y \cdot S_{13} \\ \Sigma &= x \cdot S_{42} + y \cdot S_{43}\end{aligned}\tag{6.1}$$

da cui, immaginando condizioni ideali:

$$\begin{aligned}\Delta &= \frac{1}{\sqrt{2}}x \cdot e^{j\varphi_{S12}} + \frac{1}{\sqrt{2}}y \cdot e^{j\varphi_{S13}} \\ \Sigma &= \frac{1}{\sqrt{2}}x \cdot e^{j\varphi_{S41}} + \frac{1}{\sqrt{2}}y \cdot e^{j\varphi_{S43}}\end{aligned}\tag{6.2}$$

ovvero, dovendosi realizzare segnali somma e differenza:

$$\begin{aligned}\Delta &= \frac{1}{\sqrt{2}}e^{j\varphi_{S12}}(x + y \cdot e^{j\pi}) = \frac{1}{\sqrt{2}}x - \frac{1}{\sqrt{2}}y \\ \Sigma &= \frac{1}{\sqrt{2}}e^{j\varphi_{S41}}(x + y \cdot e^{j2\pi}) = \frac{1}{\sqrt{2}}x + \frac{1}{\sqrt{2}}y\end{aligned}\tag{6.3}$$

Nella realtà si avranno fattori diversi da $\frac{1}{\sqrt{2}}$ e differenze di fase prossime ai

valori ideali.

Nella Figura 68 sono riportati gli andamenti dei moduli dei parametri S_{21} e S_{31} , dalla quale è possibile notare come essi varino pressoché nel medesimo modo al variare della frequenza. In particolare, alla frequenza di lavoro, si ha uno sbilanciamento di circa 0.3 dB.

Nella Figura 69 è riportata la differenza tra le fasi dei parametri S_{12} e S_{13} , dalla quale è possibile notare, alla frequenza di interesse, uno sbilanciamento di circa 5.3° , sostanzialmente costante in banda. Il valore della differenza di fase, prossimo a 180° , conferma che si tratta del canale Δ , ovvero del canale differenza.

Allo stesso modo nella Figura 70 è riportato l'andamento dei parametri $|S_{42}|$ e $|S_{43}|$, dove è possibile notare uno sbilanciamento di circa 0.5 dB, sostanzialmente costante in banda.

Nella Figura 71 è osservabile l'andamento della differenza di fase tra i parametri S_{42} e S_{43} , dal quale si nota uno sbilanciamento di circa 5.5° alla

frequenza di lavoro, sostanzialmente costante in banda. Nella Figura 72 è possibile notare l'ottimo isolamento tra le porte 1,4 e 2,3.

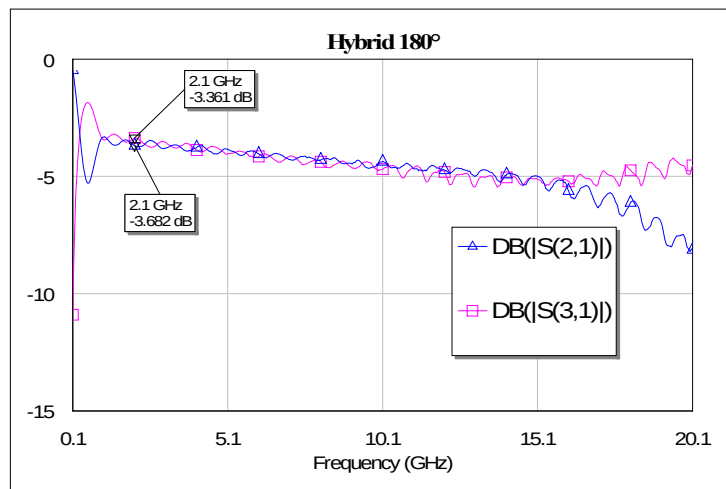


Figura 68. Andamento dei parametri $|S_{21}|$ e $|S_{31}|$.

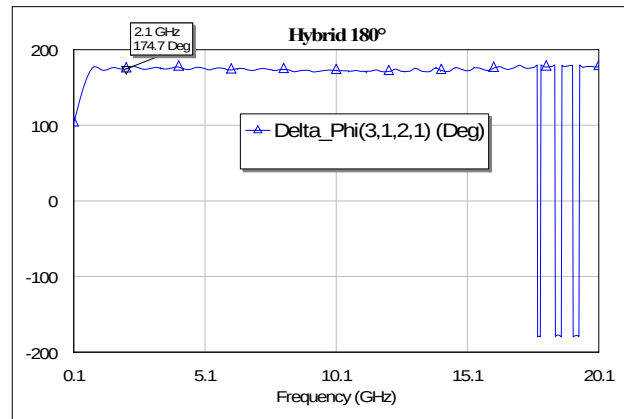


Figura 69. Andamento della differenza di fase tra i parametri S_{12} e S_{13} .

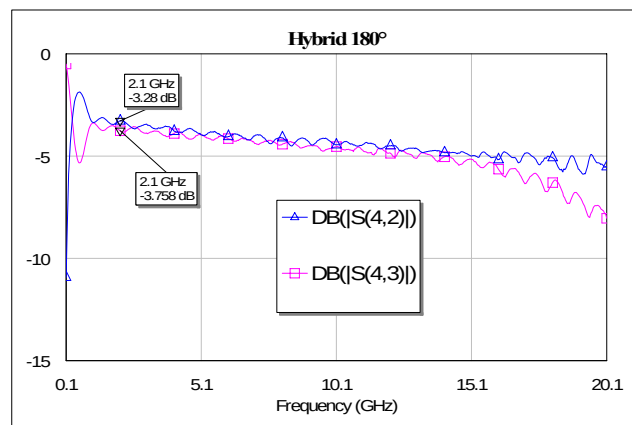


Figura 70. Andamento dei parametri $|S_{42}|$ e $|S_{43}|$.

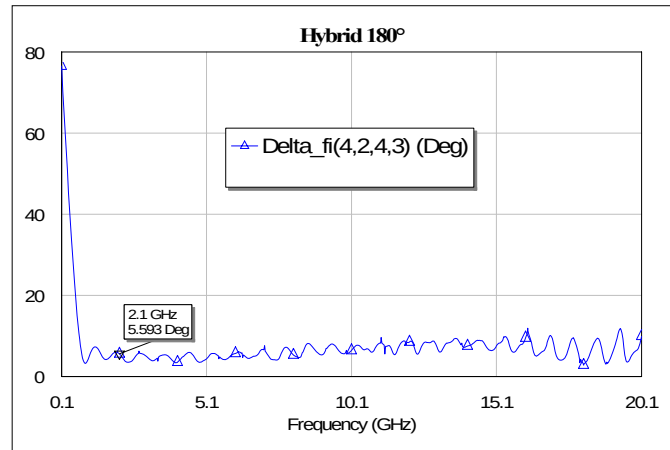


Figura 71. Andamento dei parametri S_{42} e S_{43} .

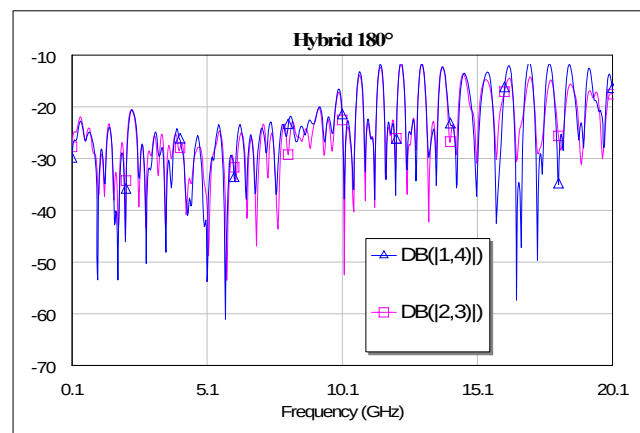


Figura 72. Isolamento tra le porte 1,4 e 2,3.

Le misure delle ibride sia a 90° che a 180° , ha confermato la bontà dei componenti utilizzati, pur essendo strutture a larga banda. E' lecito attendersi prestazioni migliori con prodotti simili, ma progettati per una banda più stretta.

6.1.3 *Envelope detector*

Il rivelatore di inviluppo risulta posizionato direttamente in uscita al divisore di potenza e, chiaramente, pilota la scheda di controllo. Il rivelatore di inviluppo è contrassegnato dal numero 2, ben visibile nella Figura 61. La funzione di tale blocco è quella di estrarre dal segnale modulato d'ingresso il modulo dell'inviluppo complesso associato. Per realizzare tale componente si è condotta una ricerca sia a livello di letteratura disponibile sia cercando di individuare prodotti commercialmente disponibili. Il risultato della ricerca è stato piuttosto sorprendente dal momento che l'-envelope detector, quale blocco funzionale, è spesso citato in molti lavori scientifici, mentre risultano carenti esempi di implementazioni pratiche che diano la possibilità di investigare lo stato dell'arte delle soluzioni circuitali adottate. In linea di principio si può affermare che in ogni caso la topologia circuital tipica di un rivelatore di inviluppo è concettualmente semplice e si basa su uno schema di principio riportato in Figura 73.

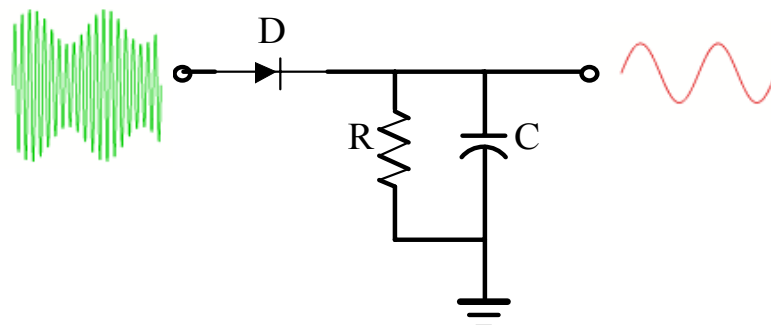


Figura 73. Schema di principio di un rivelatore di inviluppo.

Si può immaginare di avere un segnale d'ingresso a modulazione d'ampiezza, ove la frequenza della portante sia molto superiore alla frequenza propria della modulante. All'atto dell'applicazione della tensione, il diodo, polarizzato direttamente, entrando in conduzione consente il passaggio di una corrente di carica che, in massima parte, fluisce nel condensatore caricandolo (trascurando i transistori). Al raggiungimento del picco di tensione, il condensatore, già carico, impone un potenziale sul catodo del diodo tale da portarlo in interdizione. In queste condizioni la corrente può circolare esclusivamente nel gruppo RC consentendo la scarica del condensatore, con una diminuzione esponenziale della tensione ai suoi capi. Il ciclo riprende nel momento in cui il segnale d'ingresso è tale per cui la differenza di potenziale ai capi del diodo risulta maggiore o uguale alla tensione di soglia (idealmente zero). Nella Figura 74 è possibile osservare un esempio di quanto detto.

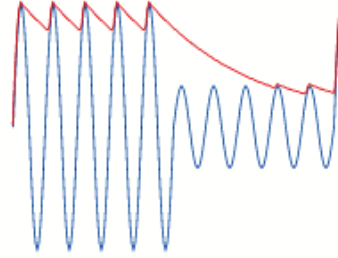


Figura 74. Andamento della tensione ai capi della cella RC.

Si può formalizzare il problema cercando una relazione tra il periodo T della frequenza portante f_c e la costante di tempo τ della cella RC. Durante il tempo T intercorrente tra due successivi picchi della portante il condensatore si carica ad una tensione massima pari a V_p ovviamente proporzionale all'ampiezza dell'onda modulante. Una volta raggiunta la tensione massima e con il diodo interdetto, il condensatore si scarica sulla resistenza R raggiungendo una tensione V' pari a:

$$V' = V_p e^{\frac{-T}{\tau}} \quad (6.4)$$

Per le ipotesi formulate in precedenza, ovvero se $\frac{T}{\tau} \ll 1$, è possibile semplificare la (6.4) ottenendo:

$$V' \approx V_p \left(1 - \frac{T}{\tau} \right) \quad (6.5)$$

Il valore del ripple picco-picco è dunque pari a:

$$\Delta V \approx \frac{V_p T}{\tau} = \frac{V_p}{f_c \tau} \quad (6.6)$$

Poiché la legge che regola la scarica del condensatore è comunque un esponenziale negativo, ciò impedisce al rivelatore di seguire rapide variazioni della tensione modulante (di frequenza è pari a f_m), introducendo una distorsione nella forma d'onda, ovvero una tosatura dei picchi negativi del segnale modulante. E' possibile minimizzare tale effetto scegliendo una costante di tempo τ tale che:

$$\tau \gg t_m \text{ con } t_m = \frac{1}{f_m} \quad (6.7)$$

D'altra parte la minimizzazione del ripple richiederebbe un τ molto grande il che significa molto maggiore del periodo proprio della portante. In definitiva si deve avere:

$$\frac{1}{f_m} \ll \tau \ll \frac{1}{f_c} \quad (6.8)$$

La realizzazione effettiva del rivelatore d'involuppo, vista la criticità del blocco funzionale all'interno dello schema dell'SCS, ha visto l'uso di un componente integrato: l'LTC5535 della Linear Technologies. Tuttavia si è provveduto anche a dimensionare opportunamente un rivelatore di involuppo completamente diverso quale soluzione di back-up.

Sulla base di tali considerazioni si è proceduto al progetto di un rivelatore di involuppo basandosi su un diodo a barriera schottky HP 5082-2207 del tipo beam-lead utilizzabile nei detector e nei mixer fino a 10 GHz. Il progetto, condotto su substrato FR-4 da 1.6mm, ha fatto uso delle librerie Panasonic® relativamente a resistori, condensatori ed induttori SMD. Basandosi sui dati forniti dal costruttore è stato possibile creare un modello circuitale del diodo stesso e del relativo package come risulta dalla Figura 75

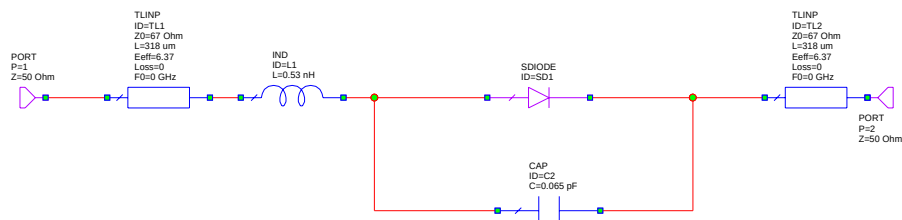


Figura 75. Modello circuitale equivalente del diodo HP 5082-2207.

Il modello utilizzato è valido sia a piccolo segnale sia in regime non lineare. La caratteristica IV del diodo stesso, simulata a 25°, è riportata nella Figura 76.

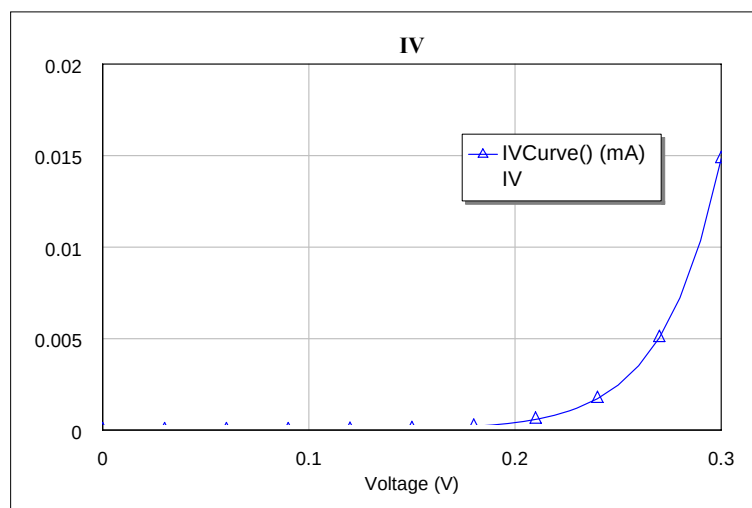


Figura 76. caratteristica IV del diodo a 25°.

Le specifiche del rivelatore di inviluppo prevedevano:

- 1- Accoppiamento in AC del segnale d'uscita, ovvero componente in DC presente all'uscita prossima a zero
- 2- Banda a RF centrata su 2.1 GHz ed ampia almeno 10 MHz
- 3- Banda video pari a 10 MHz

Al fine di incrementare la sensibilità del diodo, diminuendo la resistenza di giunzione, si è provveduto ad inserire una piccola corrente di bias di circa $20\mu\text{A}$. Nella figura Figura 77 è riportato lo schema elettrico del rivelatore a livello di layout con relativi componenti passivi reali. Nello schema sono visibili: una sezione di adattamento di ingresso con un radial stub parallelo, un percorso resistivo per consentire la polarizzazione del diodo e due celle RC in cascata con valori tali da soddisfare le esigenze contrastanti fra la (6.8) e le prestazioni nel dominio del tempo in termini durata del transitorio e distorsione della forma d'onda. I valori scelti, compatibilmente con quelli disponibili, sono stati individuati con l'ausilio del calcolatore tramite numerose simulazioni nel dominio del tempo (HSpice) e della frequenza. Nella Figura 78 sono riportati gli andamenti dell'adattamento del rivelatore di inviluppo per due differenti potenze d'ingresso, mentre nella Figura 79 è riportata la risposta nel dominio del tempo del rivelatore ad un test a due toni con una separazione in frequenza di 2,5 MHz. In Figura 80 è riportata una visione tridimensionale del layout del rivelatore.

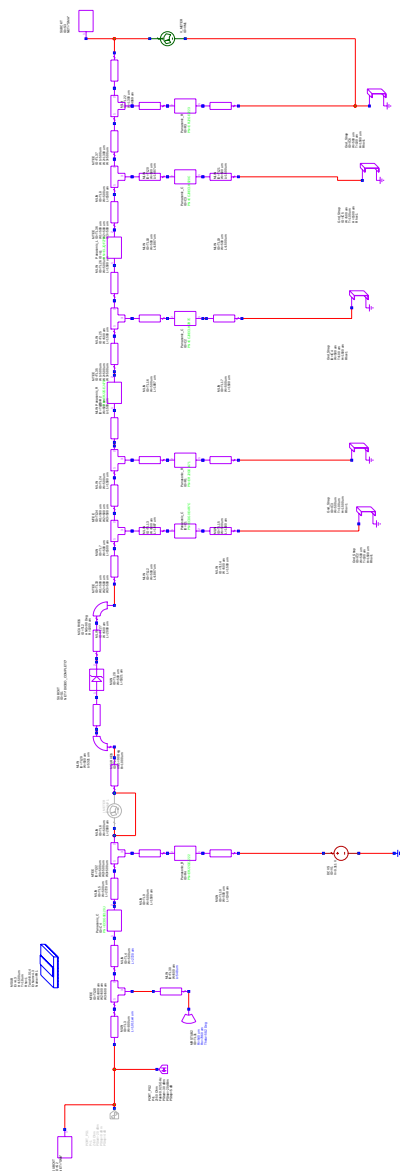


Figura 77. Schema elettrico del rivelatore d'involuppo.

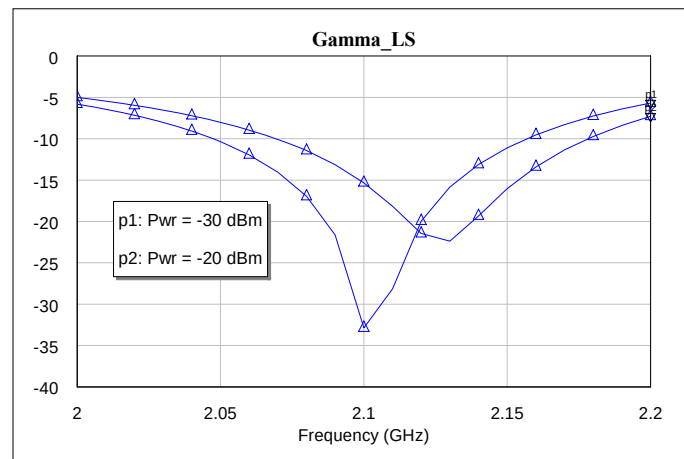


Figura 78. Adattamento del rivelatore di inviluppo.

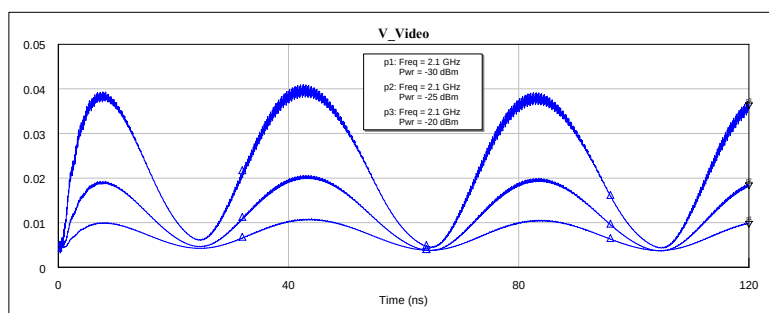


Figura 79. Risposta nel dominio del tempo.

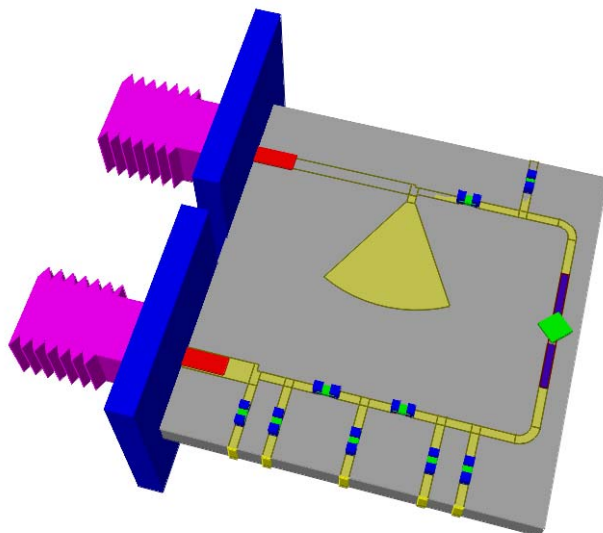


Figura 80. Visione 3D del rivelatore d'involuppo.

Lo schema di Figura 77, per quanto teoricamente valido, presenta alcuni punti deboli. I difetti maggiori si possono così elencare:

- 1- Sensibilità del diodo alle variazioni di temperatura
- 2- Difficoltà nel garantire un'accoppiamento in alternata senza far uso di condensatori di valore eccessivo
- 3- Necessità di amplificare il segnale

In risposta al punto 1 si osservi il semplice circuito di Figura 81

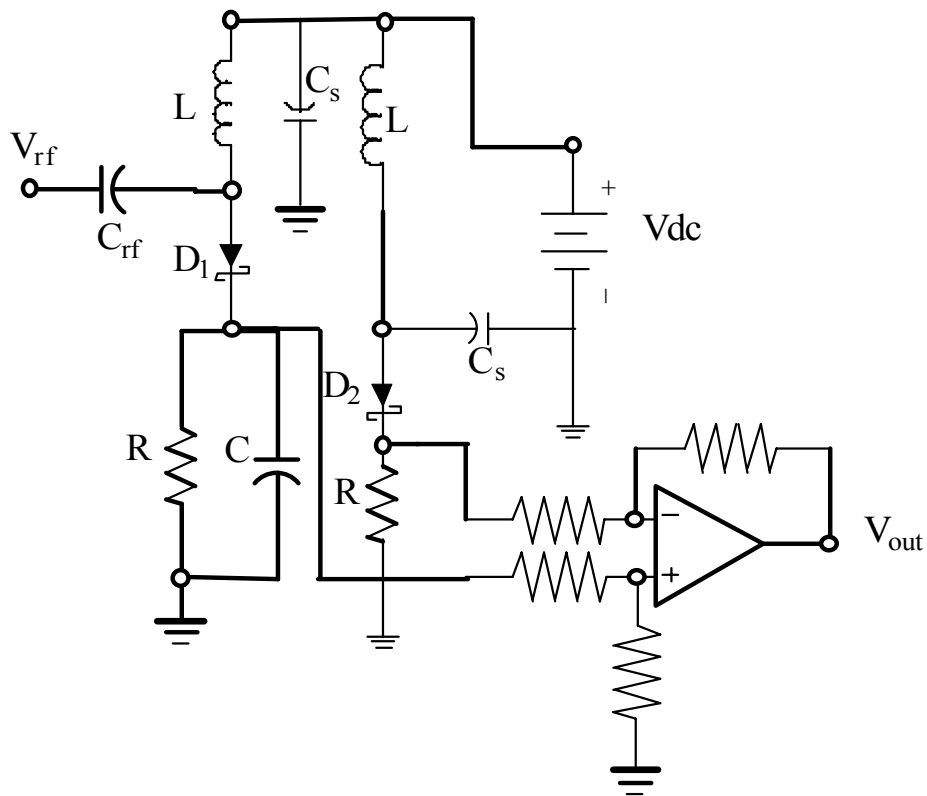


Figura 81. Envelope detector di tipo differenziale.

Se si formula l'ipotesi (fondamentale) che l'intero circuito venga realizzato con tecnologia integrata e che in particolare i diodi D1 e D2 vengano accresciuti in zone contigue del wafer, si può quindi ammettere che le caratteristiche elettriche di D1 siano praticamente identiche a quelle di D2. Con tali ipotesi, in condizioni di assenza di segnale RF applicato ($V_{rf}=0$), la tensione rilevabile ai capi dei resistori R è :

$$V_R = (V_{dc} - V_d) \quad (6.9)$$

La tensione d'uscita V_{out} risulta pari a zero pur essendo presente una caduta di potenziale sui resistori R dovuta alla corrente di polarizzazione dei diodi.

In presenza di segnale a RF, la cella RC di carico del diodo D_1 sarà tale da provocare una caduta di tensione del tipo:

$$V_{RC} = V_{bias} + V_{bf}(t) \quad (6.10)$$

Mentre la caduta sul resistore R in serie a D_2 sarà sempre del tipo:

$$V = V_{bias} \quad (6.11)$$

La differenza tra queste tensioni sarà pari al segnale di bassa frequenza $V_{bf}(t)$ (involuppo), questo fin quando sia possibile trascurare la componente armonica di ordine zero dovuta alle non linearità del diodo D_1 , ovvero fin quando la potenza del segnale RF d'ingresso non sia troppo elevata. La configurazione di Figura 81 consente quindi di eliminare dal segnale d'uscita il bias dei diodi, introdotto per migliorare la sensibilità ovvero per diminuire efficacemente la resistenza serie equivalente dei diodi stessi, inoltre permette di per sé l'amplificazione del segnale utile scegliendo opportunamente il rapporto dei resistori connessi all'amplificatore operazionale. Il circuito di Figura 81 è simile allo schema di principio del chip Linear Technologies LTC5535, riportato in Figura 82

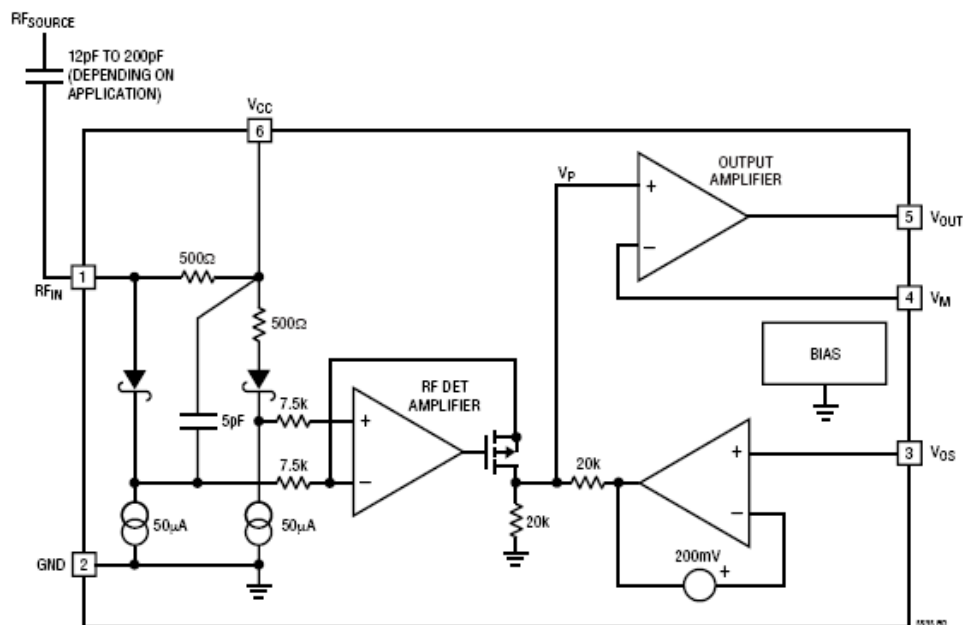


Figura 82. Schema di principio del chip LTC5535.

In tale schema, partendo dal pin 6, ovvero dal pin dal quale l'intero circuito trae l'alimentazione in DC, procedendo verso il basso si nota la presenza di una coppia di diodi schottky identici, aventi ciascuno un resistore serie pari a 500 Ohm. Sui catodi dei diodi risultano inseriti due generatori di corrente costante pari a 50 μ A. Il condensatore da 5 pF costituisce la capacità del gruppo RC. Il segnale a RF viene iniettato nel chip attraverso un condensatore SMD di accoppiamento di valore opportuno; tale condensatore risulta abbastanza critico sia per quanto riguarda l'adattamento del rivelatore d'involuppo, sia perché non è possibile ometterlo in quanto sul pin 1 è presente la tensione di bias del diodo schottky. L'amplificatore differenziale (RF DET AMPLIFIER) genera in uscita il segnale di bassa frequenza che viene poi inviato ad un amplificatore d'uscita (OUTPUT AMPLIFIER)

compensato in frequenza il cui guadagno (legato alla banda passante) può essere imposto tramite alcune resistenze esterne. Un circuito ausiliario regola il livello del segnale d'uscita, ovvero fissa il valore minimo di tensione a partire dal quale l'uscita può seguire l'ingresso, partendo comunque da un valore minimo di circa 200 mV. Una tale funzione è molto utile quando si debba interfacciare l'LTC5535 ad un convertitore A/D. La Figura 83 riporta un esempio applicativo del chip:

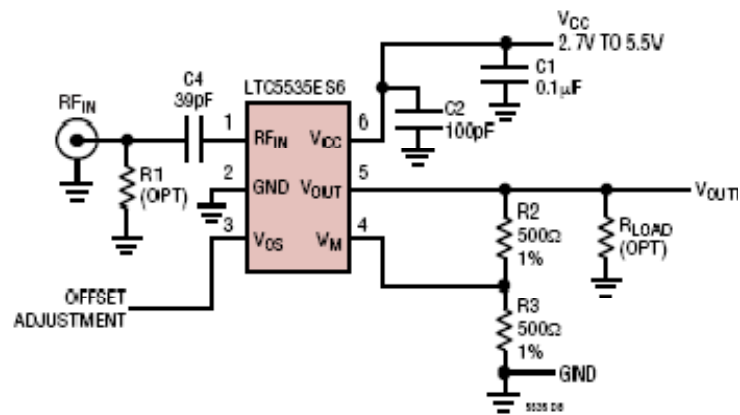


Figura 83. Esempio applicativo del chip LTC5535.

Il guadagno dell'amplificatore d'uscita è pari a:

$$G = 1 + \frac{R_A}{R_B} \quad (6.12)$$

Che risulta stabile solo per $G > 1$. La banda passante dell'amplificatore è legata al guadagno tramite la relazione:

$$BW = \frac{40}{G} \text{ [MHz]} \quad (6.13)$$

Per poter sottoporre a test un envelope detector basato su LTC5535 si è pensato di integrare i componenti necessari su un unico PCB mantenendo esternamente la cella di carico RC.

Il progetto è stato sviluppato utilizzando il CAD AWR Microwave Office ® utilizzando un substrato ROGERS RO3010A con uno spessore di 640 μm e costante dielettrica pari a 10.2. La scelta del substrato è stata motivata principalmente dalla necessità di operare con linee di trasmissione in microstriscia con impedenza caratteristica prossima a 50 Ω , aventi dimensioni compatibili con il chip.

Per avere un'idea più chiara del problema, le dimensioni tipiche del chip, con package SOT23, sono pari a 2.9mm x 2.8 mm; la larghezza di una microstriscia con impedenza caratteristica di 50 Ω a 2.1 GHz su un substrato FR-4 spesso 1.6 mm ($\epsilon_r = 4.3 \div 4.5$) è circa pari a 3 mm, ovvero maggiore dell'intero chip. L'uso del substrato ROGERS ha consentito di ottenere linee a 50 Ω larghe circa 0.57 mm, pienamente compatibili con la dimensione massima per il footprint dei pin (consigliato dalla casa madre) pari a 0.62 mm. Nel progetto del layout si è mantenuta la linea d'ingresso più corta possibile, evitando di ricorrere ai via per le connessioni di massa. Si è adottato una struttura coplanare, riportando il collegamento di massa anche sul piano superiore; in questo modo sono state enormemente facilitate le operazioni di saldatura. Per semplificare l'intero sistema, si è cercato di utilizzare uno stesso livello di alimentazione per tutte le schede (alimentazione singola pari a +5V). Ciò ha comportato qualche lieve difficoltà in sede di individuazione della capacità serie da inserire sulla linea di adduzione del segnale RF poiché, tra l'altro, i dati forniti dal costruttore, relativamente all'impedenza d'ingresso mostrata dal chip in corrispondenza

di due livelli di potenza distinti, erano relativi a tensioni di bias differenti. Si è proceduto ad una regolazione sperimentale tramite una serie di misure effettuate con VNA Anristsu 37397D, aggiungendo due piccole capacità ausiliarie sui piani di massa pari ad 0.47 pF. L'adattamento ottenuto, ovviamente nella banda di interesse, è risultato ottimo, come è possibile notare nella Figura 84

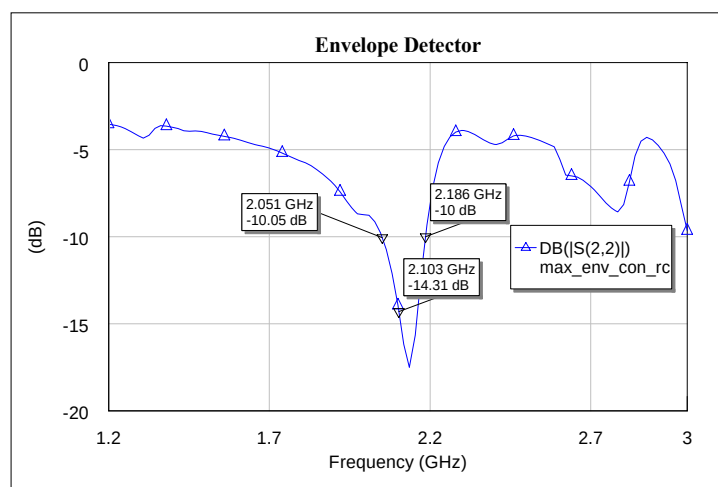
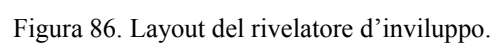
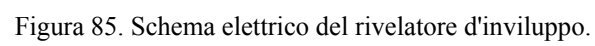


Figura 84. Adattamento.

Nella Figura 85 è riportato lo schema elettrico del rivelatore, nella Figura 86 è riportato il layout della scheda mentre nella Figura 87 è possibile apprezzare una visione tridimensionale del PCB. Nella figura Figura 88 è riportata una fotografia del PCB completo di connettori maschio SMA.



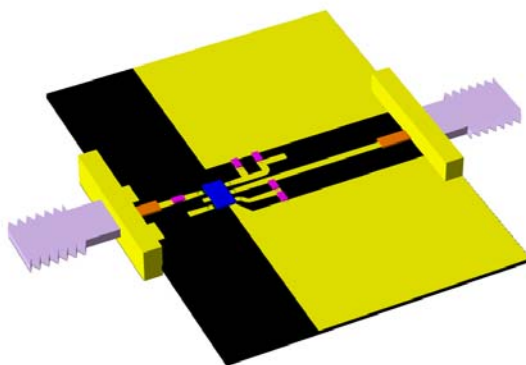


Figura 87. Visione 3D della scheda.

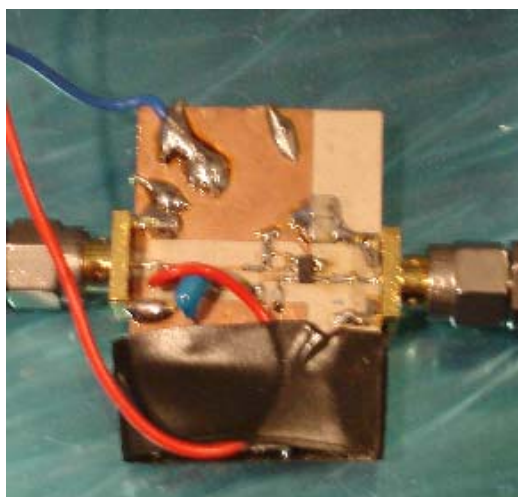


Figura 88. Fotografia del rivelatore di involuppo.

La scheda è stata sottoposta a test, utilizzando un generatore Agilent E4438C in modalità multitono, sintetizzando un test a 2 toni con vari livelli di potenza. La forma d'onda rilevata in uscita dal rivelatore d'involuppo, ai capi della cella RC collegata esternamente tramite cavo coassiale RG58, è stata acquisita tramite oscilloscopio digitale HP 54503A. Il valore della resistenza è stato scelto in accordo con quanto consigliato dal costruttore, ovvero $R=2\text{ K}\Omega$, mentre la capacità è stata fissata a 27 pF tenendo conto della capacità d'ingresso dell'amplificatore operazione d'ingresso della scheda di controllo.

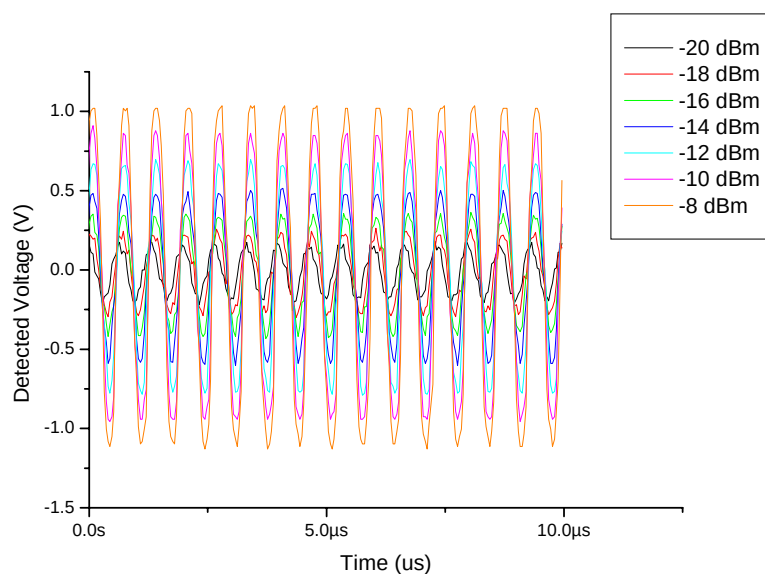


Figura 89. Involuppi acquisiti tramite HP54503A al variare della potenza media a RF indicata in legenda.

Una misura della banda del rivelatore di inviluppo ha mostrato risultati compatibili con quanto dichiarato dal costruttore ovvero circa 12 MHz, come riportato in Figura 90.

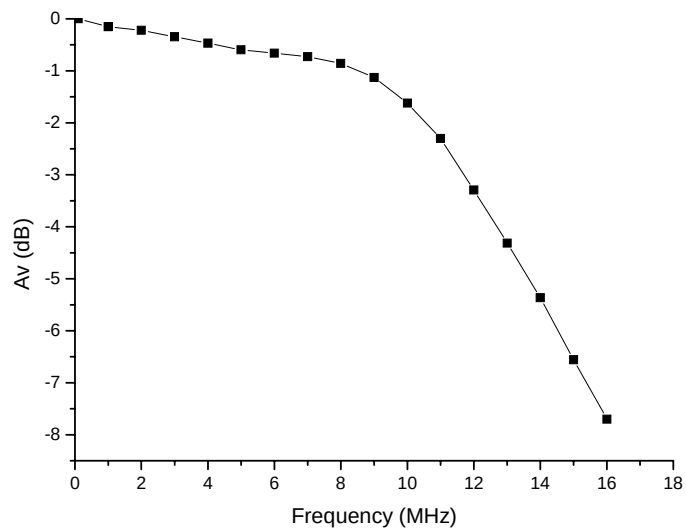


Figura 90. Banda di rivelazione dell'envelope detector (misurata).

6.1.4 Scheda di controllo

La scheda di controllo costituisce il punto centrale dell'architettura di sistema, ed è individuabile come punto 3 nella Figura 61. La scheda deve svolgere alcuni compiti, tutto sommato semplici, ma fondamentali:

- 1- isolare il rivelatore di inviluppo
- 2- equalizzare la risposta del rivelatore di inviluppo sulla base della Figura 90

- 3- amplificare il segnale
- 4- sommare al segnale amplificato una componente in DC

Inoltre, poiché il sistema è realizzato a componenti discreti, per tener conto delle inevitabili tolleranze e per poter avere un grado di libertà in più, il fattore di amplificazione deve essere regolabile. Il punto 4 è particolarmente importante poiché la tensione d'uscita ha il compito di pilotare il pin di controllo del guadagno del VGA. A causa della presenza nel chip di diodi di protezione ESD (ElettroStatic Disharge), è assolutamente necessario che la tensione applicata sia sempre maggiore di 1 V quando risulti applicata la tensione di alimentazione. Le funzioni elencate sono svolte da quattro stadi ad amplificatori operazionali, aventi ciascuno una caratteristica non invertente. Nella Figura 91 è riportato lo schema elettrico della scheda di controllo progettata.

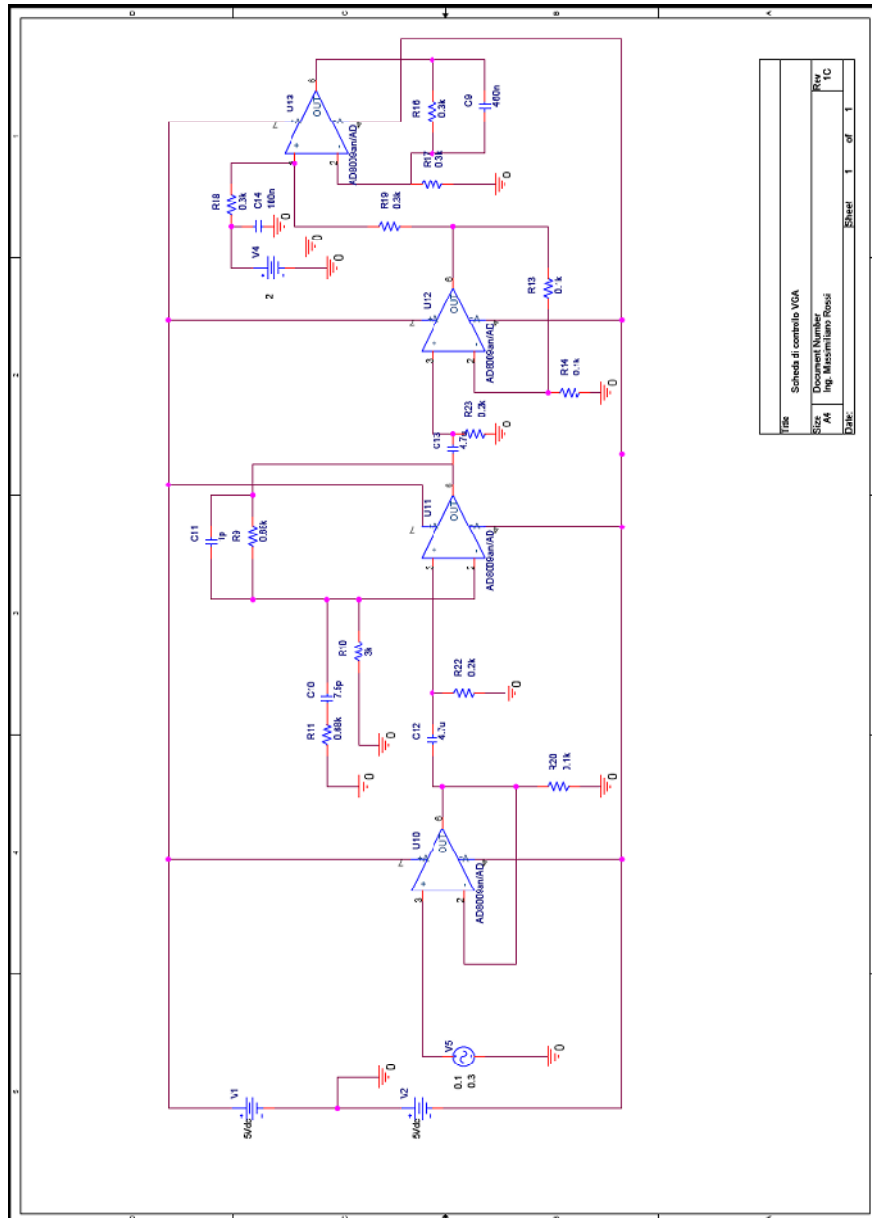


Figura 91. Schema elettrico della scheda di controllo.

Il primo amplificatore operazionale (U10) è configurato come semplice buffer isolatore a guadagno unitario, il cui scopo principale è quello di isolare la cella di carico RC del rivelatore di involuppo dal resto del circuito. Il buffer è accoppiato in alternata al secondo tramite un filtro di Bessel passa-alto a singolo polo. Il secondo stadio è leggermente più complesso ed è incentrato sull'opamp U11. Fintantochè la frequenza d'ingresso risulta sufficientemente bassa, il guadagno del secondo stadio (G_2) è circa pari a:

$$G_2 = 1 + \frac{R_9}{R_{10}} \quad (6.14)$$

Lo stadio è configurato per essere un espansore di guadagno, con un guadagno stimato di +3 dB nell'intorno alla frequenza di 11.7 MHz. Se si analizza la funzione di trasferimento in tensione del secondo stadio si ha:

$$Av(s) = \frac{R_{10} + R_9 + C_{10}R_{11}R_9s + C_{10}R_{10}(R_{11} + R_9)s}{R_{10} + C_{10}R_{10}R_{11}s} \quad (6.15)$$

la risposta in frequenza è quindi:

$$Av(j\omega) = \frac{R_9(-j + C_{10}R_{11}\omega) + R_{10}(-j + C_{10}(R_{11} + R_9)\omega)}{R_{10}(-j + C_{10}R_{11}\omega)} \quad (6.16)$$

$$|Av(j\omega)| = \sqrt{\frac{(R_{10} + R_9)^2 + C_{10}^2(R_{11}R_9 + R_{10}(R_{11} + R_9))^2\omega^2}{R_{10}^2(1 + C_{10}^2R_{11}^2\omega^2)}} \quad (6.17)$$

Il comportamento della rete per frequenze sufficientemente elevate è tale per cui il guadagno risulta limitato al valore:

$$|Av(j\omega)|_{\omega \rightarrow \infty} = 1 + \left(\frac{R_9}{R_{10}} + \frac{R_9}{R_{11}} \right) \quad (6.18)$$

mentre la pulsazione per la quale si ha l'espansione pari a 3dB è:

$$\omega|_{+3dB} = \sqrt{\frac{-R_{10}^2 + 2R_9R_{10} + R_9^2}{C_{10}^2 (R_{11}^2R_{10}^2 - R_{11}R_9R_{10}^2 - 2R_{11}R_9^2R_{10}^2 - 2R_{11}R_9^2R_{10} - 2R_{11}^2R_9R_{10} - R_{11}R_9^2R_{10}^2)}} \quad (6.19)$$

Fissati i valori dei resistori R_9, R_{10}, R_{11} , tramite simulazioni al calcolatore si è determinato il miglior valore della capacità C_{10} . Lo stadio successivo è quello che effettivamente amplifica il segnale, ed è costituito da un amplificatore non invertente con guadagno:

$$G_3 = 1 + \frac{R_{24}}{R_{14}} \quad (6.20)$$

Essendo R_{24} un trimmer SMD da 1 K Ω . L'ultimo stadio (sommatore non invertente), incentrato sull'opamp U_{13} , ha il compito di generare in uscita un segnale pari alla combinazione lineare del segnale proveniente dallo stadio precedente e un livello di tensione in continua regolabile. In ultima analisi, il circuito isola il rivelatore di involuppo, ne equalizza la risposta in frequenza, lo amplifica, aggiunge una polarizzazione. La risposta in frequenza simulata è riportata in Figura 92.

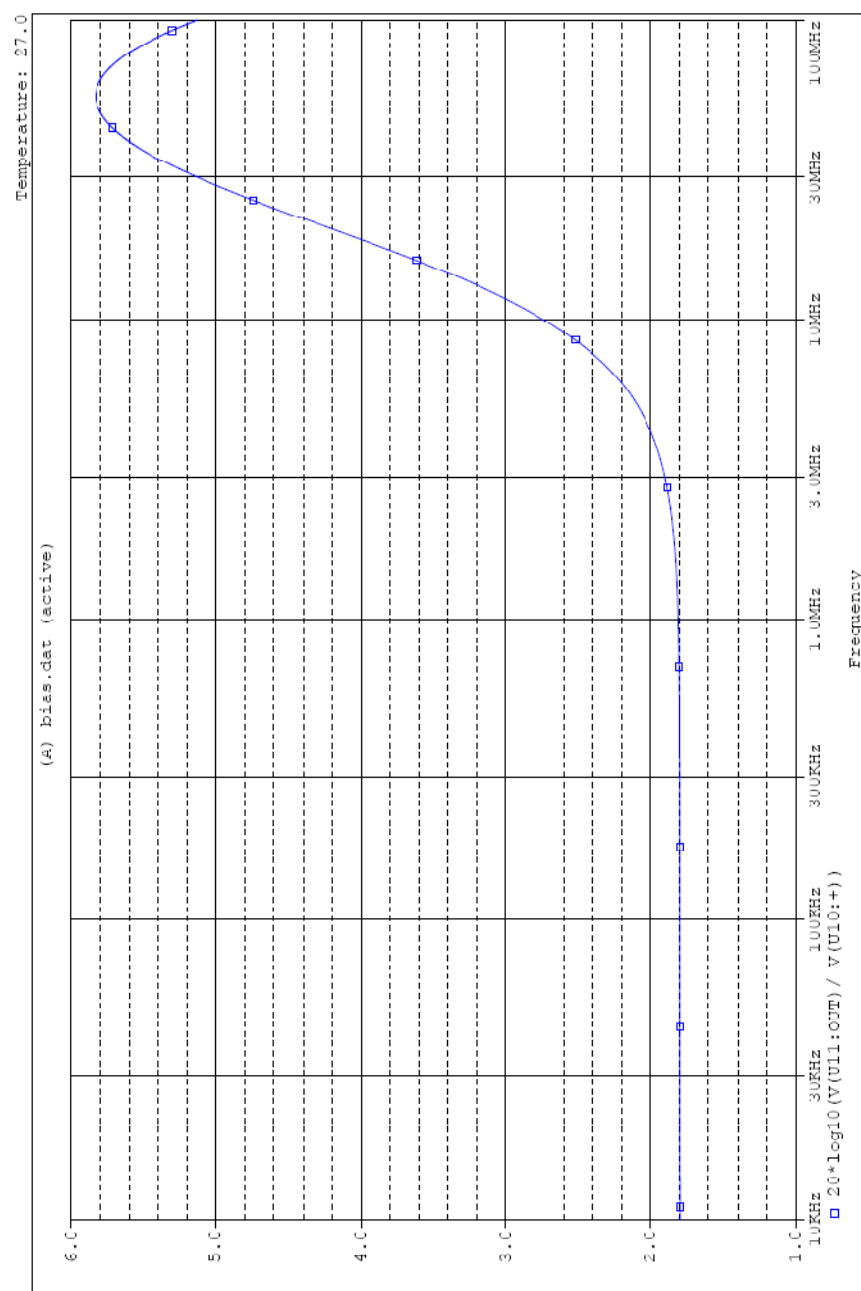


Figura 92. Risposta in frequenza dello stadio di equalizzazione.

Dal progetto dello schema elettrico si è poi passati alla realizzazione del layout effettivo utilizzando, per i passivi, componenti SMD 0603. A causa del numero di collegamenti necessario, si è optato per una soluzione a due layer con via. I via sono stati realizzati tramite micro rivetti in rame con diametro di 0.6mm, montati a freddo tramite rivettatrice (Bungard®). La scheda è stata realizzata su substrato FR-4 da 1.6 mm di spessore e realizzata tramite macchina a controllo numerico LPKF S100. Nella Figura 93 è riportato il layout della scheda completa dei componenti attivi e passivi.

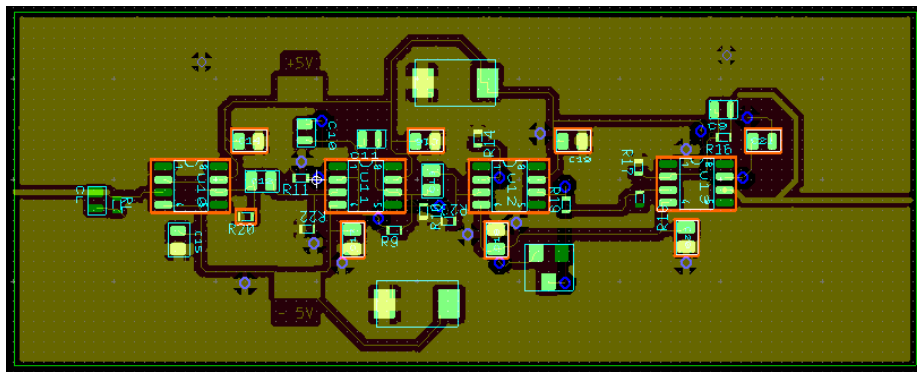


Figura 93. Layout del PCB della scheda di controllo.

Nella Figura 94 è possibile apprezzare una vista tridimensionale della scheda stessa.

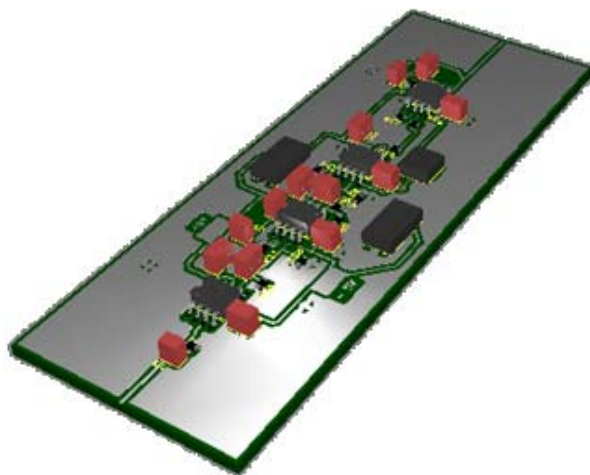


Figura 94. Visione 3D della scheda.

Nella Figura 95 è riportata una fotografia della scheda effettivamente realizzata

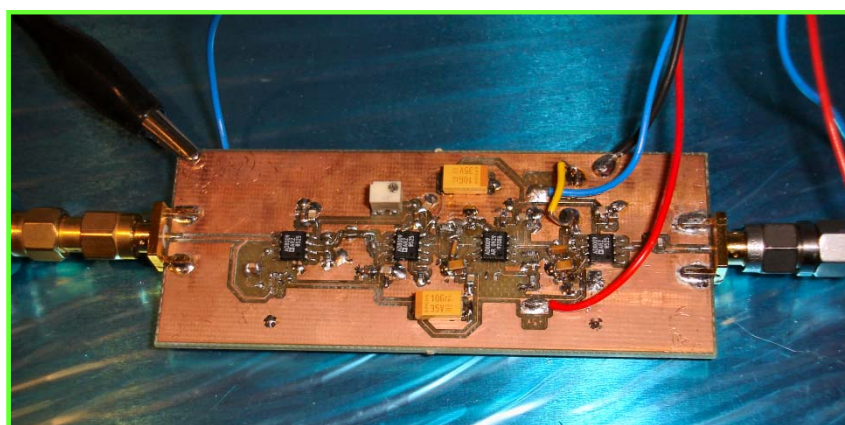


Figura 95. Fotografia della scheda realizzata.

6.1.5 Scheda di interconnessione

Si osservi l'elemento 6 nella Figura 61. L'interconnessione tra le uscite dei due amplificatori a guadagno variabile e le porte d'ingresso dell'ibrida a 180° ha costituito un problema pratico non di secondaria importanza. Il concetto di per sé è banale, ma la necessità di garantire sia la necessaria rigidezza al sistema, sia che le lunghezze elettriche e le attenuazioni tra i rami fossero le stesse, ha spinto alla progettazione di una scheda di interconnessione apposita. Dalle misure geometriche degli ingombri, si è passati al progetto di un layout riportato in Figura 96. Il circuito è molto semplice ed è composto da due linee in microstriscia non interagenti aventi impedenza caratteristica di $50\ \Omega$ a $2.1\ \text{GHz}$ su substrato FR-4 spesso $1.6\ \text{mm}$.

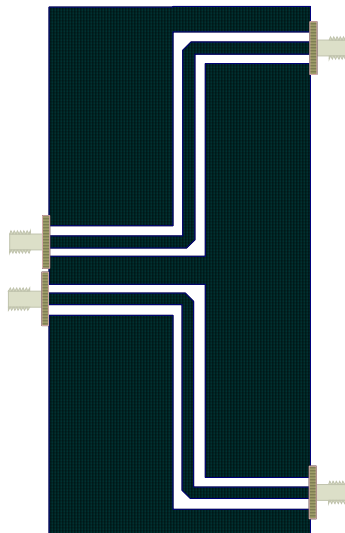


Figura 96. Layout della scheda di interconnessione.

Le simulazioni circuitali della scheda sono risultate alquanto ottimistiche, poichè non tengono conto delle interazioni presenti tra le microstricie e le isole metalliche. Nella Figura 97 sono riportati gli adattamenti stimati alle quattro porte. Nella Figura 98 sono riportate le perdite di trasmissione, stimate in circa 0.86 dB, tra le porte 2-1 e 4-3. La Figura 99 riporta gli andamenti degli sfasamenti stimati tra le porte 2-1 e 4-3.

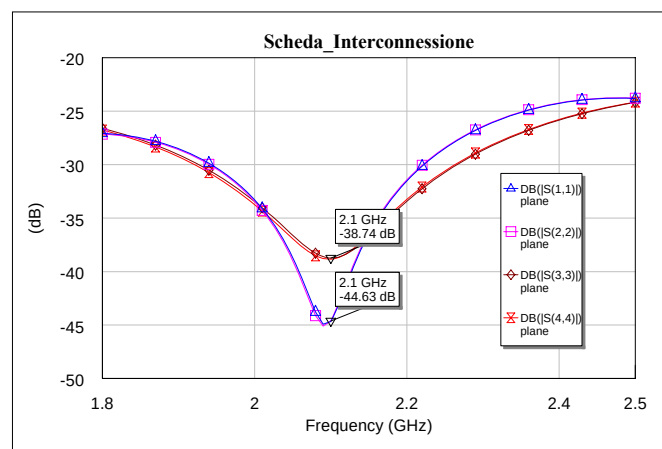


Figura 97. Adattamento stimato con modello circuitali.

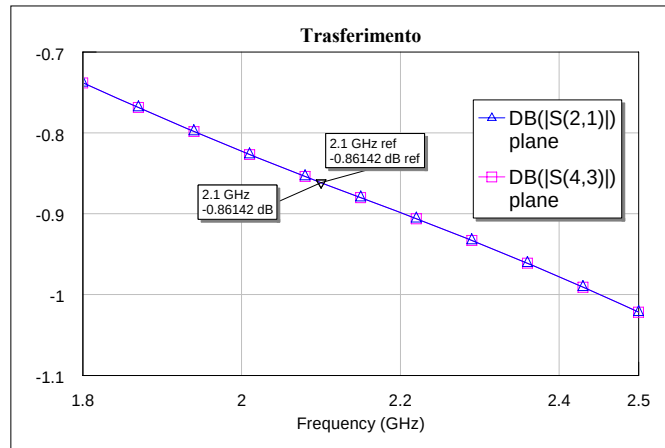


Figura 98. Perdite stimate.

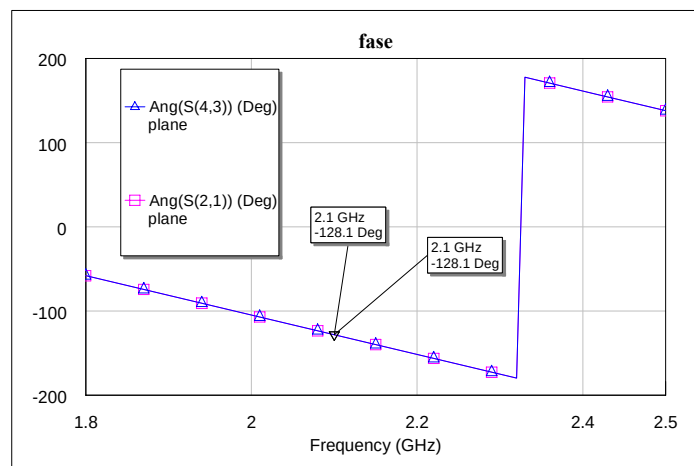


Figura 99. Sfasamenti nei rami.

Poiché la struttura somiglia più ad una struttura coplanare piuttosto che ad un circuito a microstrisce, allo scopo di verificare i dati, si è cercato di fissare una distanza opportuna tra le piste e le isole di metallo, ricorrendo ad

una simulazione elettromagnetica dell'intera struttura. Utilizzando il prodotto software Sonnet® [68] si sono utilizzati valori plausibili per il substrato (in primis per la costante dielettrica). La geometria accettabile per ottenere risultati simili alle simulazioni circuitali è riportata in Figura 100 ed i risultati ottenuti sono riportati nella Figura 101 e nella Figura 102.

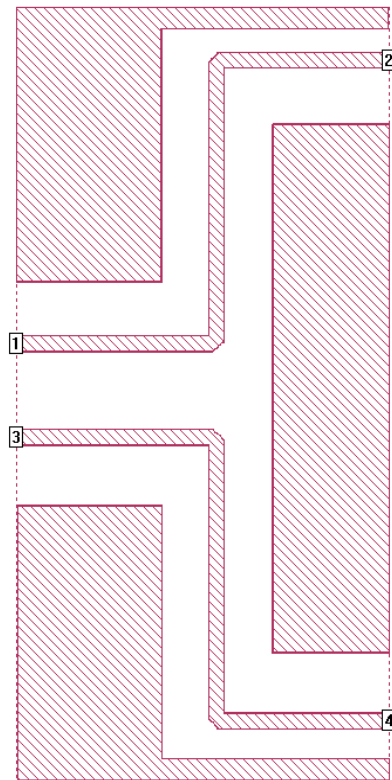


Figura 100. Layout della scheda modificato iterativamente tramite simulatore elettromagnetico ed effettivamente realizzata.

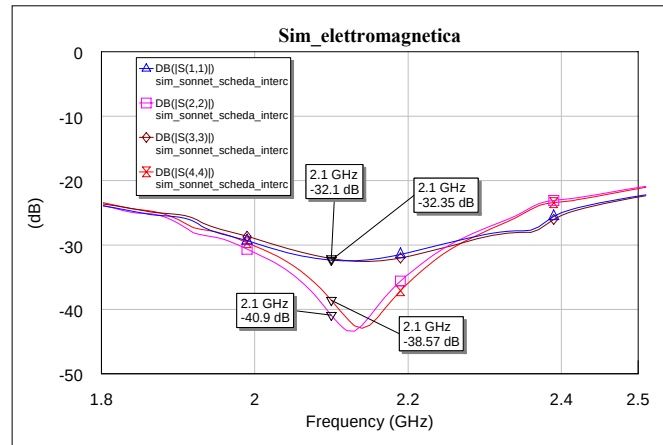


Figura 101. Parametri $|S_{xx}|$ ottenuti tramite simulazione elettromagnetica della struttura.

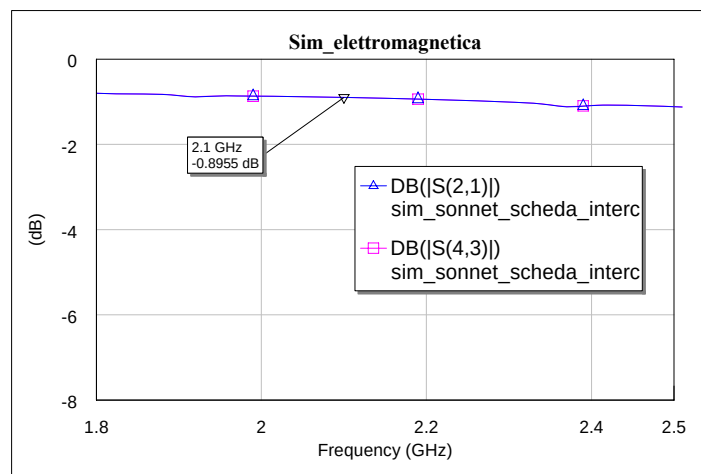


Figura 102. Perdite stimate da simulazione elettromagnetica.

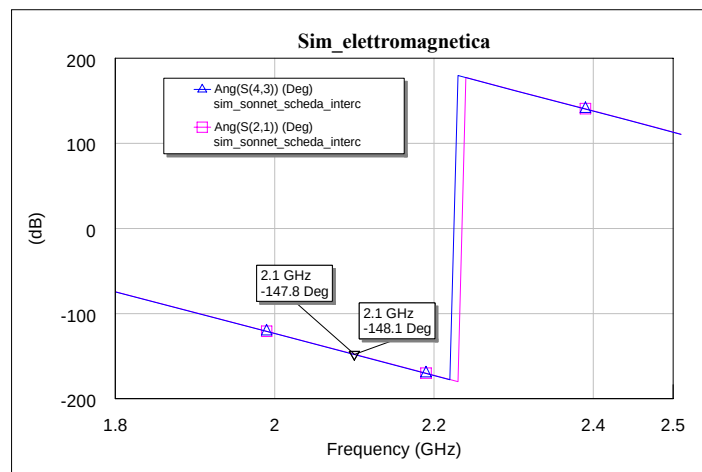


Figura 103. Sfasamento tra le porte 2,1 e 4,3.

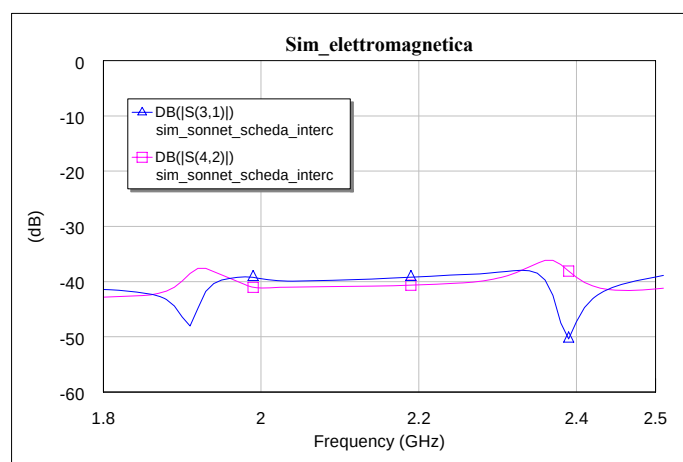


Figura 104. Isolamento tra le porte 3,1 e 4,2.

La scheda è stata realizzata e completata con l'aggiunta di lanciatori SMA da stampato del tipo end-launch. Nella Figura 105 è riportata una fotografia della scheda stessa.

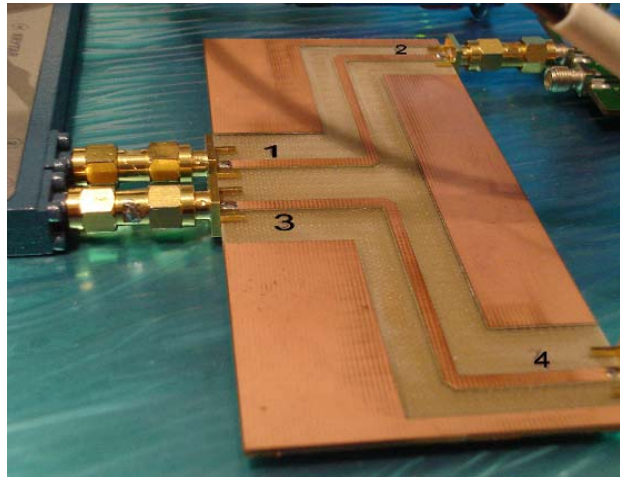


Figura 105. Fotografia della scheda realizzata.

I parametri di diffusione della scheda sono stati acquisiti tramite analizzatore di reti vettoriale Anritsu 37397D e riportati in Figura 106, Figura 107, Figura 108, Figura 109.

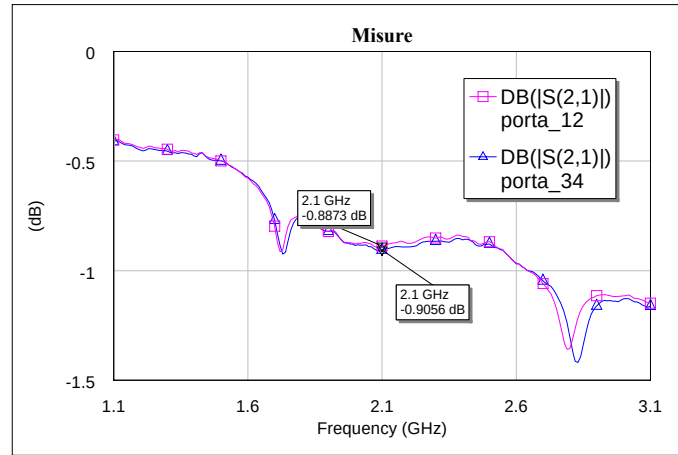


Figura 106. Misure delle trasmettenze tra le porte 2,1 e 4,3 della scheda di interconnessione.

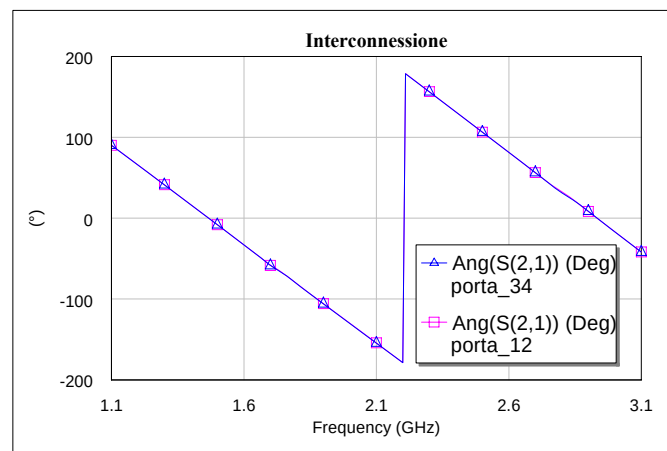


Figura 107. Misure degli sfasamenti tra le porte 2,1 e 4,3 scheda di interconnessione.

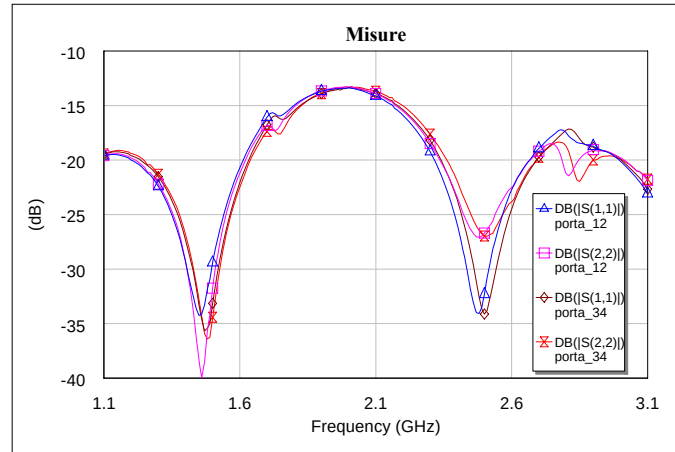


Figura 108. . Misure dei parametri $|S_{11}|$, $|S_{22}|$, $|S_{33}|$, $|S_{44}|$.

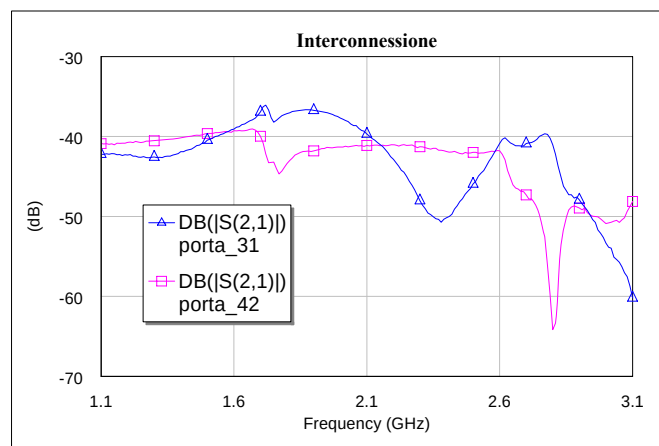


Figura 109. Isolamento misurato tra le porte 3,1 e 4,2.

I risultati ottenuti tramite simulazione sono praticamente uguali a quelli ottenuti dalle misure, relativamente ai valori degli isolamenti tra le porte e l'entità delle perdite. La verifica finale per la bontà della sezione d'uscita

comprendente sia la scheda di interconnessione che l'ibrida a 180° , è stata condotta verificando le prestazioni della cascata delle due strutture. Nella Figura 110 è riportato il matching in ampiezza tra le porte 2- Δ e 4- Δ , nella Figura 111 è riportato lo stesso dato relativamente alle porte 2- Σ e 4- Σ , nella Figura 112 sono riportate le relazioni di fase tra le porte 2- Σ , 4- Σ e 2- Δ , 4- Δ .

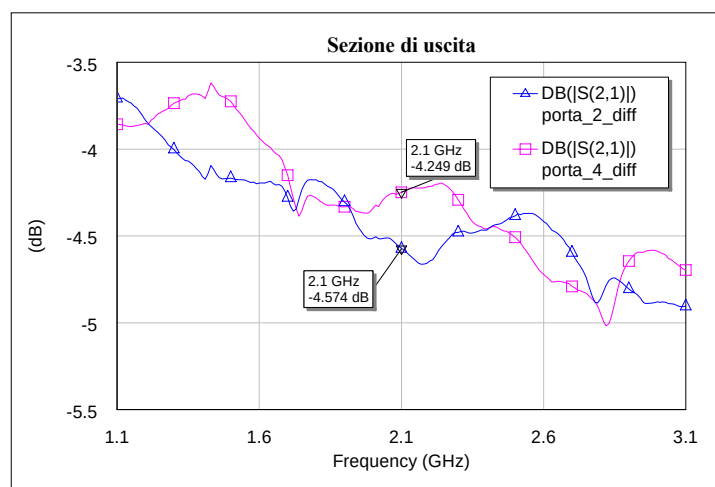


Figura 110. Matching in ampiezza tra le porte 2- Δ e 4- Δ .

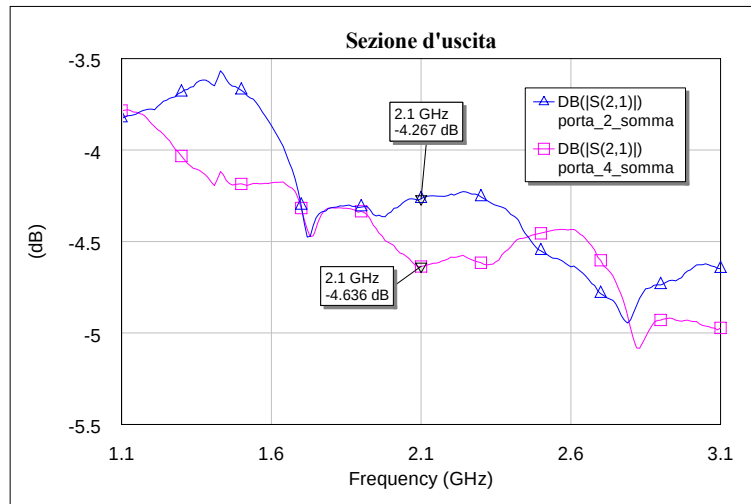


Figura 111. Matching in ampiezza tra le porte 2- Σ e 4- Σ .

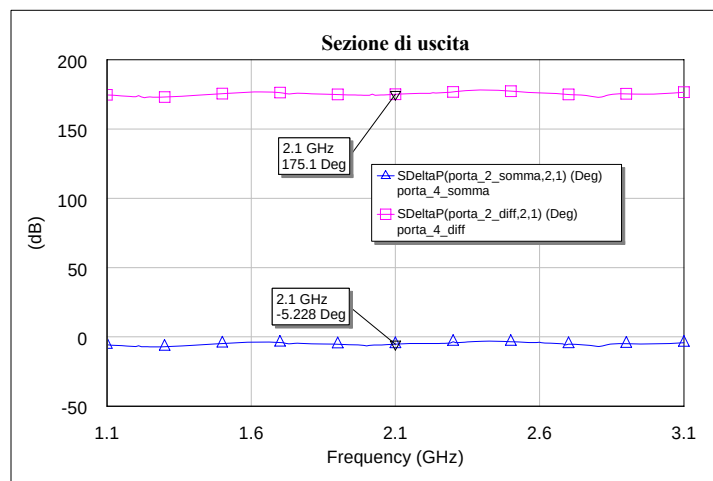


Figura 112. Relazioni di fase tra le porte 2- Σ , 4- Σ e 2- Δ , 4- Δ .

Si può verificare una buona simmetria dei rami sia in ampiezza che in fase, con sbilanciamenti contenuti entro 0.4 dB in ampiezza e di circa 5° in fase alle frequenze di interesse.

6.1.6 Compensazione del ritardo di gruppo

Se si osserva il punto (8) della vista d'insieme del prototipo in Figura 61, si può intravedere la presenza di un cavo coassiale contrassegnato dal numero 8. La presenza di tale cavo trae origine dalla necessità di compensare il ritardo di gruppo presente tra il segnale a RF che giunge in ingresso all'ibrida a 90° (punto 4) ed il segnale di attuazione generato dalla scheda di controllo (punto 3). Si può dire che in generale la misura di un ritardo è un'operazione tutt'altro che banale. In questo caso il problema è complicato dalla diversa natura dei segnali da trattare; infatti al punto (4) giunge un segnale a RF, mentre dal punto (3) fuoriesce un segnale BF con caratteristiche completamente diverse. Le scale dei tempi e le impedenze sulle quali possono essere terminati tali segnali elettrici sono completamente diverse (50 Ω per la parte RF, alta impedenza per la parte BF). Si è proceduto misurando il ritardo introdotto dalla scheda di controllo (circa 10 ns) formulando poi l'ipotesi che fosse attribuibile a questa la maggior parte del delay introdotto. Sotto questa ipotesi si è provveduto a misurare tramite VNA i ritardi di gruppo presentati da diversi cavi coassiali disponibili in laboratorio¹². In particolare si è proceduto a caratterizzare tre cavi coassiali

¹² Laboratorio di alta frequenza presso il Dipartimento di Ingegneria Elettronica – Università di Roma- Tor Vergata

della stessa marca e tipo, ottenendo risultati praticamente identici. Nella Figura 113 è riportata la misura del ritardo di gruppo presentato da un metro di cavo, pari a circa 4 ns. Effettuando alcune verifiche sperimentali si è ottenuta una buona compensazione tramite l'uso dei tre cavi posti in cascata ottenendo un delay di circa 12 ns.

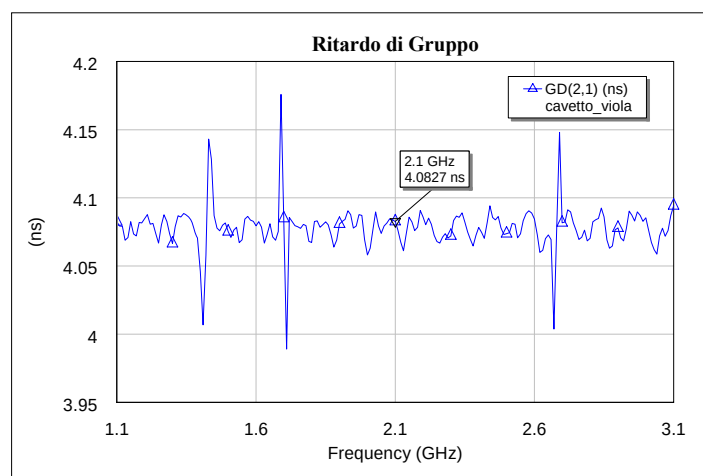


Figura 113. Misura del ritardo di gruppo di uno dei cavi selezionati.

6.2 Prestazioni ottenute dallo stadio SCS

Per la verifica del funzionamento dello stadio SCS, si è provveduto ad utilizzare un segnale di test leggermente differente dal classico test a 2 toni. Nella realtà, dovendo lo stadio SCS operare entro un range limitato di tensioni, conformemente a quanto detto nella sezione 3.3.2, si è pensato di utilizzare un test a 2 toni sbilanciato. Si prenda in considerazione il segnale ottenuto tramite combinazione lineare di due toni sinusoidali del tipo:

$$x(t) = A \cos \left[\left(\omega_0 + \frac{\Delta \omega}{2} \right) t \right] + \alpha \cdot A \cos \left[\left(\omega_0 - \frac{\Delta \omega}{2} \right) t \right] \quad (6.21)$$

con $0 \leq \alpha \leq 1$

dove A è un fattore di ampiezza, α fissa lo sbilanciamento in ampiezza del secondo tono rispetto al primo, $\Delta f = 2\pi \Delta \omega$ è pari alla separazione in frequenza tra i due toni. Il segnale (6.21) è già stato parzialmente trattato nella sezione 3.3.3. Riscrivendo la (6.21) in modo diverso si ha:

$$\begin{aligned} x(t) = & A \cos(\omega_0 t) \cos\left(\frac{\Delta \omega}{2} t\right) + A \cdot \alpha \cos(\omega_0 t) \cos\left(\frac{\Delta \omega}{2} t\right) + \\ & -A \sin(\omega_0 t) \sin\left(\frac{\Delta \omega}{2} t\right) + A \cdot \alpha \sin(\omega_0 t) \sin\left(\frac{\Delta \omega}{2} t\right) \end{aligned} \quad (6.22)$$

Ovvero:

$$\begin{aligned} x(t) &= m(t) \cos[\omega_0 t + \varphi(t)] \\ m(t) &= A \sqrt{1 + \alpha^2 + 2\alpha \cos(\Delta \omega t)} \\ \varphi(t) &= \tan^{-1} \left[\frac{(-1 + \alpha)}{(1 + \alpha)} \tan\left(\frac{\Delta \omega t}{2}\right) \right] \end{aligned} \quad (6.23)$$

È necessario fissare la dinamica di $x(t)$ in modo tale che risulti limitato tra 0.1 e 0.5 V (cfr. sezione 3.3.2) ovvero imporre che:

$$\begin{aligned} A \sqrt{1 + \alpha^2 + 2\alpha} &= V_{\max} \\ A \sqrt{1 + \alpha^2 - 2\alpha} &= V_{\min} \end{aligned} \quad (6.24)$$

Con le condizioni: $A > 0$, $0 \leq \alpha \leq 1$ ottenendo:

$$\left\{ \begin{array}{l} A = \frac{1}{2(V_{\max} + V_{\min})} \left(V_{\max}^2 \sqrt{\frac{V_{\max}^2}{(V_{\max} + V_{\min})^2}} + V_{\min}^2 \sqrt{\frac{V_{\min}^2}{(V_{\max} + V_{\min})^2}} + \right. \\ \left. + 3V_{\max} V_{\min} \left(\sqrt{\frac{V_{\max}^2}{(V_{\max} + V_{\min})^2}} + \sqrt{\frac{V_{\min}^2}{(V_{\max} + V_{\min})^2}} \right) \right) \\ \alpha = -1 + \frac{2V_{\max}}{V_{\max} + V_{\min}} \\ A = \frac{1}{2(V_{\max} - V_{\min})} \left(V_{\max}^2 \sqrt{\frac{V_{\max}^2}{(V_{\max} + V_{\min})^2}} - V_{\min}^2 \sqrt{\frac{V_{\min}^2}{(V_{\max} + V_{\min})^2}} + \right. \\ \left. + 3V_{\max} V_{\min} \left(-\sqrt{\frac{V_{\max}^2}{(V_{\max} + V_{\min})^2}} + \sqrt{\frac{V_{\min}^2}{(V_{\max} + V_{\min})^2}} \right) \right) \\ \alpha = \frac{V_{\max} + V_{\min}}{V_{\max} - V_{\min}} \end{array} \right. \quad (6.25)$$

Il set di soluzioni accettabile (A, α) nella (6.25) è chiaramente il primo da cui, sostituendo i valori per $V_{\max}$ e $V_{\min}$ si ha:

$$\begin{aligned} A &= 0.3 \\ \alpha &= 0.67 \end{aligned} \quad (6.26)$$

Nella Tabella 4 sono indicati alcuni valori di A e α al variare dei limiti $V_{\min}$ e $V_{\max}$

$V_{\min}$ (V)	$V_{\max}$ (V)	A	α
0,10	0,15	0,13	0,20
0,10	0,20	0,15	0,33
0,10	0,25	0,18	0,43
0,10	0,30	0,20	0,50
0,10	0,35	0,23	0,56
0,10	0,40	0,25	0,60
0,10	0,45	0,28	0,64
0,10	0,50	0,30	0,67

Tabella 4. Coppie di valori (A, α) tali da fornire in ingresso al VGA un segnale a RF pari ad un test a 2 toni sbilanciato avente un inviluppo variabile tra $V_{\min}$ e $V_{\max}$.

La sorgente RF Agilent E4438C consente di sintetizzare agevolmente test multitono definendo opportunamente la frequenza centrale, la separazione in frequenza fra i toni stessi, lo sbilanciamento in potenza (in dB) fra i toni e la potenza media del segnale RF totale generato. Se il segnale generato è composto da 2 toni, generalmente sbilanciati, del tipo (6.23), la potenza media di tale segnale, calcolata su carico adattato è quindi:

$$P = \lim_{T \rightarrow \infty} \left[\frac{A^2}{2R \cdot T} \int_{-\frac{T}{2}}^{+\frac{T}{2}} (1 + \alpha^2 + 2\alpha \cos(\Delta\omega t)) dt \right] = \frac{A^2 (1 + \alpha^2)}{2R} \Bigg|_{R=50\Omega} \quad (6.27)$$

Esprimendo la potenza in dBm si ha:

$$P_{dBm} = 20 \log(A) + 10 \log(1 + \alpha^2) + 10 \quad (6.28)$$

Lo sbilanciamento in potenza fra i toni è quindi pari a:

$$\Delta P = 20 \log_{10}(\alpha) \quad (6.29)$$

Dai parametri appena calcolati è possibile stilare una tabella completa come risulta nella Tabella 5

$V_{\min}$ (V)	$V_{\max}$ (V)	A	α	Pin_vga (dBm)	Sbilanciamento (dB)
0,10	0,15	0,13	0,20	-7,89	-13,98
0,10	0,20	0,15	0,33	-6,02	-9,54
0,10	0,25	0,18	0,43	-4,41	-7,36
0,10	0,30	0,20	0,50	-3,01	-6,02
0,10	0,35	0,23	0,56	-1,79	-5,11
0,10	0,40	0,25	0,60	-0,71	-4,44
0,10	0,45	0,28	0,64	0,26	-3,93
0,10	0,50	0,30	0,67	1,14	-3,52

Tabella 5 .Coppie di valori (A, α) tali da fornire in ingresso al VGA un segnale a RF pari ad un test a 2 toni sbilanciato avente un inviluppo variabile tra $V_{\min}$ e $V_{\max}$. Sono riportati anche i livelli i potenza in dBm in ingresso al VGA controllato e lo sbilanciamento tra i toni in dB.

La potenza media del segnale sintetizzato è stata acquisita tramite power meter Gigatronics® unito al sensore 80601A, ovvero un modulation power sensor appositamente progettato per operare con segnali modulati. Una volta fissato lo sbilanciamento tra i toni è stato variata la potenza erogata dalla sorgente RF in modo tale da leggere sullo strumento il livello di potenza opportuno (tenendo conto che i valori indicati per A nella Tabella 5 sono definiti a meno delle attenuazioni di percorso). Una volta raggiunto il livello desiderato, si è passati a regolare il livello di guadagno della scheda di

controllo in modo tale da sintetizzare una delle seguenti funzioni di trasferimento:

$$\begin{aligned}
 & \begin{matrix} V_{\min} = 0.1V \\ V_{\max} = 0.3V \end{matrix} \rightarrow \begin{cases} \varepsilon = 5.16x + 1.07 \rightarrow 1.58 \leq V_{ctrl} \leq 2.61 \\ \varepsilon = 5.16x + 1.17 \rightarrow 1.68 \leq V_{ctrl} \leq 2.71 \\ \varepsilon = 5.16x + 1.27 \rightarrow 1.78 \leq V_{ctrl} \leq 2.81 \end{cases} \\
 & \begin{matrix} V_{\min} = 0.1V \\ V_{\max} = 0.5V \end{matrix} \rightarrow \begin{cases} \varepsilon = 4.35x + 1.22 \rightarrow 1.65 \leq V_{ctrl} \leq 3.39 \\ \varepsilon = 4.35x + 1.32 \rightarrow 1.75 \leq V_{ctrl} \leq 3.49 \\ \varepsilon = 4.35x + 1.42 \rightarrow 1.85 \leq V_{ctrl} \leq 3.59 \end{cases} \quad (6.30)
 \end{aligned}$$

Dove, chiaramente, ε rappresenta il segnale d'uscita dalla scheda di controllo ed x quello d'ingresso. Per ciascuna coppia $(V_{\max}, V_{\min})$, si sono individuate tre possibili funzioni di trasferimento, ovvero tre differenti rette ai minimi quadrati per tener conto di eventuali tolleranze. Nella fotografia di Figura 114 è possibile notare il sensore di potenza utilizzato per la lettura della potenza media del segnale in ingresso al VGA.

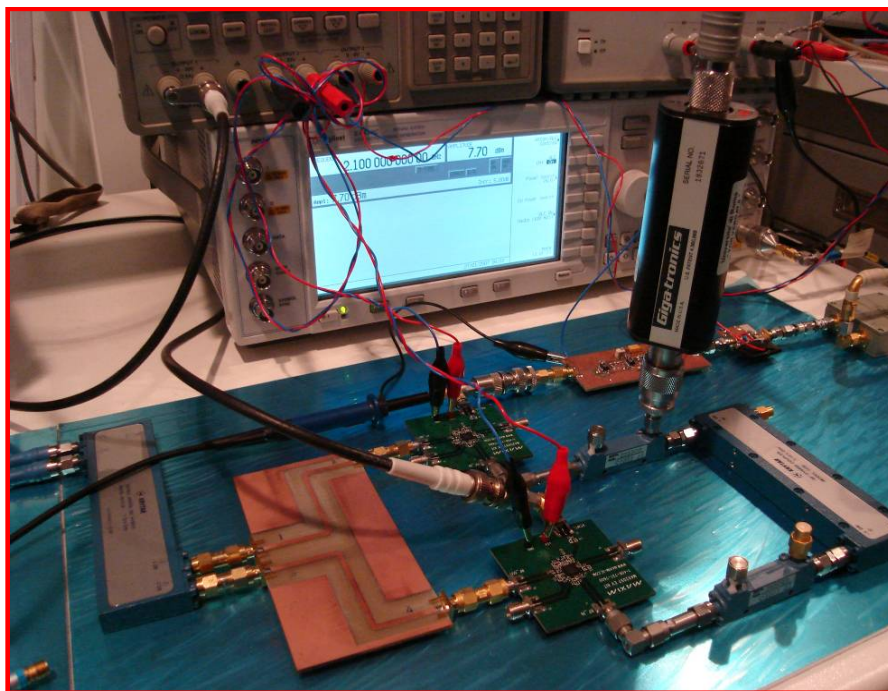


Figura 114. Fotografia ravvicinata del prototipo.

In un secondo momento, al posto del sensore di potenza, si è collegato un oscilloscopio a campionamento Tektronix TEK11801B per acquisire la forma d'onda del segnale iniettato, riportata in Figura 115. Poiché l'oscilloscopio a campionamento necessita di un opportuno segnale di trigger esterno si è provveduto a:

- 1- fornire un opportuno segnale di trigger esterno di tipo sinusoidale alla frequenza dell'involuppo, tramite un generatore di funzioni a bassa frequenza
- 2- sincronizzare entrambe le sorgenti tramite segnale ausiliario di riferimento a 10 MHz

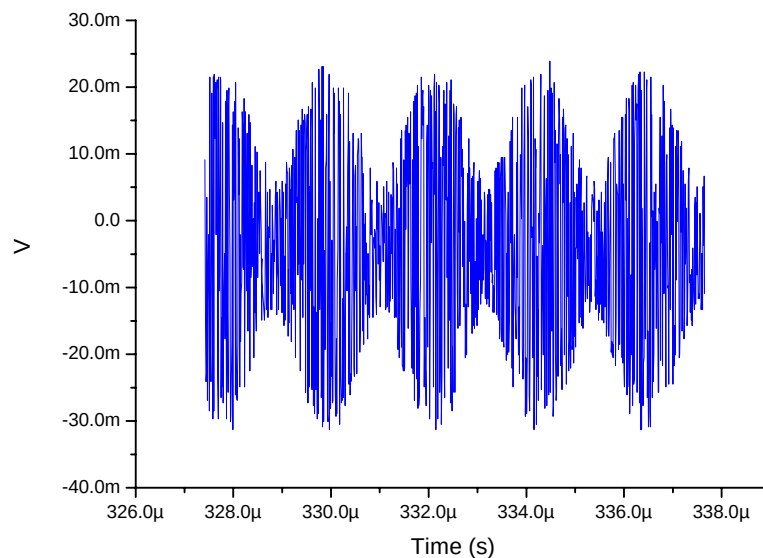


Figura 115. Segnale a RF rilevato in ingresso al VGA.

Il guadagno della scheda di controllo è stato opportunamente regolato al fine di ottenere una risposta del tipo (6.30). Inoltre, per minimizzare effetti di saturazione degli opamp a bordo della scheda di controllo, si è scelto di effettuare il test con i dati riportati di seguito:

$V_{\min}$ (V)	$V_{\max}$ (V)	A	α	Pin_vga (dBm)	Sbilanciamento (dB)
0,10	0,30	0,20	0,50	-3,01	-6,02

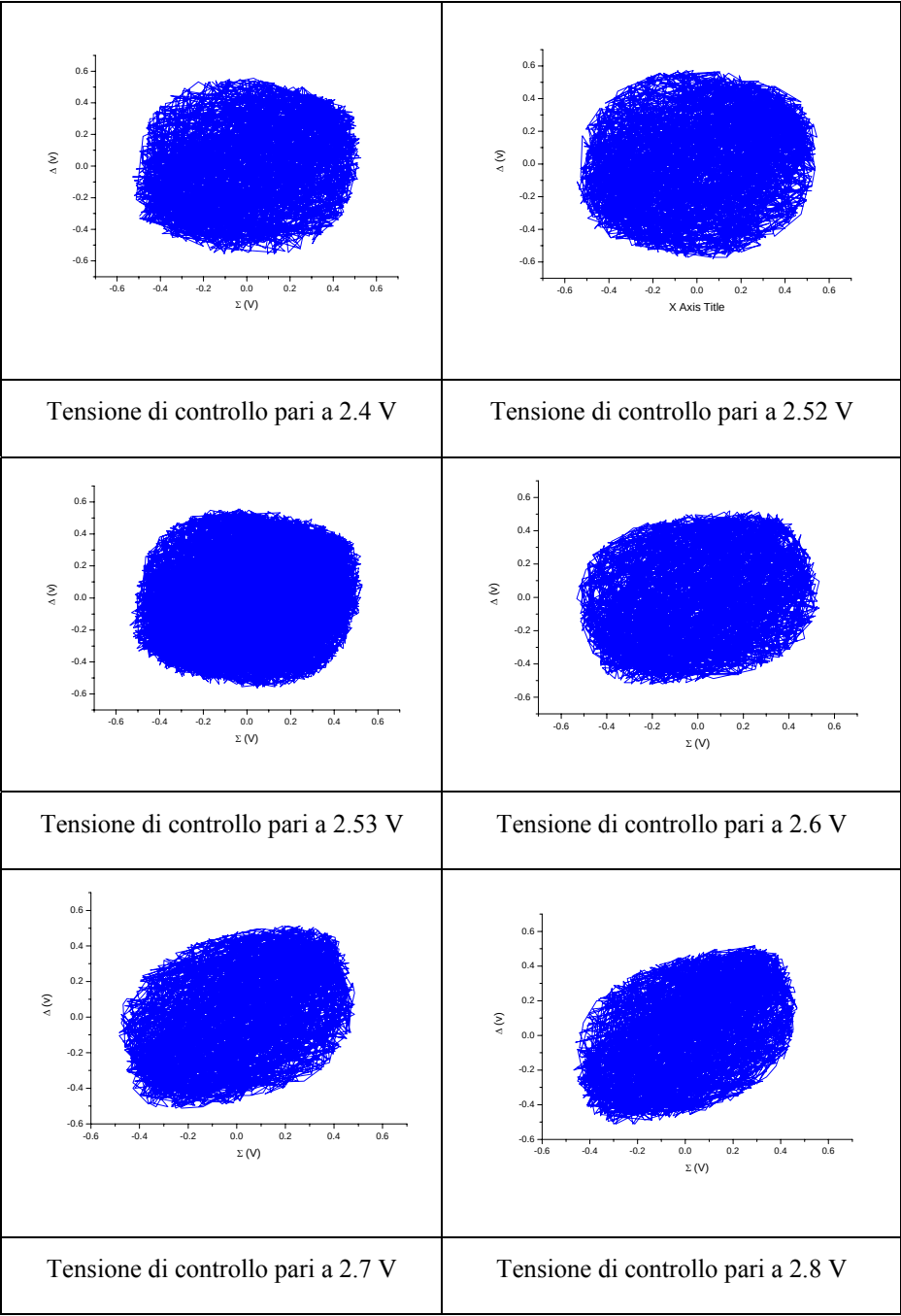
Il segnale uscente dalla scheda è stato acquisito in tempo reale tramite oscilloscopio digitale HP 54503A poiché, essendo di bassa frequenza, è stato possibile connettere in parallelo sull'uscita della scheda sia il puntale ad alta impedenza dell'oscilloscopio sia, naturalmente, la porta d'ingresso

del controllo di guadagno del VGA. In seguito si è proceduto nella ricerca della tensione ottima di pilotaggio del pin di controllo del guadagno del secondo VGA. La Figura 116 mostra una visione d'insieme dell'intero set-up con la relativa strumentazione.



Figura 116. Visione d'insieme del prototipo e di parte della strumentazione utilizzata.

Nella Figura 117 sono riportati i grafici ottenuti acquisendo simultaneamente entrambe le porte di uscita dell'ibrida a 180° tramite oscilloscopio a campionamento, al variare della tensione di polarizzazione del pin di controllo del guadagno del secondo amplificatore a guadagno variabile.



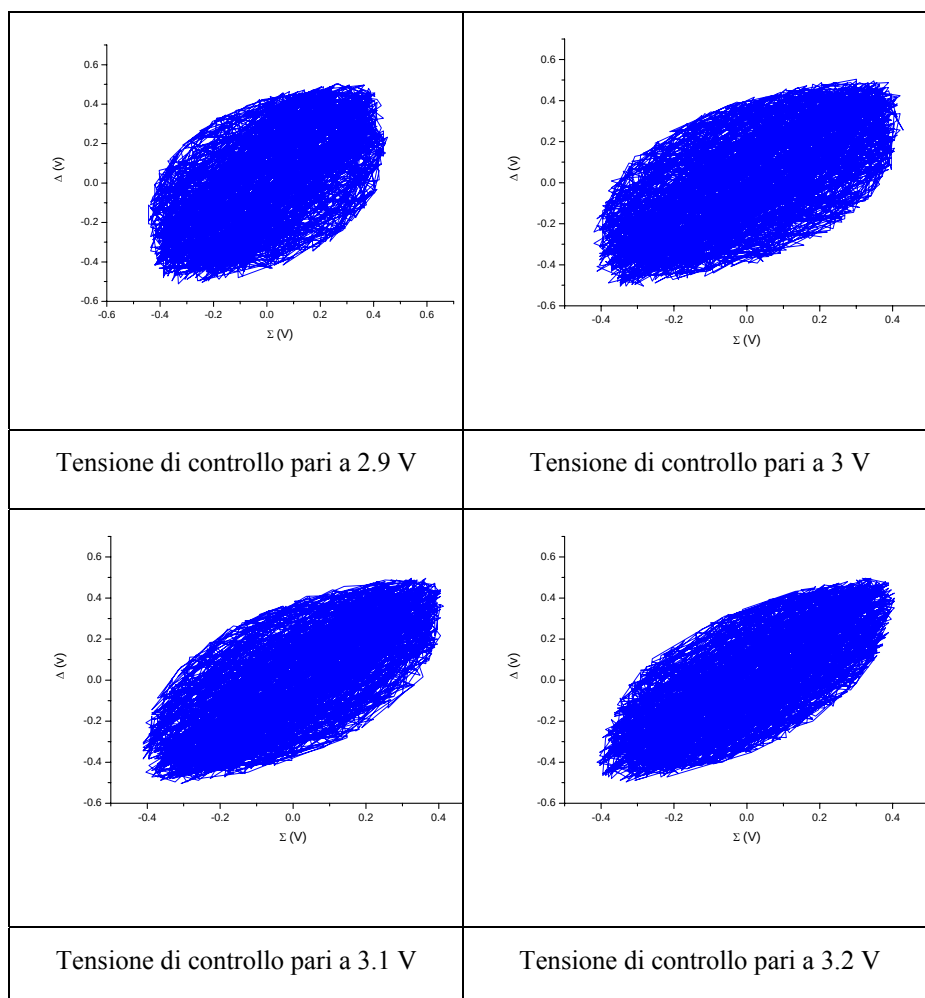


Figura 117. Acquisizioni (XY) dei segnali RF in uscita dalle porte Σ e Δ al variare della tensione di controllo del secondo VGA.

Ricordando la (5.95), si può notare visivamente¹³ come una tensione compresa tra 2.4 V e 2.52 V sia tale da ridurre al minimo lo sbilanciamento tra i rami, con una differenza rispetto al valore teorico calcolato di circa 0.17 V. Determinato il punto ottimo di polarizzazione del guadagno, tale da minimizzare gli effetti della conversione di fase, si è provveduto ad acquisire il segnale proveniente dalla scheda di controllo, riportato nella Figura 118.

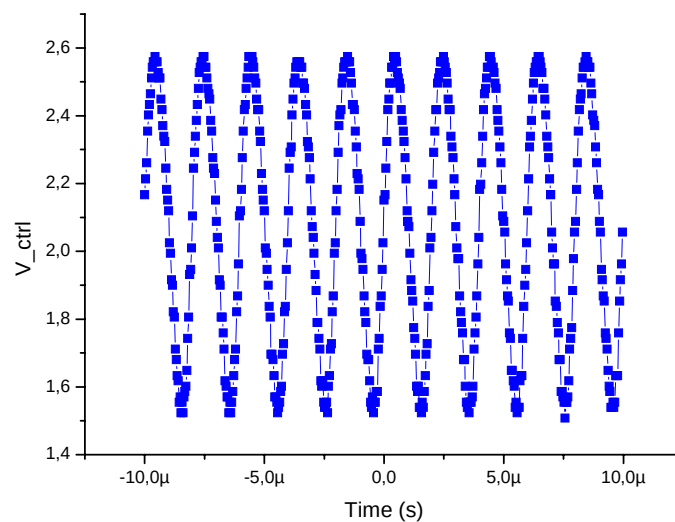


Figura 118. Segnale acquisito in ingresso alla porta di controllo del guadagno del VGA.

¹³ La conferma è stata ottenuta anche tramite elaborazione dei dati, calcolando il grado di simmetria delle geometrie

Il segnale ad RF in uscita dalla porta Σ dell'ibrida a 180° , acquisito tramite oscilloscopio a campionamento, è riportato in Figura 119 (traccia blu), insieme con il segnale d'ingresso a RF (traccia nera).

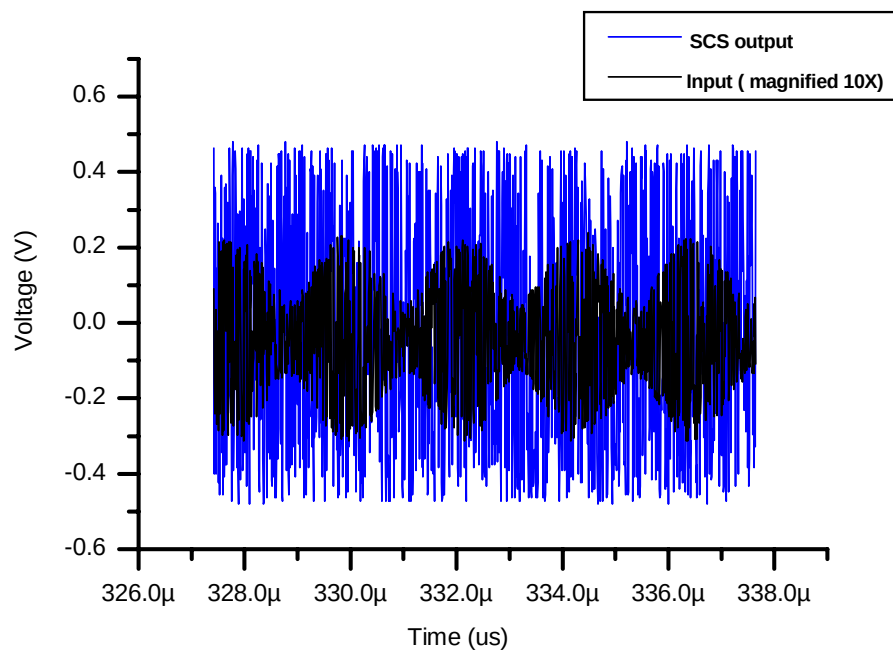


Figura 119. Segnale ad RF acquisito in uscita dall'ibrida a 180° (blu) e segnale in ingresso al VGA (ingrandito 10 volte per maggiore visibilità)..

Osservando la Figura 119 si può notare come, anche solo per ispezione visiva, il segnale risulti ad involuppo praticamente costante. Nella Figura 120 è riportata anche una fotografia dello strumento utilizzato in fase di acquisizione.

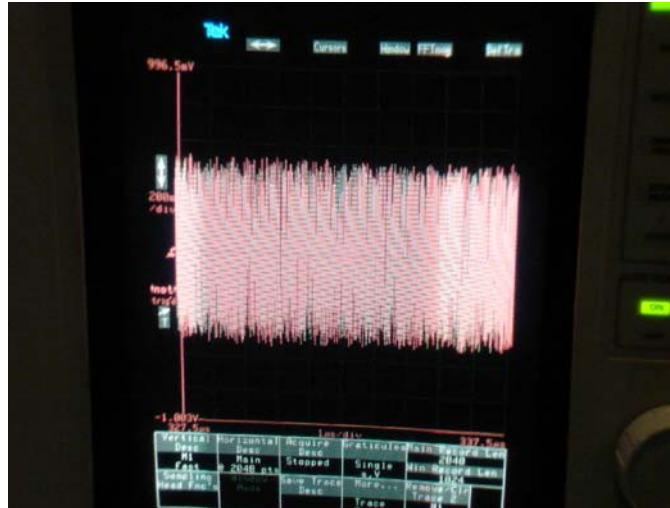


Figura 120. Fotografia del Sampling Oscilloscope Tektronix 11801B in fase di acquisizione.

6.2.1 Test del sistema LINC- connessione dell'SCS con gli amplificatori di potenza

Il test effettivo è stato condotto collegando al blocco di separazione delle componenti una coppia di amplificatori di potenza Minicircuits MERA-533 [69]. La principale caratteristica di tali amplificatori è quella di essere prodotti su aree del wafer adiacenti ed inseriti nello stesso package. Tale caratteristica consente di ottenere due amplificatori con caratteristiche praticamente uguali. Le caratteristiche principali di tali amplificatori sono elencate di seguito:

- ✓ Due amplificatori a $50\ \Omega$ realizzati con dispositivi HBT su InGaP nello stesso package
- ✓ Banda a RF dalla DC a 4 GHz
- ✓ Alto guadagno, 20.5 dB tipico a 0.1 GHz
- ✓ P1dBcp pari a + 17.9 dBm a 0.1 GHz

Sono stati acquisiti alcuni campioni SMD ed una scheda di valutazione (TB-294) per il chip, ovvero un carrier metallico contenente un PCB consigliato dal costruttore, sul quale è stato fatto montare un dispositivo tramite incollaggio con adesivo conduttivo Epotek [70].

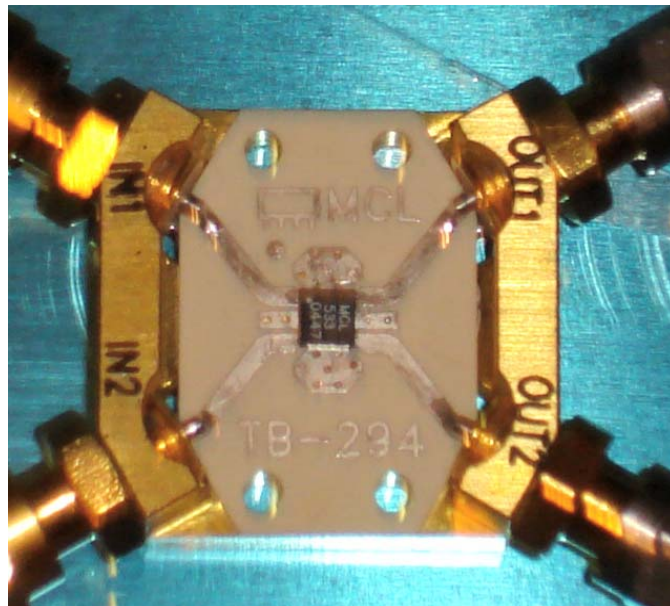


Figura 121. Particolare della evaluation board TB-294 e del chip MERA-533 montato.

Data la struttura dell'integrato, è stato necessario connettere una coppia di bias-tee della stessa marca e dello stesso tipo, in corrispondenza delle porte di uscita, ed una coppia di DC-block, sempre della stessa marca e dello stesso tipo, sulle porte d'ingresso. Per quanto asserito circa le prestazioni in termini di linearità degli schemi LINC, si è cercato di mantenere una buona simmetria tra i rami, per ogni componente inserito nel prototipo, in particolar modo per lo stadio di potenza. Gli amplificatori sono stati alimentati in modo da assorbire una corrente di circa 65 mA e sono stati sottoposti ad una completa caratterizzazione in termini di conversione d'ampiezza e fase e punti di compressione ad 1 dB a differenti frequenze. Le misure sono state eseguite tramite VNA Anritsu 37397D in condizioni di grande segnale. I risultati ottenuti sono riportati in Tabella 6 ed in Tabella 7.

Freq (GHz)	Pin (dBm)	Pout (dBm)
1.9	-0.47	16.43
1.95	-0.19	16.34
2	-0.18	16.46
2.05	-0.41	16.33
2.1	-0.04	16.4
2.15	-0.54	16.15
2.2	-0.48	16.23

Tabella 6. Potenze d'uscita e d'ingresso, per il primo amplificatore, in corrispondenza del punto di compressione ad 1 dB rilevate per differenti frequenze.

Freq (GHz)	Pin (dBm)	Pout(dBm)
1.9	-0.33	16.51
1.95	-0.04	16.41
2	-0.01	16.53
2.05	-0.23	16.39
2.1	0.08	16.47
2.15	-0.37	16.22
2.2	-0.3	16.31

Tabella 7. Potenze d'uscita e d'ingresso, per il secondo amplificatore, in corrispondenza del punto di compressione ad 1 dB rilevate per differenti frequenze.

Gli andamenti dei punti di compressione ad 1 dB e delle relative potenze d'uscita (interpolati tramite spline per maggiore chiarezza) sono riportati nella Figura 122 e nella Figura 123.

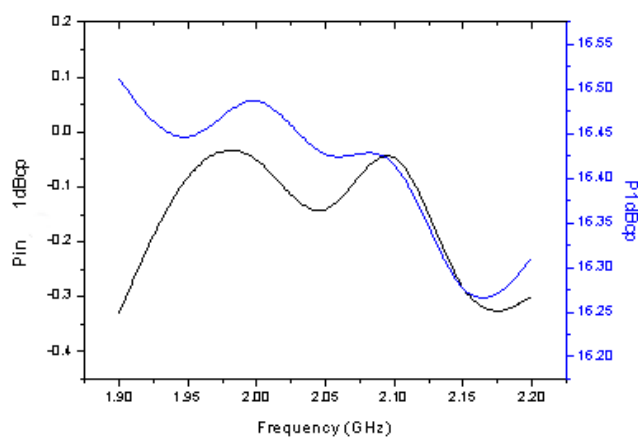


Figura 122. Grafico delle potenze d'uscita e d'ingresso, per il primo amplificatore, in corrispondenza dei punti di compressione ad 1 dB, rilevate per differenti frequenze.

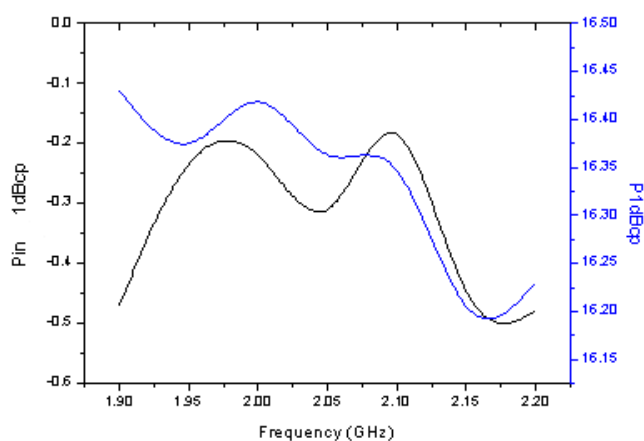


Figura 123. Grafico delle potenze d'uscita e d'ingresso, per il secondo amplificatore, in corrispondenza dei punti di compressione ad 1 dB, rilevate per differenti frequenze.

Nella Figura 124 ed in Figura 125 sono riportate le funzioni di conversione d'ampiezza e fase dei due amplificatori di potenza, rilevate alla frequenza di 2.1 GHz.

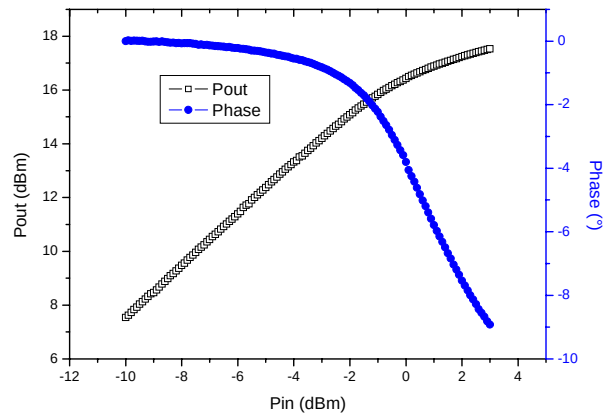


Figura 124. Funzioni di conversione di ampiezza e fase, per il primo amplificatore, rilevate alla frequenza di 2.1 GHz.

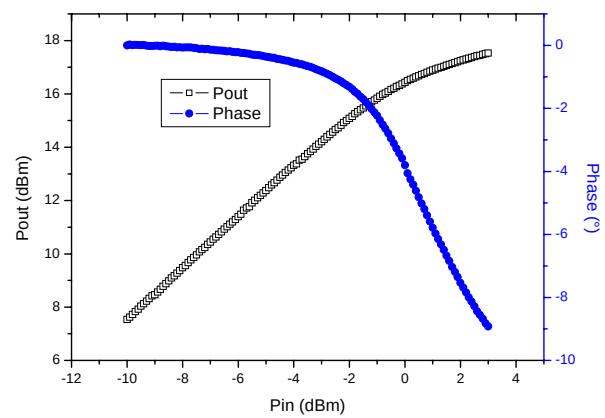


Figura 125. Funzioni di conversione di ampiezza e fase, per il secondo amplificatore, rilevate alla frequenza di 2.1 GHz.

Una misura delle efficienze di conversione dei due amplificatori, di fatto praticamente uguali, ha consentito di estrarre la curva riportata in Figura 126.

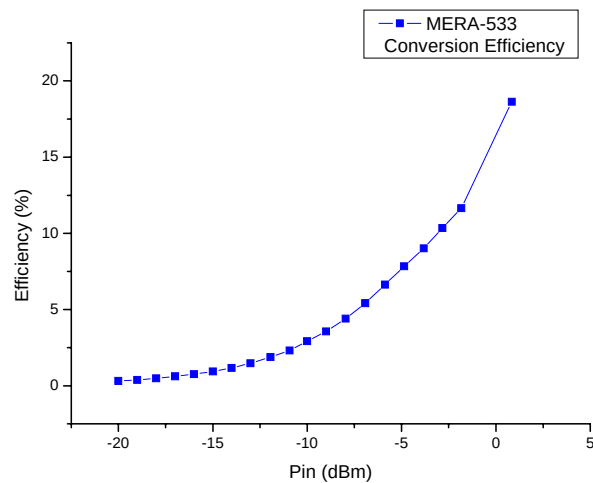


Figura 126. Efficienza di conversione rilevata sia per il primo che per il secondo PA, alla frequenza di 2.1 GHz.

La connessione del blocco di potenza con il combinatorio d'uscita finale (un Mini-circuits ZAPD-21) è stato effettuato tramite l'uso di una coppia di cavi semirigidi, mentre l'intera sezione d'uscita è stata caratterizzata tramite VNA in modo da verificare il rispetto della condizione di simmetria. Nella Figura 127 è riportata una fotografia della fase di misura della sezione suddetta.

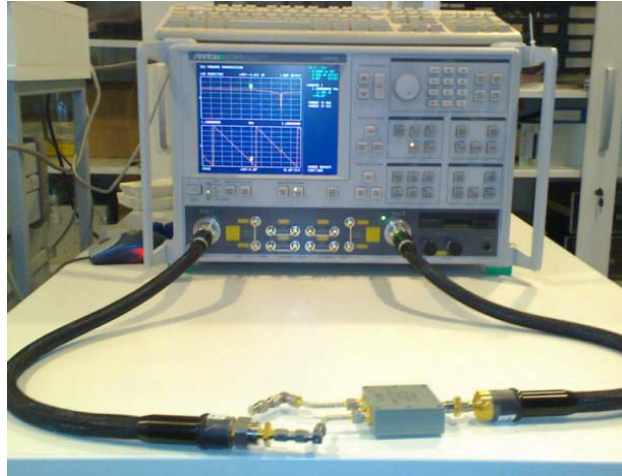


Figura 127. Caratterizzazione della sezione d'uscita.

Nella Figura 128 e nella Figura 129 sono riportati i moduli e le fasi delle trasmettenze della sezione d'uscita, dalle quali si può notare un ottima simmetria tra i rami stessi.

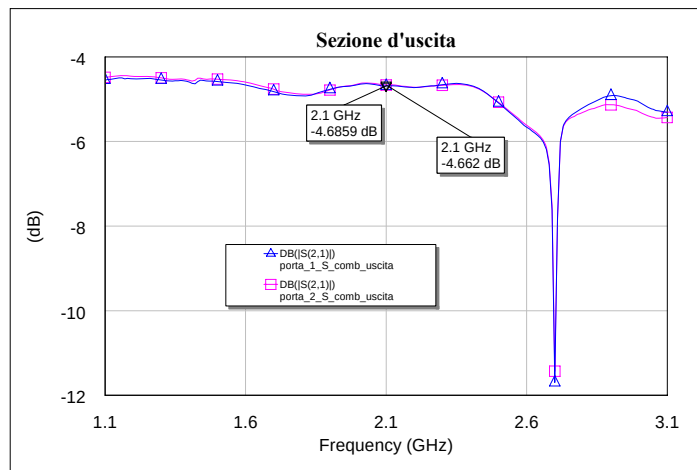


Figura 128. Moduli delle trasmettenze della sezione d'uscita.

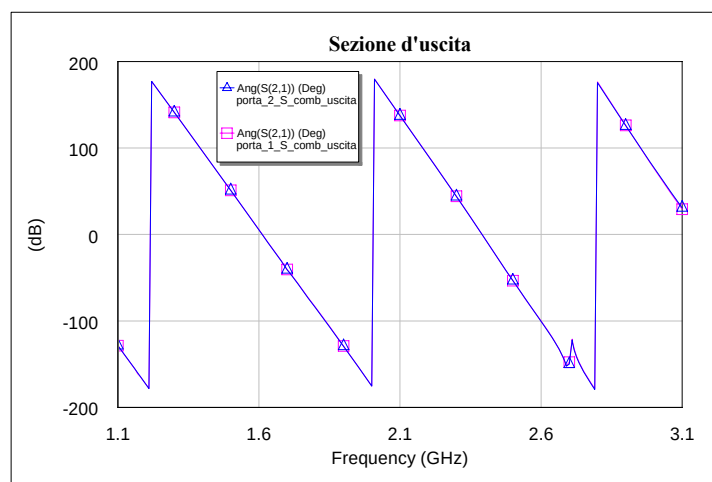


Figura 129. Fasi delle trasmettenze della sezione d'uscita.

La connessione tra le porte di uscita dell'ibrida a 180° e le porte d'ingresso degli amplificatori montati su scheda TB-294 è stata effettuata tramite una coppia di cavi coassiali di qualità. A causa di una lieve dissimmetria tra i rami introdotta dai cavi, si è provveduto ad inserire a monte del secondo amplificatore uno sfasatore di precisione regolabile Filtronic Sage Laboratories OPS-002 (DC-50 GHz). Nella Figura 130 è riportato il particolare della sezione d'uscita.

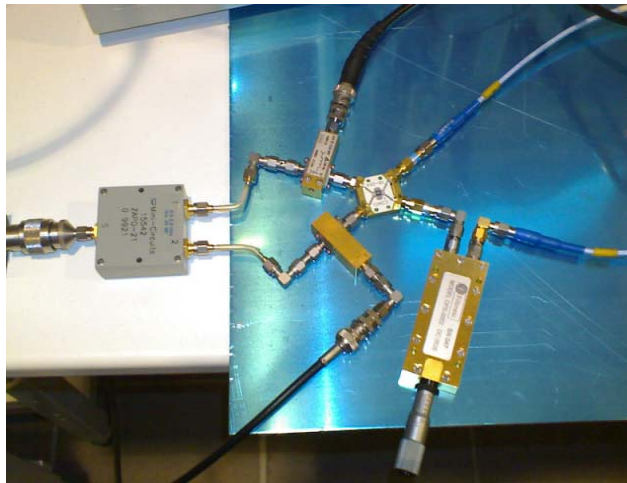


Figura 130. Particolare della sezione d'uscita.

In Figura 131 è riportata una visione d'insieme dell'intero prototipo, ovvero della sezione SCS connessa allo stadio di potenza ed al sommatore d'uscita

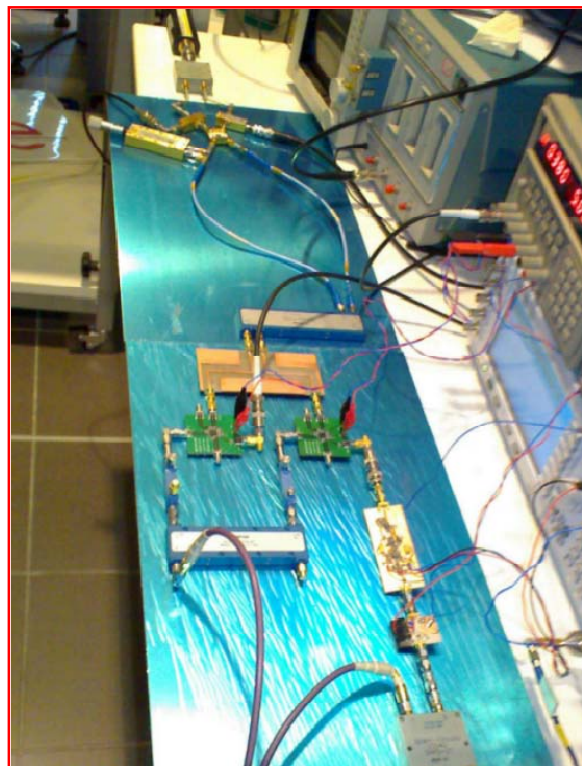


Figura 131. Visione d'insieme del sistema (SCS+PA).

Una volta completato il collegamento delle parti, si è proceduto con il test iniettando nel sistema il segnale sintetizzato in accordo con la (6.25). Equalizzando opportunamente le lunghezze elettriche dei rami, tramite lo sfasatore di precisione, si è passati all'acquisizione dello spettro del segnale in uscita dal sistema tramite analizzatore di spettro HP serie 70000 previa interconnessione di un attenuatore da 40 dB. Lo spettro ottenuto è riportato nella Figura 132.

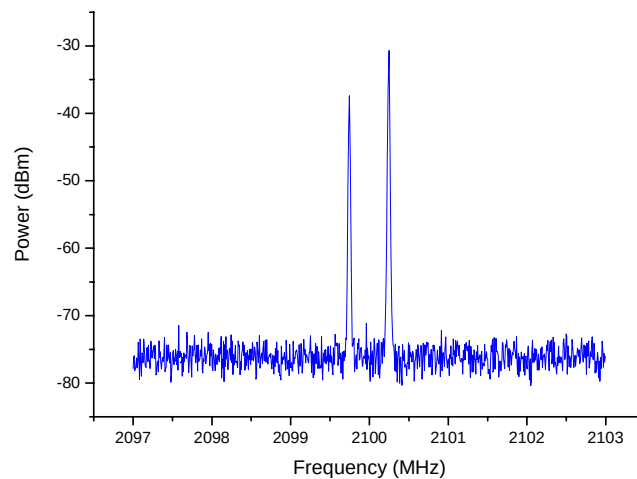


Figura 132. Spettro del segnale d'uscita dallo schema LINC.

Il medesimo test è stato ripetuto su un singolo PA, a parità di potenza d'uscita, ottenendo lo spettro riportato in Figura 133 nel quale risultano chiaramente visibili le componenti di intermodulazione, ovviamente di ampiezza differente trattandosi di un test a 2 toni sbilanciato.

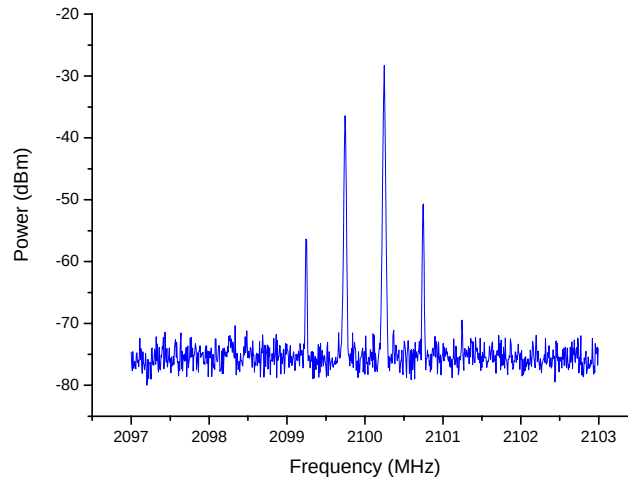


Figura 133. Spettro del segnale d'uscita, a parità di potenza, dal singolo amplificatore.

Osservando le prestazioni del sistema a livello di efficienza di conversione degli amplificatori, si può notare quanto riportato in Figura 134, ovvero il singolo amplificatore ha raggiunto un'efficienza di conversione prossima al valore ottenibile nel punto di compressione ad 1 dB. Non è stato possibile raggiungere valori maggiori a causa delle perdite presenti negli stadi a monte dei PA stessi. E' bene ricordare che gli amplificatori scelti sono stati selezionati in quanto aventi caratteristiche praticamente identiche, non per il livello massimo di efficienza raggiungibile.

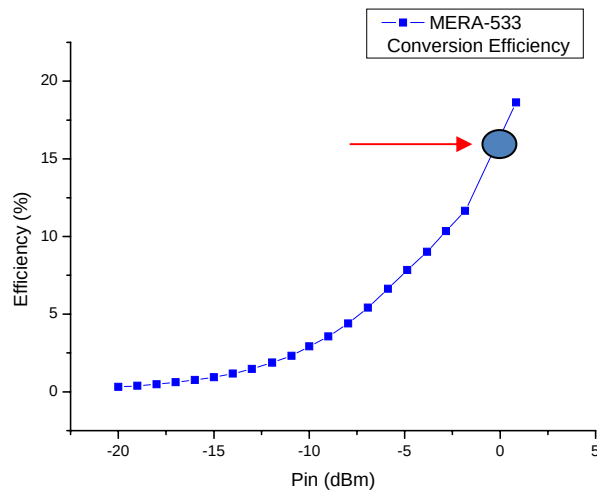


Figura 134. Efficienza di conversione dei PA nel sistema LINC.

Per verificare ulteriormente le prestazioni del sistema si è passati ad un segnale a modulazione complessa. Programmando opportunamente la sorgente RF Agilent E4438C si è provveduto ad inviare una sequenza binaria pseudocasuale dallo stadio in banda in base a quello di modulazione I/Q, generando un segnale modulato 16-QAM ad 1 MS/s con fattore di roll-off pari a 0.35 e filtraggio a radice del coseno rialzato. Il segnale di uscita dalla scheda di controllo è stato acquisito ed il relativo oscillogramma è riportato in Figura 135.

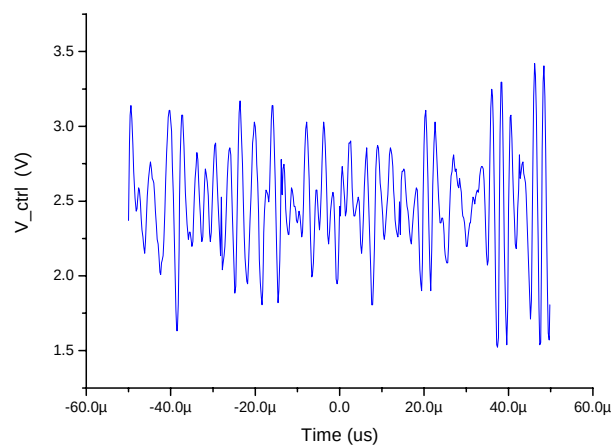


Figura 135. Forma d'onda uscente dalla scheda di controllo con segnale modulante complesso.

Lo spettro del segnale d'uscita dal sistema LINC e lo spettro del segnale uscente dal singolo PA (a parità di potenza media d'uscita) sono riportati in Figura 136.

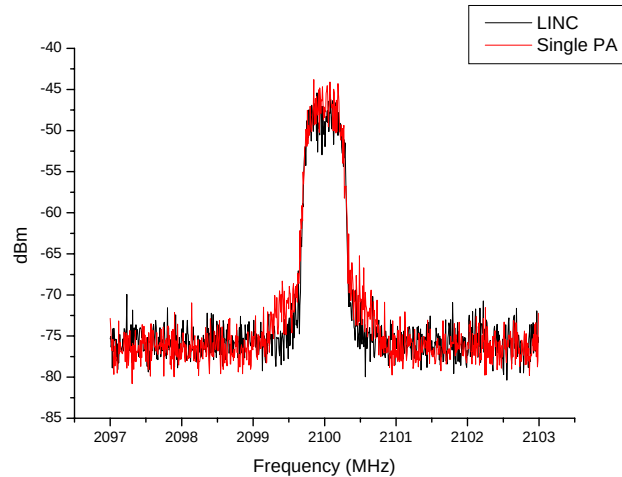


Figura 136. Spettro del segnale d’uscita dal sistema LINC e dal singolo PA a parità di potenza media d’uscita.

Osservando la Figura 136, nel caso di test sul singolo PA, si può notare l’esistenza di un fenomeno di ricrescita spettrale apprezzabile. Comparando i risultati ottenuti sia nel test a 2 toni che con un segnale a modulazione complessa, pur avendo operato su un prototipo a componenti discreti, si è evidenziato il livello di linearità ottenibile con la strategia perseguita. L’efficienza media di lavoro dei PA è stata praticamente costante e pari a quella ottenibile nel punto di compressione ad 1 dB.

Un confronto con il singolo PA appare iniquo, considerando la necessità di confrontare le efficienze a parità di maschera spettrale per rispettare i requisiti imposti dai moderni sistemi di telecomunicazione. L’esperimento effettuato ha consentito di raggiungere e superare di circa 25 volte la banda operativa del sistema riportato in [36] (realizzato in tecnologia

completamente integrata¹⁴). Pur avendo operato con una realizzazione dalle prestazioni limitate in partenza -in termini di massime frequenze d'involuppo sperimentabili e livelli di potenza d'uscita ottenibili- le misure sperimentali hanno confermato la validità dell'idea e suggeriscono di passare ad una realizzazione completamente integrata, nella quale molte delle limitazioni potrebbero essere risolte.

¹⁴ Nel caso citato, il test a due toni è stato effettuato con una separazione in frequenza di 20 KHz

Conclusioni

Nel presente lavoro si è affrontato lo studio di uno schema innovativo per la realizzazione di un sistema di linearizzazione LINC, ponendo in essere un sistema operante direttamente a radiofrequenza. Essendo di per sé il LINC un trasmettitore lineare, è un sistema complesso, nel quale ogni singolo sottosistema andrebbe analizzato ed ottimizzato. In questo lavoro si è focalizzata l'attenzione, in modo particolare, sulla sezione di separazione delle componenti (SCS), che costituisce comunque il punto cardine del LINC. Si è proposto uno schema innovativo e non ricorsivo, in grado di generare una coppia di segnali ad involuppo costante, operando direttamente a radiofrequenza. La teoria alla base del funzionamento della sezione SCS, è stata analizzata e convalidata dalle simulazioni al calcolatore. La stessa teoria inoltre, ha trovato una conferma di più alto livello nella realizzazione di un prototipo funzionante sia per la sezione SCS, che per l'intero trasmettitore LINC. I risultati sono stati molto incoraggianti, in special modo se si pensa che si sono ottenuti con una realizzazione discreta. I dati hanno confermato la validità dell'approccio, motivando a maggior ragione il passaggio alla tecnologia integrata per una serie di ragioni, tra le quali:

1. riduzione al minimo delle asimmetrie presenti tra i rami;
2. riduzioni delle dimensioni fisiche delle ibride, eventualmente ricorrendo a reti CRLH

3. progetto di un amplificatore a guadagno variabile a bassa conversione di fase e buone prestazioni dinamiche (ovvero di un modulatore vettoriale);
4. integrazione degli amplificatori di potenza.

Il progetto è nato e si è sviluppato senza richiedere l'intervento della circuiteria digitale, ma la struttura proposta potrebbe trarre notevoli benefici dal DSP (Digital Signal Processing). Una possibile evoluzione del sistema potrebbe consistere nell'interfacciare *in modo semplice* la sezione digitale in banda base con lo stadio di potenza. E' possibile immaginare di sostituire la sezione di rivelazione d'involuppo e di predistorsione del guadagno del VGA, con un unico segnale di tipo analogico ottenuto tramite conversione D/A. L'unico segnale necessario per controllare l'SCS (l'involuppo opportunamente manipolato) potrebbe essere fornito direttamente tramite DSP. In questo caso si potrebbe pensare di poter compensare il ritardo di gruppo tramite un semplice filtraggio FIR a fase lineare.

E' difficile essere obiettivi nel giudicare il proprio lavoro, ma in questo caso i risultati sperimentali sono stati molto incoraggianti e sicuramente tali da confermare, in modo deciso, la bontà dell'idea. I dati ottenuti, non solo hanno ripagato gli sforzi compiuti, ma hanno confermato l'esistenza di un ulteriore, sensibile, margine di miglioramento ottenibile con una realizzazione completamente integrata.

Bibliografia

- [1]. C.Cripps, Steve, *Advanced Techniques in RF Power Amplifiers Design*, ed. Artech House. 2002.
- [2]. Davis, W. A., *Radio & Microwave Engineering*. Class Notes for EE 4065, 1998.
- [3]. Potheary, Nick, *Feedforward Linear Power Amplifiers*, ed. Artech House inc. 1999.
- [4]. G.Acciari, P.Colantonio, M.De Dominicis, M.Rossi. *A Fast AM-AM and AM-PM characterization technique*. in *Proceedings of the European Gallium Arsenide Applications Symposium*. 2003.
- [5]. Ciccognani, W.; Colantonio, P.; Giannini, F.; Limiti, E.; Rossi, M.;. *AM/AM and AM/PM power amplifier characterisation technique*. in *15th International Conference on Microwaves, Radar and Wireless Communications, 2004. MIKON-2004*. 2004. Varsavia (PL).
- [6]. Rossi, Massimiliano, "*Tecniche di Progetto di Predistorsori in Banda Base per Telecomunicazioni*", Tesi di laurea in Ingegneria Elettronica (v.o.), 2002, Dipartimento di Ingegneria Elettronica, Università degli Studi di Roma Tor Vergata
- [7]. Sklar, Bernard, *Digital Communications: Fundamentals and Applications*. 2001: Prentice Hall.
- [8]. Institute, European Telecommunications Standards. Disponibile all'indirizzo: www.etsi.org.

- [9]. Terman, F.E.; Buss, R.R.; Hewlett, W.R.; Cahill, F.C., *Some Applications of Negative Feedback with Particular Reference to Laboratory Equipment*. Proceedings of the IRE, 1939. 27(10): pp. 649-655.
- [10]. Hyun-Min Park, Dong-Hyun Baek, Kye-Ik Jeon, Songcheol Hong, *A Predistortion Linearizer Using Envelope-Feedback Technique with Simplified Carrier Cancellation Scheme for Class-A and Class-AB Power Amplifiers*. IEEE Transactions on Microwave Theory and Techniques, 2000. 48(6).
- [11]. B.Kennington, Peter, *High-Linearity RF Amplifier Design*, ed. Artech House. 2000.
- [12]. Kahn, L. R., *Single-sideband transmission by envelope elimination and restoration*. Proceedings of the IRE, July 1952. Vol. 40: pp. 803-806.
- [13]. Wang, F.; Kimball, D.; Popp, J.; Yang, A.; Lie, D.Y.C.; Asbeck, P.; Larson, L., *Wideband envelope elimination and restoration power amplifier with high efficiency wideband envelope amplifier for WLAN 802.11g applications*. Microwave Symposium Digest, 2005 IEEE MTT-S International, 2005.
- [14]. F. H. Raab, B. E. Sigmon, R. G. Myers, and R. M. Jackson, *High-efficiency L-band Kahn-technique transmitter*. Int. Microwave Symp. Digest, 1998. 2: pp. 585-588.
- [15]. Koch M. J., Fisher R. E., *A High Efficiency 835 MHz Linear Power Amplifier for Digital Cellular Telephony*. Proceedings of the 39th IEEE Vehicular Technology Conference, Maggio 1989: pp. 17-18.
- [16]. T.J.Fergus, *EDGE modulation- how linearization improves amplifier performance*, in *RF semiconductors/ICs*. Ottobre 2002.
- [17]. V. Petrovic, A. Brown, *Application of cartesian feedback to hf ssb transmitters*. Proceedings on HF Radio Systems and Techniques, 1985: pp. 81-85.
- [18]. Pike, S.; Bracegirdle, A, *Linearity Requirements for a GSM Base Station Power Amplifier*. IEE Colloquium on Linear RF Amplifiers and Transmitters, 1994(11).
- [19]. Frederick H. Raab, Peter Asbeck, Steve Cripps, Peter B. Kenington, Zoya B. Popovich, Nick Potheary, John F. Sevic and Nathan O. Sokal, *RF and Microwave Power Amplifier and Transmitter Technologies*. High Frequency Electronics, 2003.

- [20]. Saleh, A., *Frequency-Independent and Frequency Dependent Non Linear Models of TWT Amplifiers*. IEEE Transactions on Communications. 11: pp. 1715-1720.
- [21]. Aldo N.D'Andrea, Vincenzo Lottici, Ruggero Reggiannini, *Efficient Digital predistorsion in radio relay links with nonlinear power amplifiers*. IEEE Proc. Commun., 2000. 147(3).
- [22]. Hisham AbdulHussein Al-Asady, Mohamed Ibnkahla. *Performance Evaluation and Total Degradation of 16-QAM Modulations Over Satellite Channels*. in CCECE 2004-CCGEI2004 IEEE. 2004. Niagara Falls.
- [23]. Jeruchim, M.J., *Techniques for Estimating the Bit Error Rate in the Simulation of Digital Communication Systems*. IEEE J.Sel.Areas Communications, 1984. JSAC-2: pp. 153-170.
- [24]. Y.Nagata, *Linear amplification technique for digital mobile communications*. Proceedings of the 39th IEEE Vehicular Technology Conference, 1989: pp. 159-164.
- [25]. L.Sundstrom, L.Faulkner, M.Johansson, *Quantization analysis and design of a digital predistorsion linearizer for RF power amplifiers*. IEEE Transactions on Vehicular Technology, 1996. 45: pp. 717-719.
- [26]. Acciari Gianluca, Giannini Franco, Limiti Ernesto, Rossi Massimiliano, *Baseband Predistortion Lineariser Using Direct Spline Computation*. Gallium Arsenide applications symposium. GAAS 2002 Proceedings, 2002: pp. 287-290.
- [27]. Acciari Gianluca, Giannini Franco, Limiti Ernesto, Rossi Massimiliano, *Baseband Predistorter Using Direct Spline Computation*. IEE Proceedings, Circuits, Devices and Systems, 2005. 152(3): pp. 259-265.
- [28]. Sundström, B. Shi and L., *A LINC transmitter using a new signal component separator architecture*. IEEE Vehicular Technology Conference, Maggio 2000. Vol. 3: pp. 1909-1913.
- [29]. Cox, D. C., *Linear amplification with nonlinear components*. IEEE Transactions on Communications Dic. 1974. Vol. 22: pp. 1942-1945.
- [30]. Chireix, H., *High power outphasing modulation*. Proceedings of the IRE, Nov. 1935. Vol. 23: pp. 1370-1392.
- [31]. Gaudernack, L. F., *A phase-opposition system of amplitude modulation*. Proceedings of the IRE, Aug. 1938. vol. 26: pp. 983-1008.
- [32]. Mandarinini, Paolo, *Elementi di Teoria dei Segnali*, ed. Euroma. 1992.

- [33]. Valdoni, Prof. Francesco, *Corso di Comunicazioni Elettriche*. 1993, Roma- Università di Tor Vergata-.
- [34]. Yeh, A. J. Rustako and Y. S., *A wide-band phase-feedback inverse-sine phase modulator with application toward a LINC amplifier*. IEEE Transactions on Communications, Oct. 1976. Vol. 24: pp. 1139-1143.
- [35]. Sundström, B. Shi and L., *A translinear-based chip for linear LINC transmitters*. Symposium on VLSI Circuits. Digest of Technical Papers, Giugno 2000: pp. 58-61.
- [36]. Sundström, B. Shi and L., *A 200-MHz IF BiCMOS signal component separator for linear LINC transmitters*. IEEE Journal of Solid-State Circuits, Luglio 2000. Vol. 35: pp. 987-993.
- [37]. Sundström, B. Shi and L., *A novel design using translinear circuit for linear LINC transmitters*. Proceedings of the IEEE International Symposium on Circuits and Systems, May 200. Vol. 1: pp. 64-67.
- [38]. Sundström, B. Shi and L., *An IF CMOS signal component separator chip for LINC transmitters*. IEEE Custom Integrated Circuits Conference, May 2001: pp. 49-52.
- [39]. S. A. Hetzel, A. Bateman, and J. P. McGeehan, *LINC transmitter*. Electronics Letters, May 1991. Vol. 27: pp. 844-845.
- [40]. Sundström, L., *Effects of reconstruction filters and sampling rate for a digital signal component separator on LINC transmitter performance*. Electronics Letters, Luglio 1995. Vol. 31: pp. 1124-1125.
- [41]. Sundström, L., *Spectral sensitivity of LINC transmitters to quadrature modulator misalignment*. IEEE Transactions on Vehicular Technology, Luglio 2000. Vol. 49: pp. 1474-1487.
- [42]. X. Zhang, L. E. Larson, P. M. Asbeck, and P. Nanawa, *Gain/phase imbalance minimization techniques for LINC transmitters*. IEEE Transactions on Microwave Theory and Techniques, Dic. 2001. vol. 49: pp. 2507-2516.
- [43]. Olmos, F. Casadevall and J. J., *On the behavior of the LINC transmitter*. Proceedings of the 40th IEEE Vehicular Technology Conference, Maggio 1990, pp. 29-34.
- [44]. Valdovinos, F. J. Casadevall and A., *Performance analysis of QAM modulations applied to the LINC transmitter*. IEEE Transactions on Vehicular Technology, Nov. 1993. Vol. 42: pp. 399-406.
- [45]. Sundström, L., *Automatic adjustment of gain and phase imbalances in LINC transmitters*. Electronics Letters, Feb. 1995. Vol. 31 pp. 155-156.

- [46]. S. Ampem-Darko, H. S. Al-Raweshidy, *Gain/phase imbalance cancellation technique in LINC transmitters*. Electronics Letters, Ott.1998, vol. 34: pp. 2093-2094.
- [47]. Larson, X. Zhang and L. E., *Gain and phase error-free LINC transmitter*. IEEE Transactions on Vehicular Technology, Sep. 2000. vol. 49: pp. 1986-1994.
- [48]. Sundström, B. Shi and L., *A time-continuous optimization method for automatic adjustment of gain and phase imbalances in feedforward and LINC transmitters*. Proceedings of the IEEE International Symposium on Circuits and Systems, May 2003: pp. 45-48.
- [49]. Kahn., L. R., *Comparison of linear single-sideband transmitters with envelope elimination and restoration single-sideband transmitters*. Proceedings of the IRE, Dec. 1956: pp. 1706-1712.
- [50]. McFarland, D. K. Su and W. J., *An IC for linearizing RF power amplifiers using envelope elimination and restoration*. IEEE Journal of Solid-State Circuits, Dec. 1998. Vol. 13: pp. 2252-2258.
- [51]. M. D. Weiss, F. H. Raab, and Z. B. Popovic, *Linearity of X-band class-F power amplifiers in high-efficiency transmitters*. IEEE Transactions on Microwave Theory and Techniques, June 2001. Vol.49: pp. 1174-1179.
- [52]. Rudolph, D., *Out-of-band emissions of digital transmissions using Kahn EER technique*. IEEE Transactions on Microwave Theory and Techniques, Aug. 2002. Vol. 50: pp. 1979-1983.
- [53]. F. H. Raab, B. E. Sigmon, R. G. Myers, and R. M. Jackson, *L-band transmitter using Kahn EER technique*. IEEE Transactions on Microwave Theory and Techniques, Dec. 1998. Vol. 46: pp. 2220-2225.
- [54]. Raab, F. H., *Drive modulation in Kahn-technique transmitters,*". IEEE MTT-S International Microwave Symposium Digest, 1999: pp. 811-814.
- [55]. Rudolph, D., *Kahn EER technique*. IEEE Transactions on Microwave Theory and Techniques, Feb. 2003. Vol. 51: pp. 548-552.
- [56]. Rupp, F. H. Raab and D. J., *High-efficiency single-sideband HF/VHF transmitter based upon envelope elimination and restoration*. International Conference on HF Radio Systems and Techniques, July 1994: pp. 21-25.
- [57]. Raab, F. H., *Intermodulation distortion in Kahn-technique transmitters*. IEEE Transactions on Microwave Theory and Techniques, Dic. 1996. Vol. 44: pp. 2273-2278.

- [58]. G. Baudoin, C. Berland, M. Villegas, and A. Diet, *Influence of time and processing mismatches between phase and envelope signals in linearization systems using envelope elimination and restoration, application to Hiperlan2*. IEEE MTT-S International Microwave Symposium Digest, 2003. Vol.3: pp. 2149-2152.
- [59]. Bateman, A., *The combined analogue locked loop universal modulator (CALLUM)*. Proceedings of the 42nd IEEE Vehicular Technology Conference, Maggio 1992: pp. 759-763.
- [60]. A. Bateman, M. Li, and K. Chan, *Implementation of the LINC transmitter using the combined analogue locked loop universal modulator (CALLUM)*. Proceedings of the 7th IEE European Conference on Mobile and Personal Communications Dic. 1993: pp. 31-37.
- [61]. K. Y. Chan, A. Bateman, and M. Li, *Analysis and realisation of the LINC transmitter using the combined analogue locked loop universal modulator (CALLUM)*. Proceedings of the 44th IEEE Vehicular Technology Conference, Giugno 1994: pp. 484-488.
- [62]. Abdelfattah, K.M.; Soliman, A.M., *Variable gain amplifiers based on a new approximation method to realize the exponential function*. IEEE Transactions on Circuits and Systems, 2002. 49(9): pp. 1348-1354.
- [63]. Ohlson, John E., *Exact Dynamics of Automatic Gain Control*. IEEE Transactions on Communications, 1974.
- [64]. O.V.Stoukatch, *The Linear Theor and Engineering Design of the Phase Invariant Controlled Attenuator*. Proceedings of the European Conferenceon Wireless Technology, 2004.
- [65]. J.P. Cecconi, G.Stampacchia, *Analisi Matematica I. Funzioni di una variabile*, ed. Liguori Editore. 1990, Napoli.
- [66]. L.Sundstrom, *The effect of quantization in a digital signal component separator for LINC transmitters*. IEEE Transactions on Vehicular Technology, 1996. 45(2): pp. 346-352.
- [67]. Zhang, Xuejun, "*An Improved Outphasing Power Amplifier System for Wireless Communications*", Phd Dissertation, 2001, University of California, SAN DIEGO
- [68]. Sonnet, Suite. *High-Frequency Electromagnetic Analysis Software*. Disponibile all'indirizzo: <http://www.sonnetusa.com/>.
- [69]. Mini-circuits. *MERA-533*. 2006 Disponibile all'indirizzo: <http://www.minicircuits.com>.
- [70]. Epotek. *Engineered epoxies and adhesives for demanding applications*. Disponibile all'indirizzo: <http://www.epotek.com>